

# **ΑΡΧΙΤΕΚΤΟΝΙΚΗ ΥΠΟΛΟΓΙΣΤΩΝ Ι**

## **Κεφάλαιο 5.1 & 5.2**

### **Σύστημα μνήμης**

# Κύριος Σκοπός κατά τη Σχεδίαση του Συστήματος Μνήμης

---

- Επαρκή χωρητικότητα αποθήκευσης
- Αποδεκτό επίπεδο μέσης απόδοσης
- Χαμηλό μέσο κόστος ανά δυαδικό ψηφίο

# Τεχνικές για την επίτευξη του σκοπού

---

- Χρησιμοποίηση ενός αριθμού από διαφορετικές μονάδες μνήμης με διαφορετικούς λόγους κόστους/απόδοσης που οργανώνονται κατά τέτοιο τρόπο ώστε να προσφέρουν υψηλή μέση απόδοση με χαμηλό μέσο κόστος. Οι μονάδες μνήμης σ' αυτή την περίπτωση σχηματίζουν μια ιεραρχία που ονομάζεται ιεραρχία μνήμης

# Τεχνικές για την επίτευξη του σκοπού

---

- Ανάπτυξη ιδεατής-μνήμης (virtual-memory) για να απελευθερωθεί ο χρήστης από την διαχείριση της μνήμης και να γίνουν τα προγράμματα ανεξάρτητα της διαμόρφωσης της φυσικής μνήμης

# Τεχνικές για την επίτευξη του σκοπού

---

- Ανάπτυξη αυτόματων μεθόδων κατανομής του χώρου αποθήκευσης για να γίνει πιο αποδοτική χρήση του διαθέσιμου χώρου

# Τεχνολογία μνημών

---

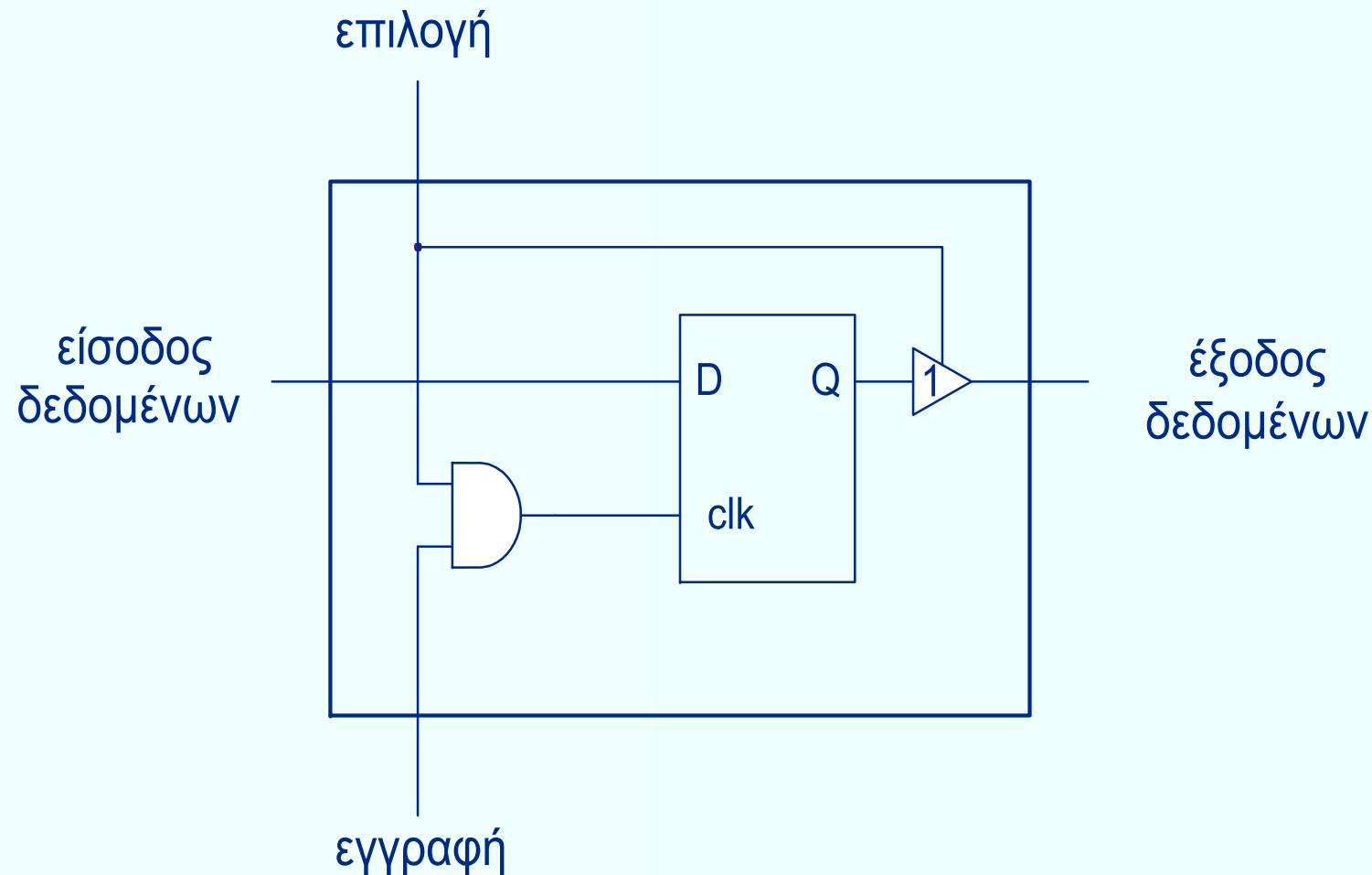
- Ημιαγωγικές μνήμες
  - » Στατικές μνήμες άμεσης προσπέλασης (SRAM)
  - » Δυναμικές μνήμες άμεσης προσπέλασης (DRAM)
  - » *Flash memories*
  - » Ημιαγωγικές μνήμες προσπελάσιμες ανάλογα με το περιεχόμενό τους (*Content Addressable Memories, CAM*)
- Μαγνητικές Μνήμες
  - » Μνήμες μαγνητικών δίσκων
  - » Μνήμες μαγνητικής ταινίας
- Οπτικές Μνήμες

# Στατικές μνήμες άμεσης προσπέλασης (SRAM)

---

- Κυψελίδες
- Αποκωδικοποιητές
- Κυκλώματα ενίσχυσης ηλεκτρικών σημάτων

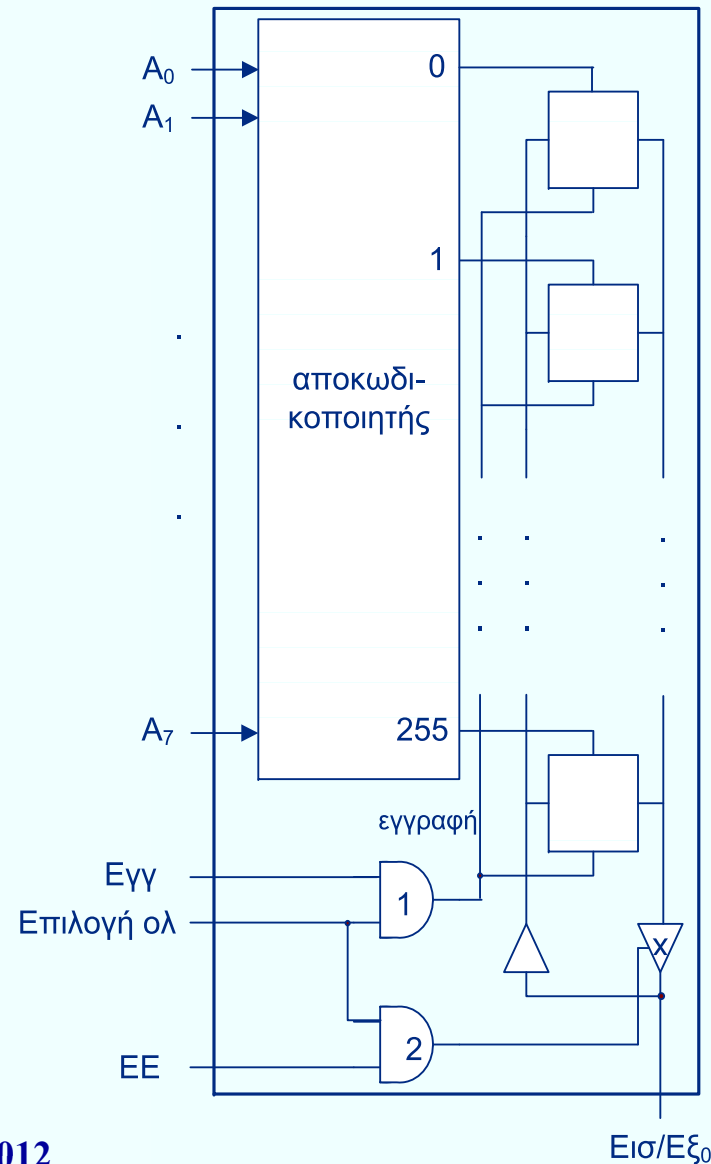
# Λειτουργική περιγραφή της κυψελίδας στατικής ημιαγωγικής μνήμης άμεσης προσπέλασης



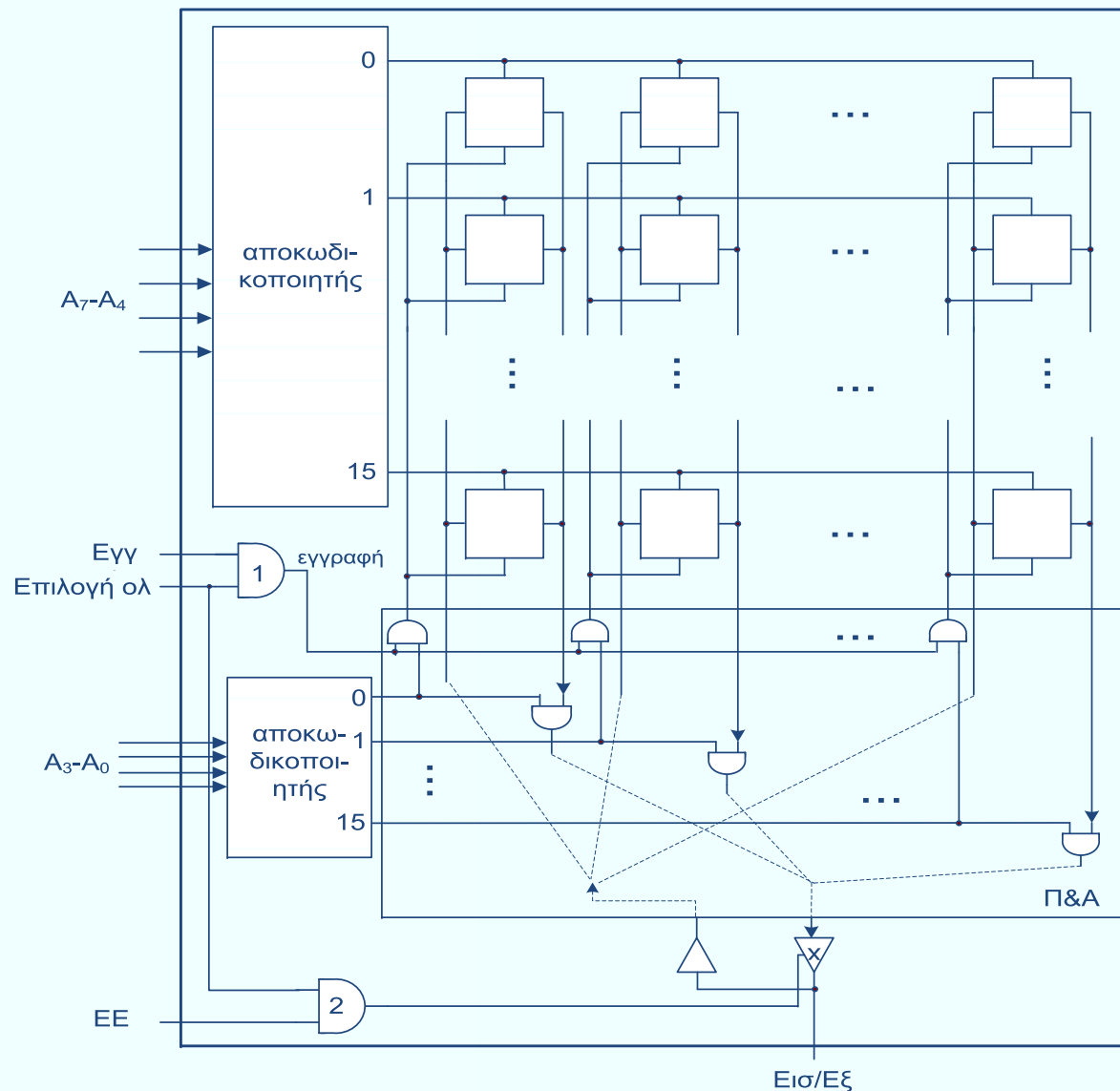




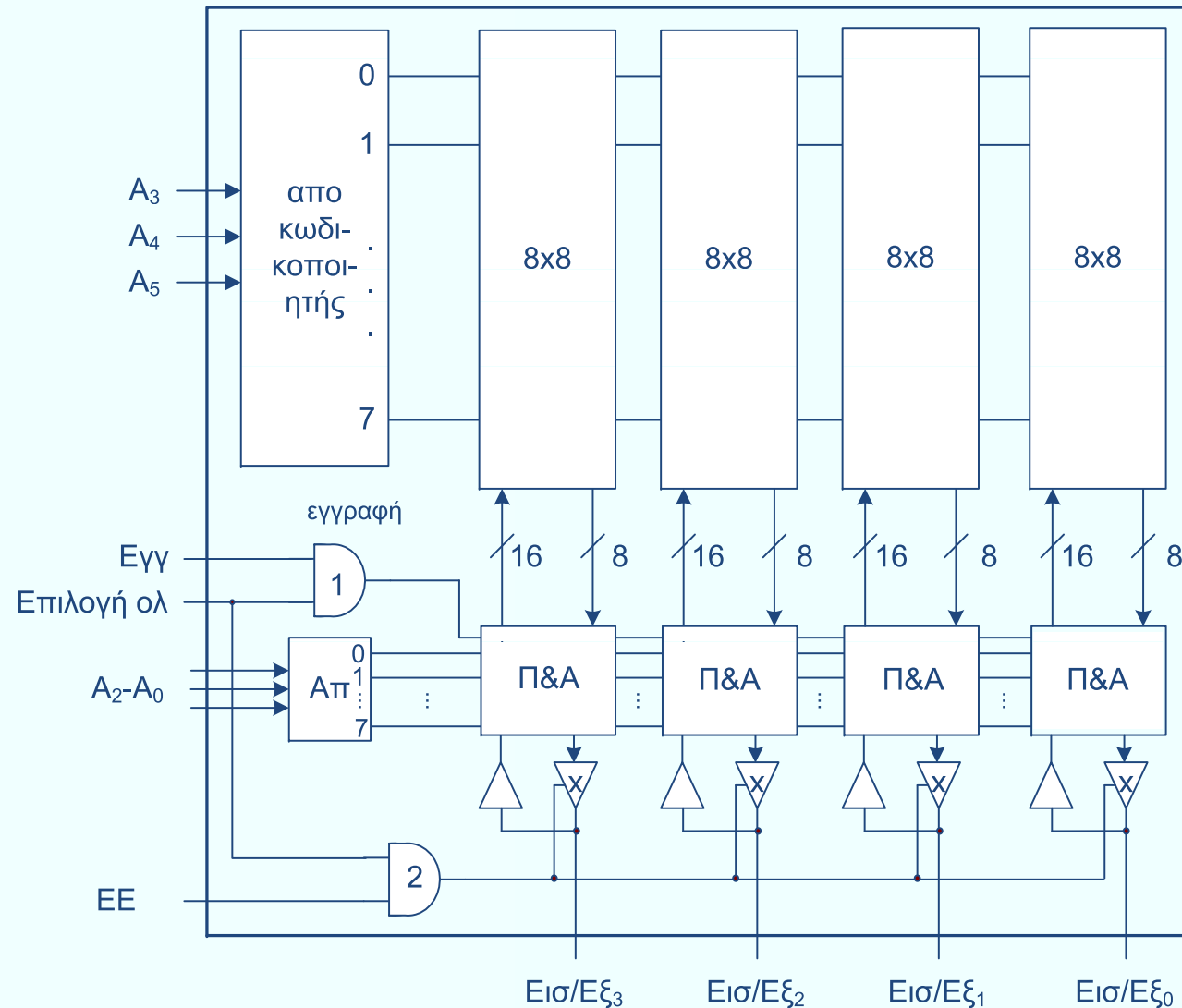
# Μη αποδοτική οργάνωση στατικής ημιαγωγικής μνήμης άμεσης προσπέλασης με ένα δυαδικό ψηφίο ανά θέση



# Στατική μνήμη άμεσης προσπέλασης με χωρητικότητα 256 δυαδικά ψηφία και ένα δυαδικό ψηφίο ανά θέση μνήμης



**Στατική μνήμη άμεσης προσπέλασης με χωρητικότητα 256  
δυαδικά ψηφία και 4 δυαδικά ψηφία ανά θέση μνήμης**  
**πλήθος γραμμών\*(πλήθος στηλών ανά ομάδα\*πλήθος ομάδων):8\*(8\*4)**

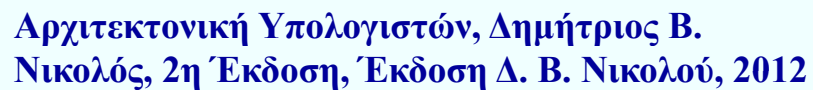


# Δυναμικές μνήμες άμεσης προσπέλασης (DRAM)

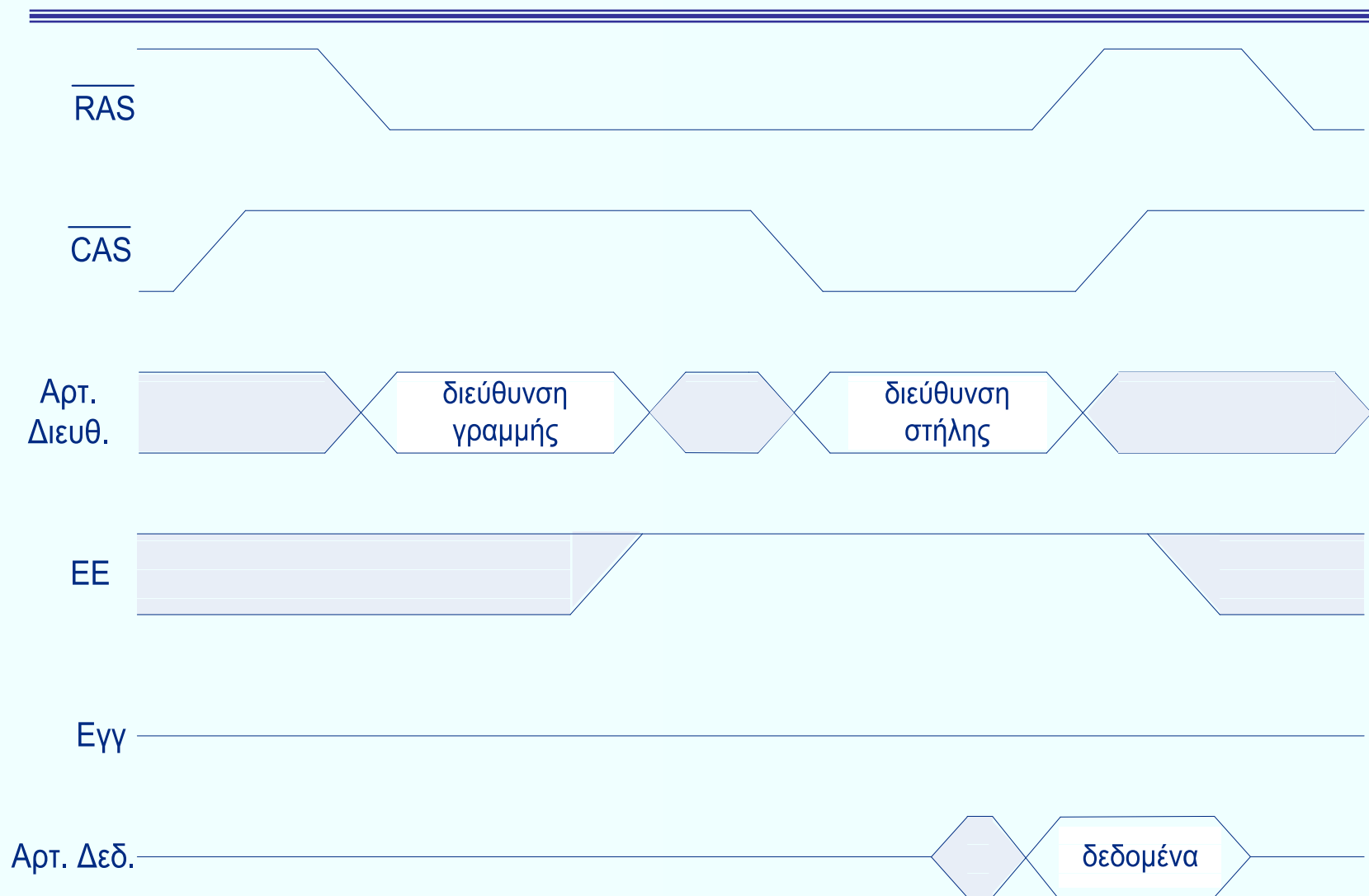
---

- Κυψελίδες
  - » *1 τρανζίστορ και 1 πυκνωτής*
- Αποκωδικοποιητές
- Κυκλώματα ενίσχυσης ηλεκτρικών σημάτων
- Αναζωογόνηση (refreshing)
- Χρόνος κύκλου μεγαλύτερος του χρόνου προσπέλασης

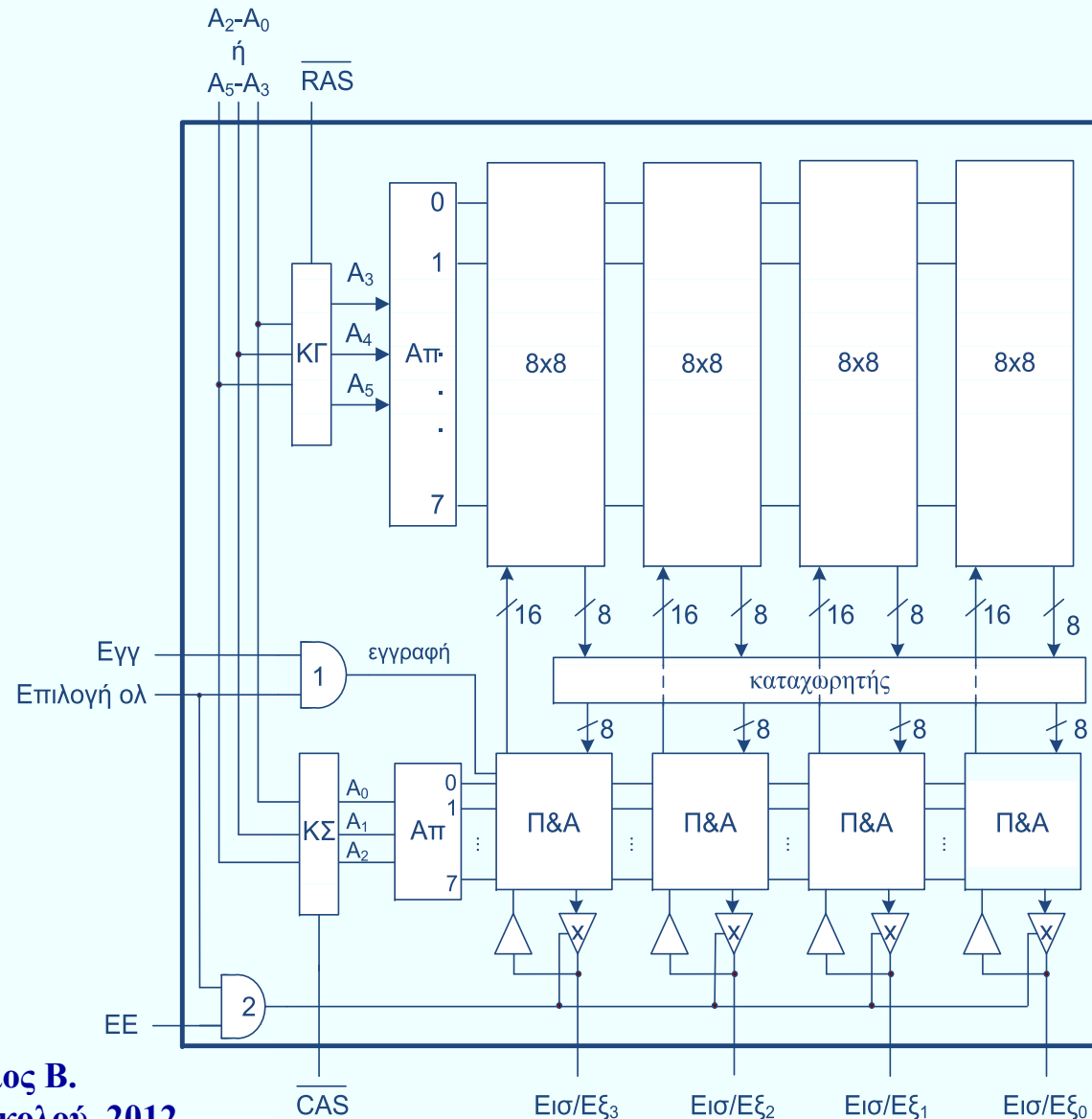
---



# Χρονικό διάγραμμα διευθυνσιοδότησης μιας DRAM για ανάγνωση

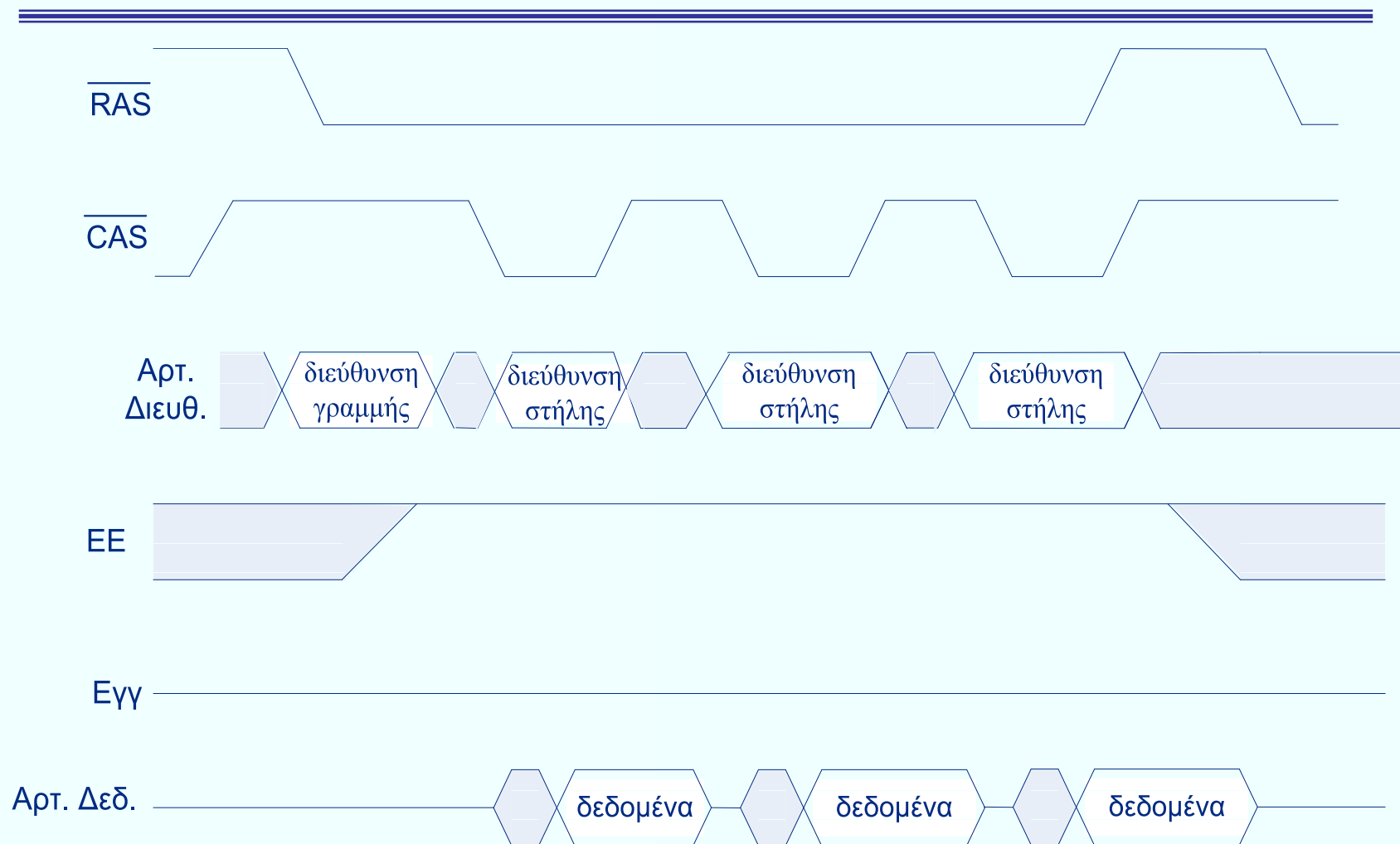


# Ασύγχρονη DRAM με δυνατότητα γρήγορης προσπέλασης ομάδας θέσεων που έχουν την ίδια διεύθυνση γραμμής





# Χρονικό διάγραμμα γρήγορης προσπέλαση ομάδας θέσεων της δυναμικής μνήμης

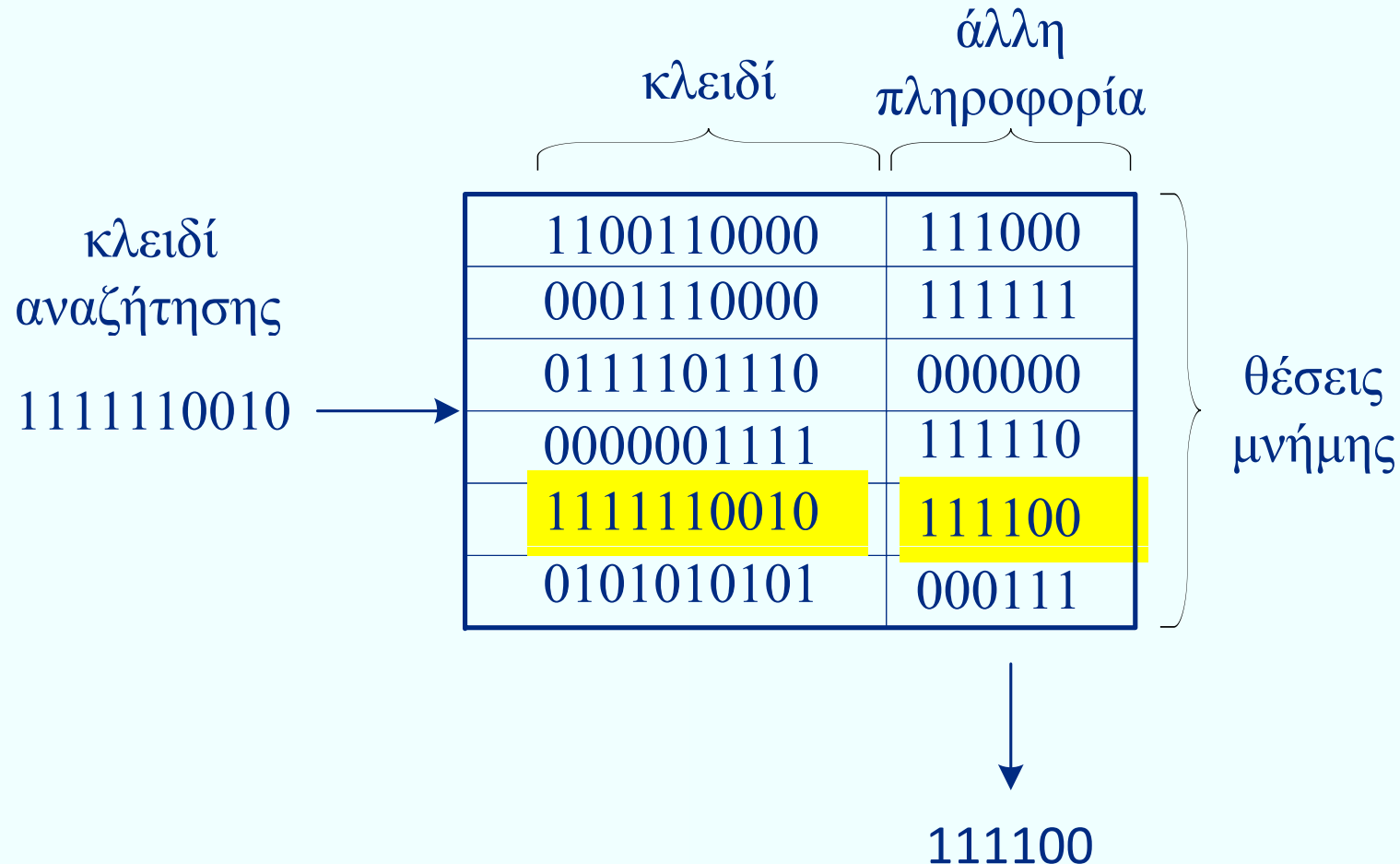


# Δυναμικές μνήμες άμεσης προσπέλασης (DRAM)

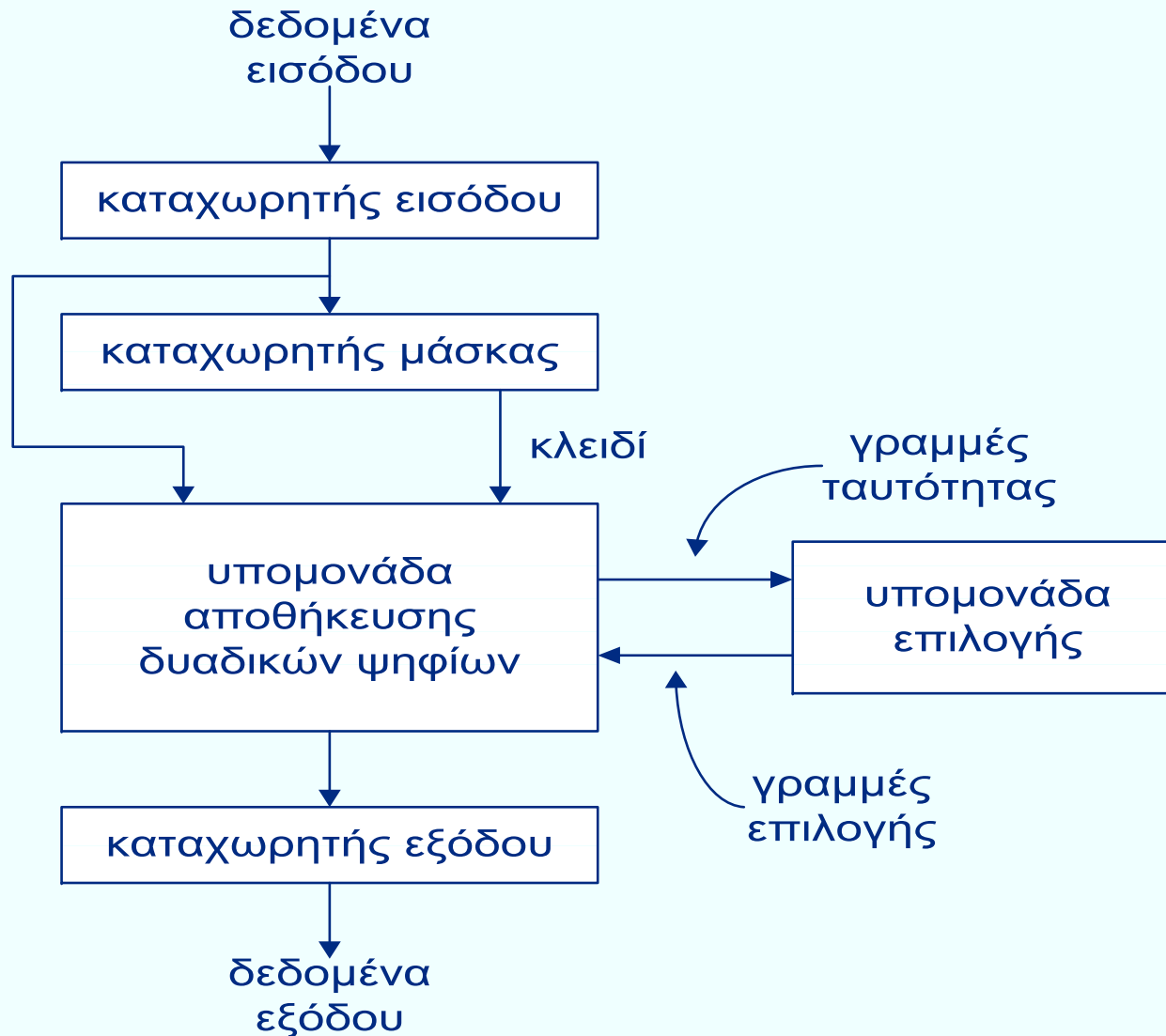
---

- Ασύγχρονες
- Σύγχρονες ( $0 \rightarrow 1$ ), SDRAM
- Double Data Rate SDRAM, DDR-DRAM

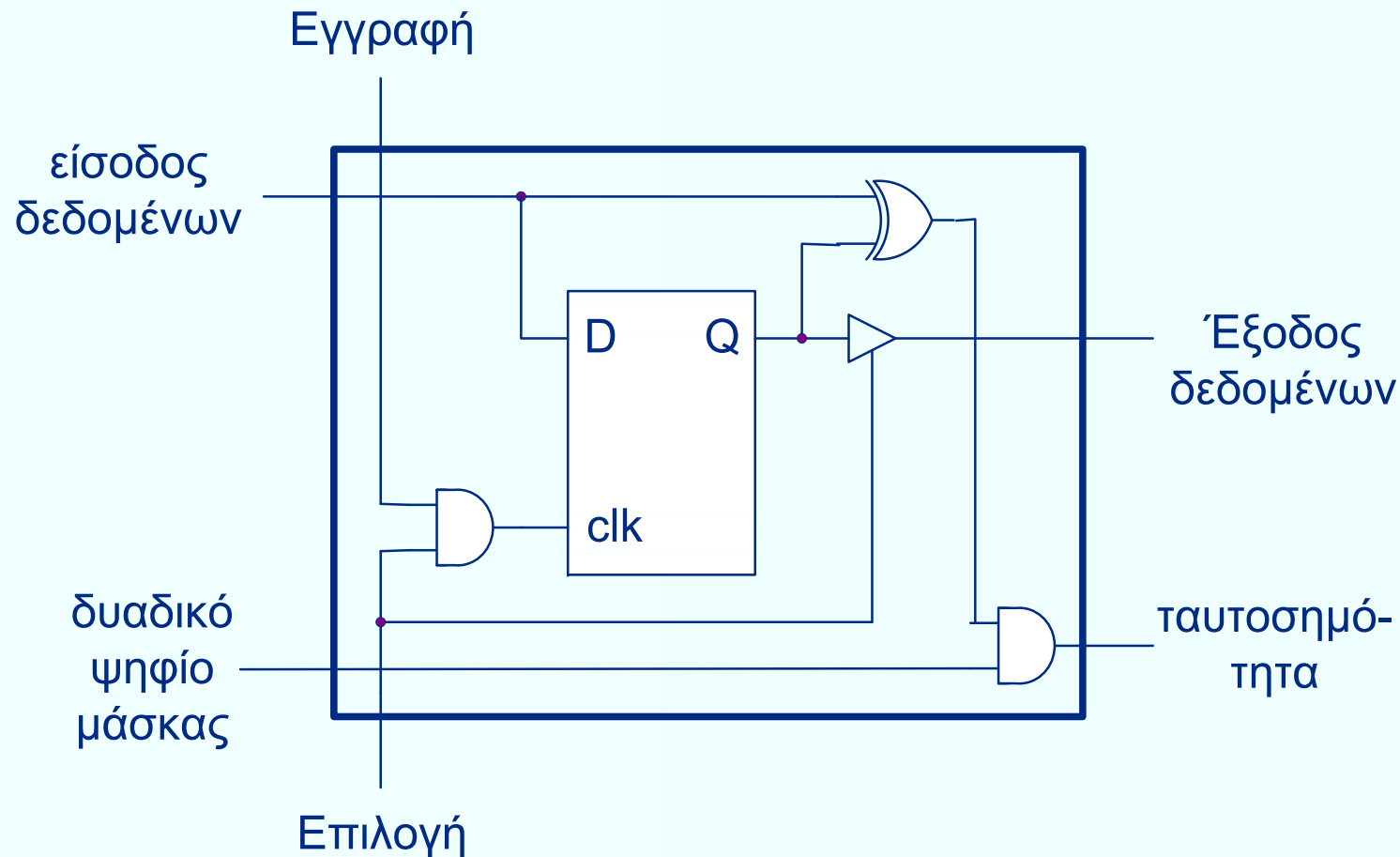
# Περιγραφή του τρόπου προσπέλασης συσχετιστικής μνήμης



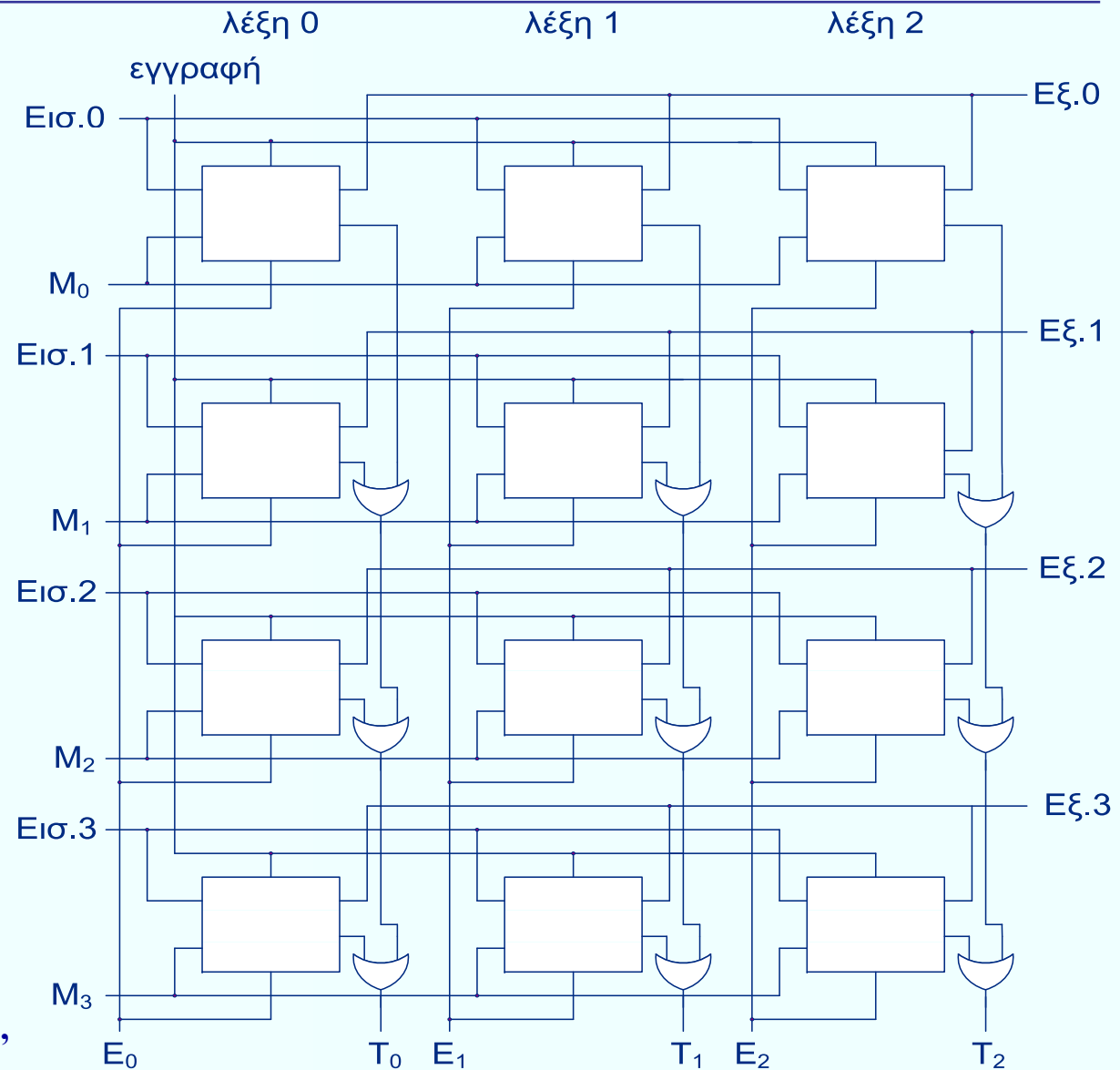
# Δομή ημιαγωγικής μνήμης προσπελάσιμης βάσει του περιεχομένου της



# Δομή κυψελίδας ημιαγωγικής μνήμης προσπελάσιμης βάσει του περιεχομένου της

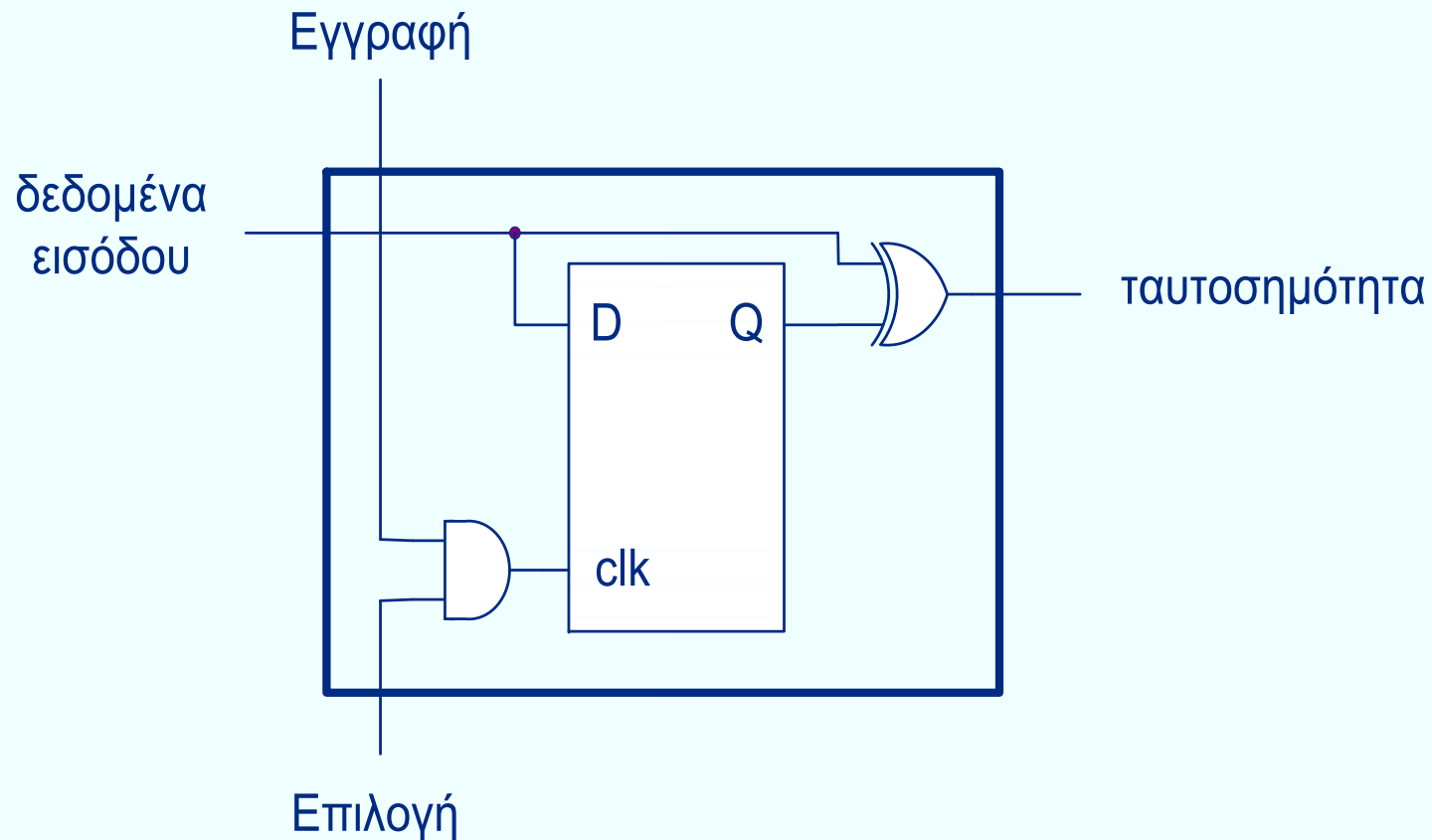


# Υπομονάδα αποθήκευσης δυαδικών ψηφίων μιας ημιαγωγικής μνήμης προσπελάσιμης βάσει του περιεχομένου της

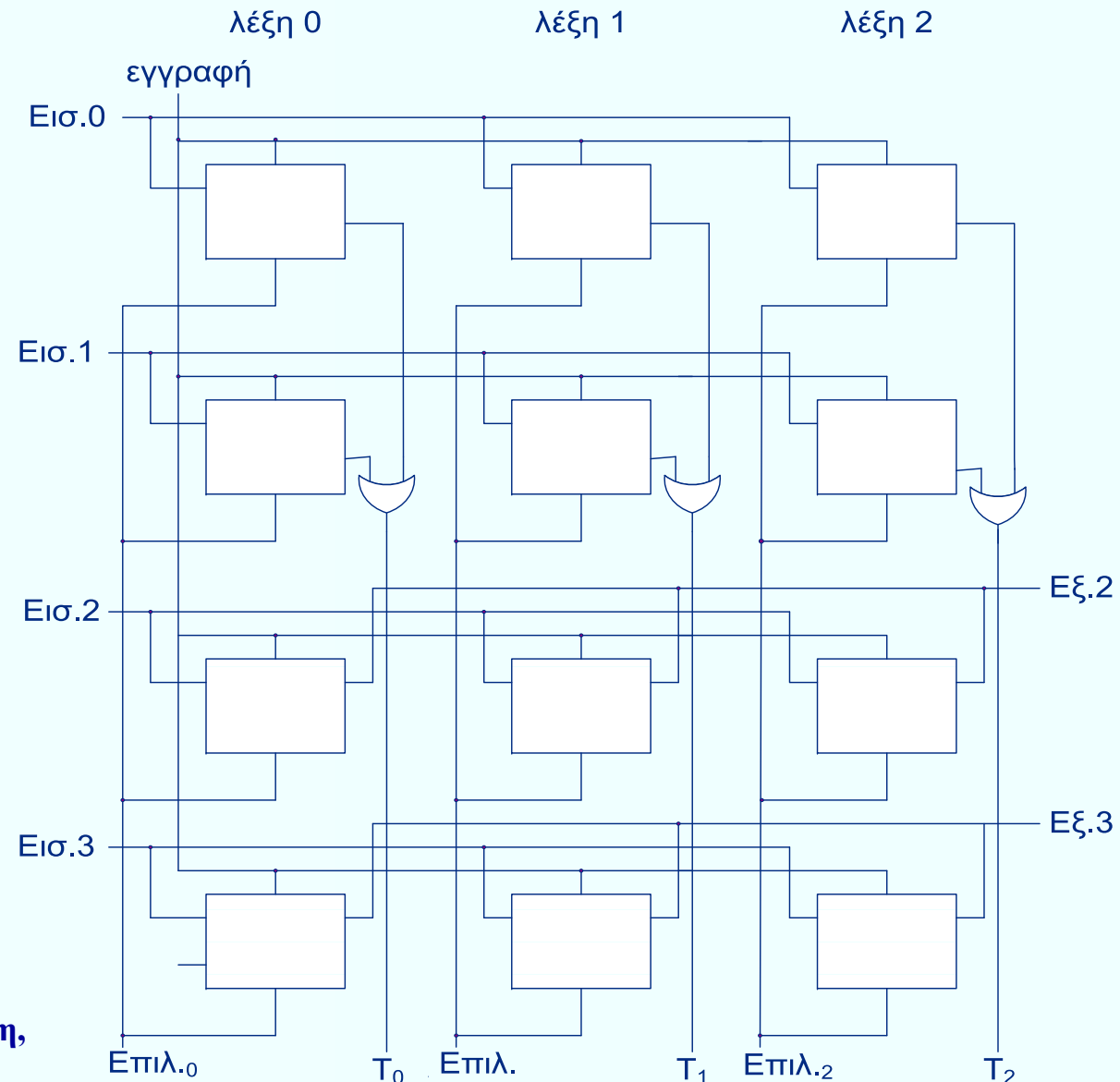


Δομή κυψελίδας αποθήκευσης δυαδικού ψηφίου του κλειδιού, μίας ημιαγωγικής μνήμης προσπελάσιμης βάσει του περιεχομένου της

---

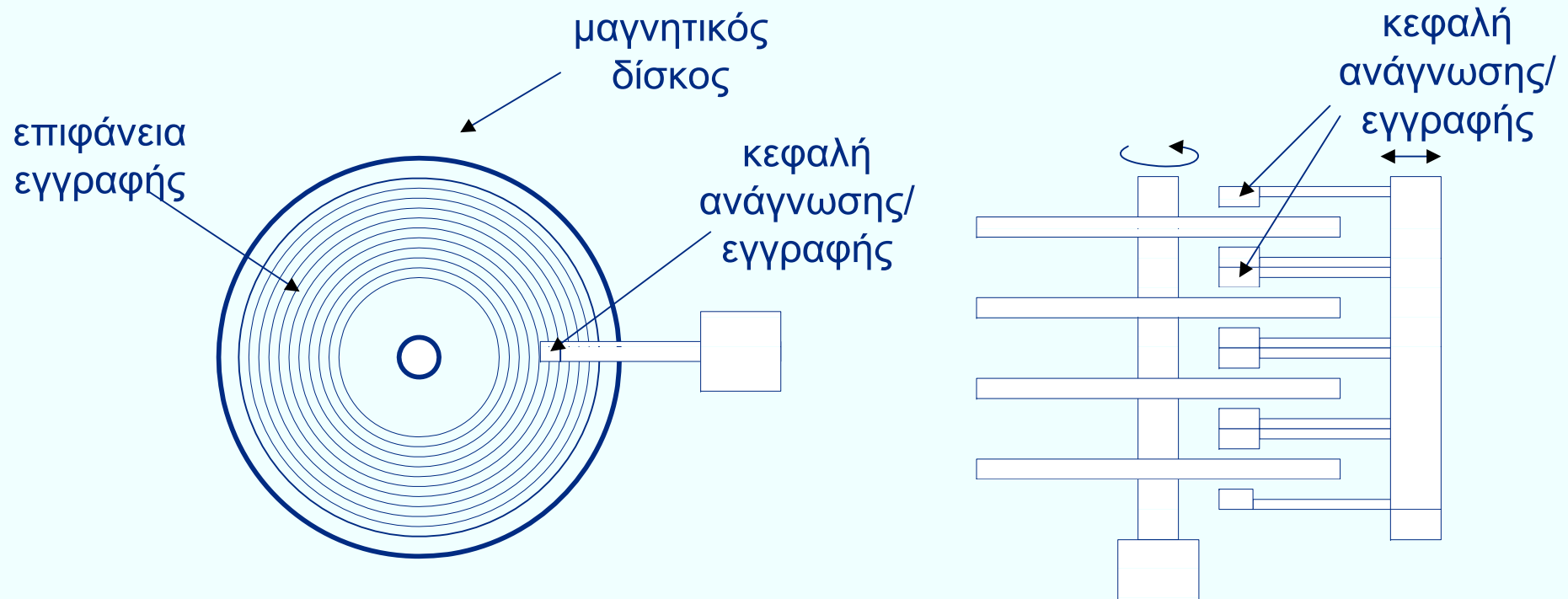


**Δομή της υπομονάδας αποθήκευσης δυαδικών ψηφίων μιας ημιαγωγικής μνήμης προσπελάσιμης ανάλογα με το περιεχόμενό της στην οποία κάθε λέξη αποτελείται από τέσσερα δυαδικά ψηφία, δύο εκ των οποίων, πάντα τα ίδια, αποτελούν το κλειδί**





# Μονάδα Μαγνητικού Δίσκου



Χρόνος προσπέλασης (access time)

- χρόνος αναζήτησης (seek time)
- χρόνος αναμονής (latency time ή rotational delay)

# Ιεραρχία Μνημών

---

KME     $M_1$      $M_2$      $M_3$      $M_4$      $M_5$     ...

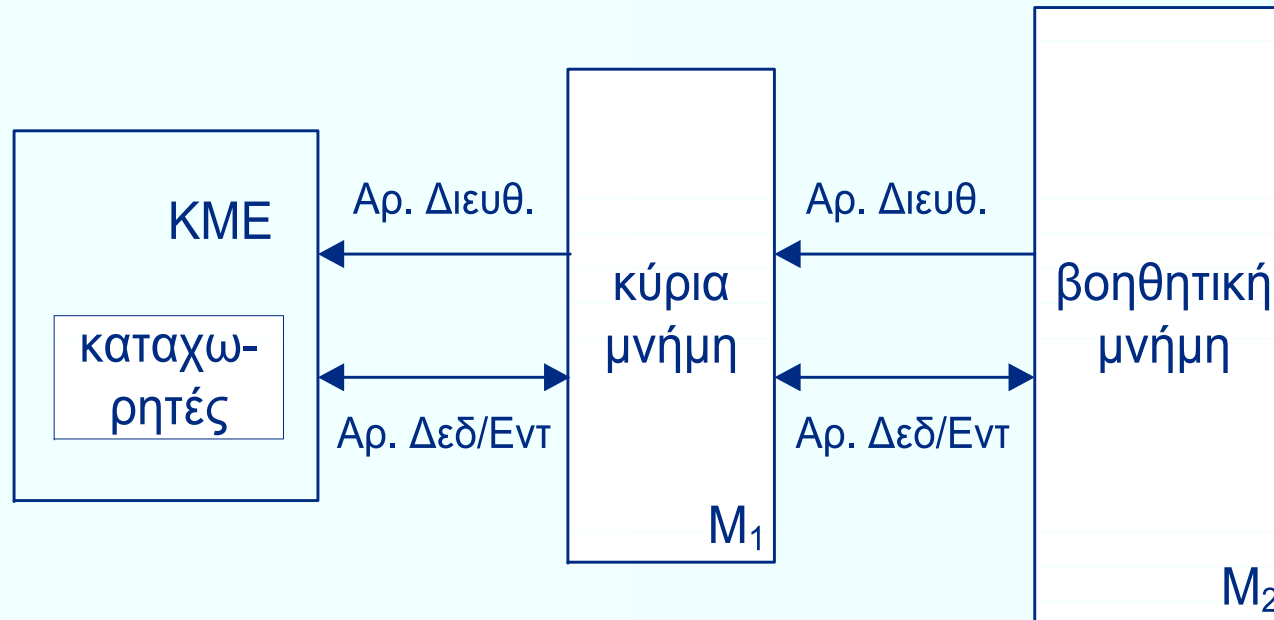
$$K_i > K_{i+1} \quad (\text{κόστος})$$

$$\tau_i < \tau_{i+1} \quad (\text{χρόνος προσπέλασης})$$

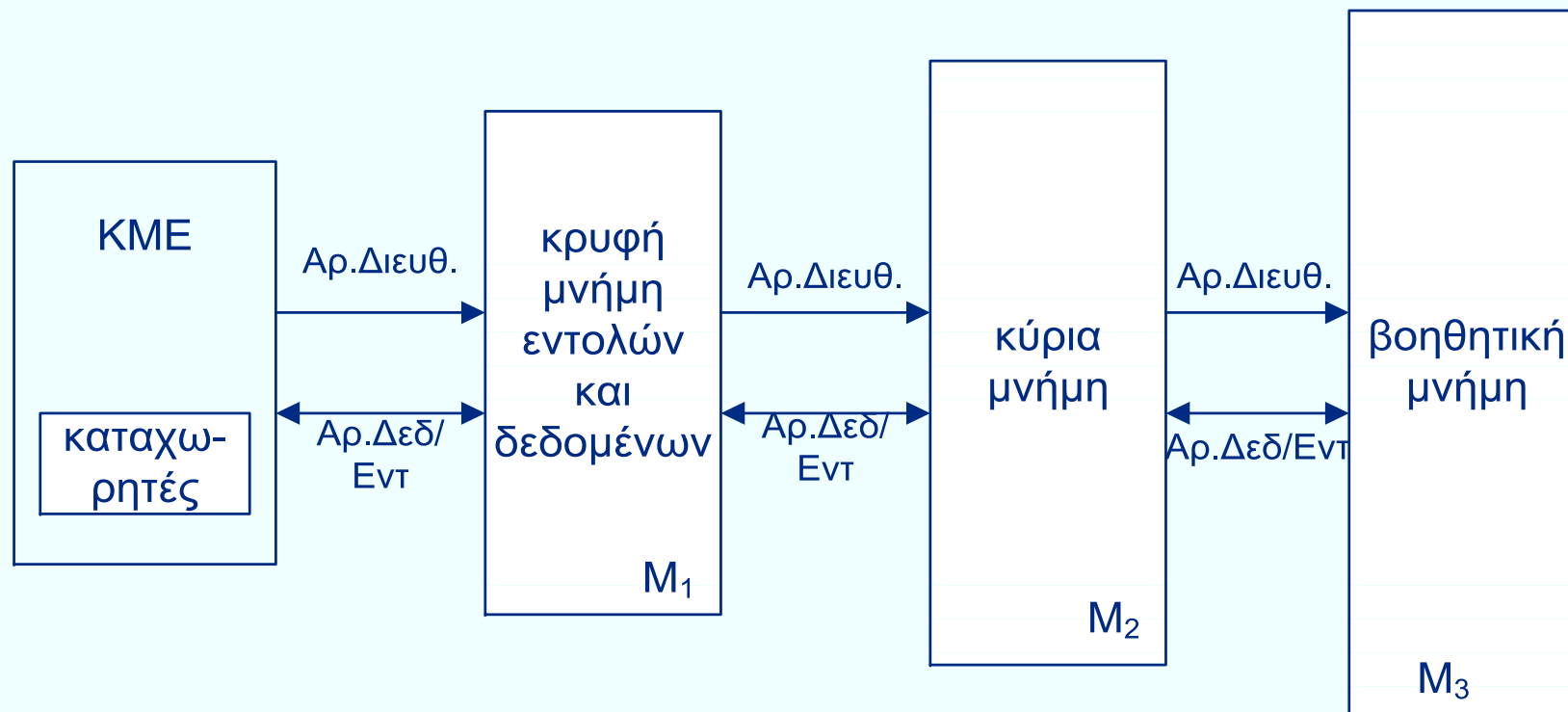
$$X_i < X_{i+1} \quad (\text{χωρητικότητα})$$

# Ιεραρχική μνήμη δύο επιπέδων

---



# Ιεραρχική μνήμη τριών επιπέδων (1)

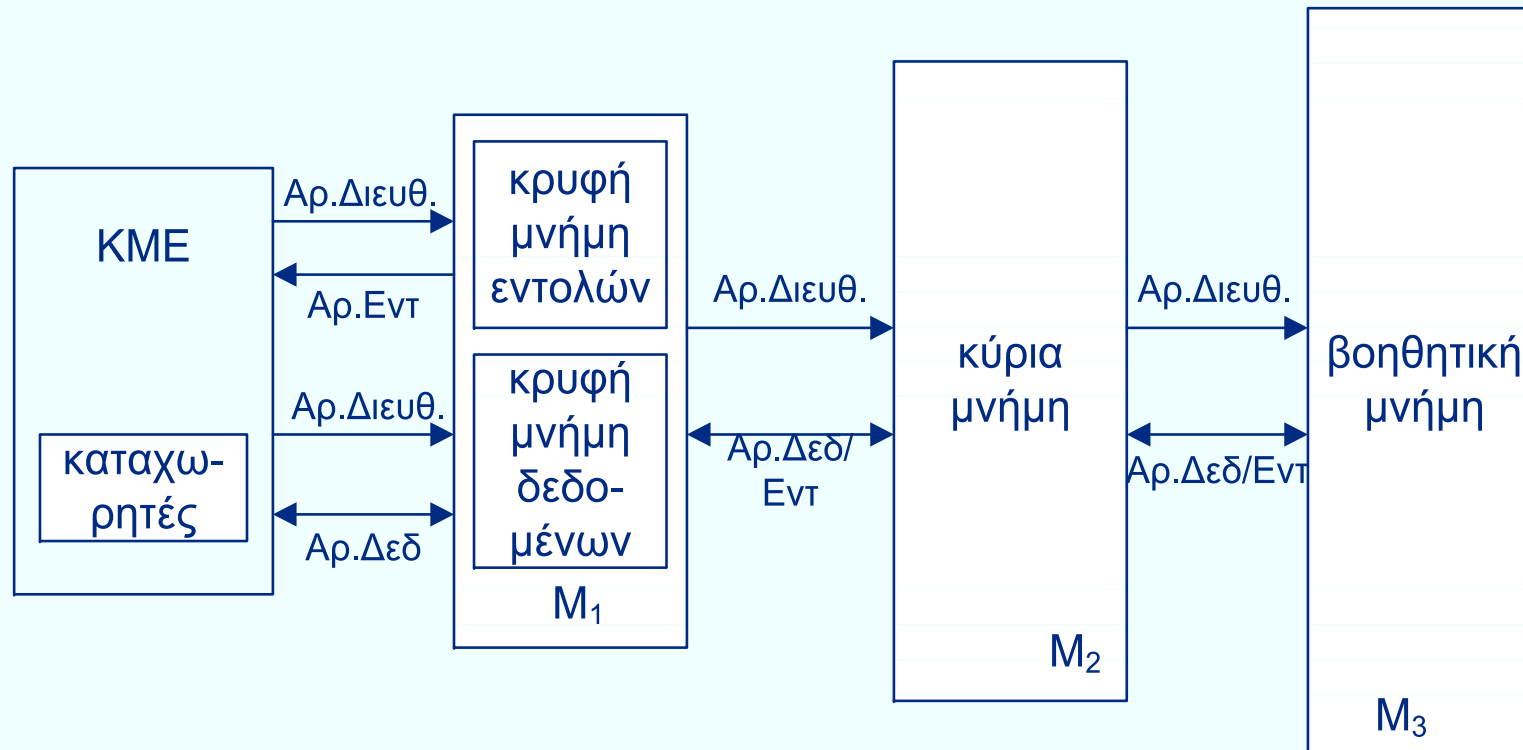


Αρ.Δεδ/Εντ : αρτηρία δεδομένων και εντολών

Αρ.Διευθ. : αρτηρία διευθύνσεων

Αρ.Εντ : αρτηρία εντολών

## Ιεραρχική μνήμη τριών επιπέδων (2)

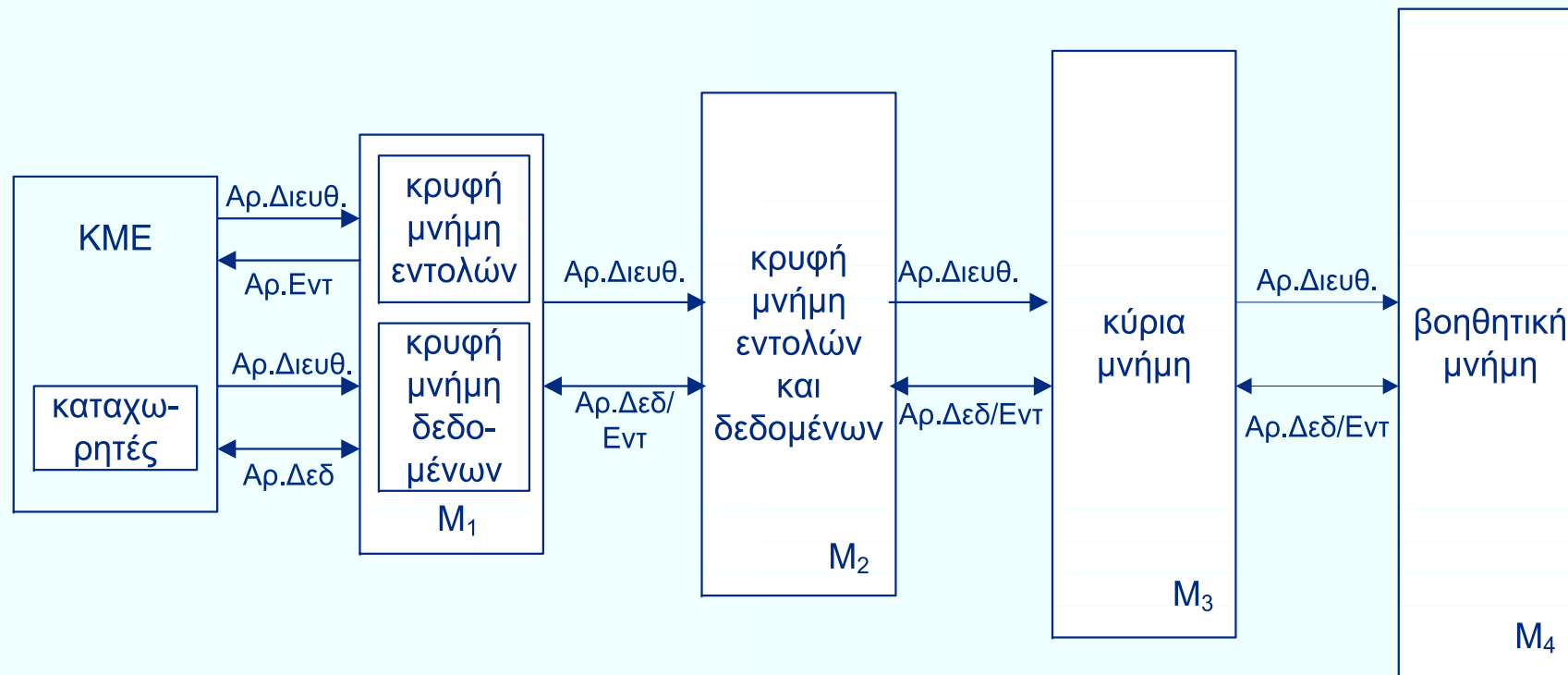


Αρ.Δεδ/Εντ : αρτηρία δεδομένων και εντολών

Αρ.Διευθ. : αρτηρία διευθύνσεων

Αρ.Εντ : αρτηρία εντολών

# Ιεραρχική μνήμη τεσσάρων επιπέδων



# Τοπικότητα των Αναφορών

---

- Χώρο
- Χρόνο

# Σχεδιαστικοί σκοποί

---

Ο σκοπός του σχεδιασμού της ιεραρχίας μνήμης είναι να πετύχουμε:

- Απόδοση που να προσεγγίζει όσο γίνεται περισσότερο την πιο γρήγορη διάταξη μνήμης  $M_1$  και
- Κόστος ανά δυαδικό ψηφίο μνήμης που να προσεγγίζει όσο γίνεται περισσότερο τη φθηνότερη διάταξη μνήμης  $M_v$



# Απόδοση ιεραρχικής μνήμης (1)

---

1. Η στατιστική των αναφερόμενων διευθύνσεων, δηλαδή, η σειρά και η συχνότητα με την οποία τα προγράμματα που τρέχουν στο συγκεκριμένο υπολογιστικό σύστημα παράγουν τις διάφορες διευθύνσεις
2. Ο χρόνος προσπέλασης  $t_i$  κάθε επιπέδου μνήμης  $M_i$
3. Η χωρητικότητα αποθήκευσης κάθε επιπέδου
4. Το μέγεθος των μπλοκ πληροφορίας που μεταφέρονται μεταξύ διαδοχικών επιπέδων μνήμης

## Απόδοση ιεραρχικής μνήμης (2)

---

5. Η στρατηγική (allocation algorithm) που χρησιμοποιείται για τον προσδιορισμό των περιοχών της μνήμης  $M_i$  στις οποίες θα μεταφερθούν μπλοκ πληροφορίας από την μνήμη  $M_{i+1}$
6. Στην περίπτωση που στη μνήμη  $M_i$  δεν υπάρχει ελεύθερος χώρος, κάποιο μπλοκ πρέπει να μεταφερθεί στη μνήμη  $M_{i+1}$  ώστε να ελευθερωθεί χώρος στην  $M_i$  (στρατηγική αντικατάστασης)

# Μέσο κόστος ανά δυαδικό ψηφίο

---

$$K = \frac{K_1 X_1 + K_2 X_2 + \dots + K_v X_v}{X_1 + X_2 + \dots + X_v}$$

# Λόγος Επιτυχίας (hit ratio) (1)

---

- Ο λόγος επιτυχίας (hit ratio)  $E_i$  της μονάδας μνήμης του επιπέδου  $i$  ορίζεται ως η πιθανότητα οποιαδήποτε πληροφορία ζητούμενη από την ΚΜΕ να βρίσκεται στην μνήμη του επιπέδου  $i$

## Λόγος Επιτυχίας (2)

---

- Για τον υπολογισμό της τιμής του  $E_i$  πρέπει να τρέξουμε στον εν λόγω υπολογιστή αντιπροσωπευτικά προγράμματα και να μετρήσουμε το πλήθος των προσπελάσεων  $N_1, N_2, \dots, N_{i-1}, N_i$ , της ιεραρχικής μνήμης που ικανοποιούνται αντίστοιχα από τα επίπεδα μνήμης  $1, 2, \dots, i-1, i$ .

$$\text{Τότε } E_i = \frac{N_1 + N_2 + \dots + N_{i-1} + N_i}{N}$$

όπου  $N$  είναι το σύνολο των αναφορών στην ιεραρχία μνήμης

# Χρόνος Προσπέλασης από το $i+1$ Επίπεδο Ιεραρχικής Μνήμης

---

$\tau_{B_{i+1}}$  : χρόνος μεταφοράς ενός μπλοκ πληροφορίας της μνήμης του επιπέδου  $i$ , από το επίπεδο μνήμης  $i+1$  στο επίπεδο μνήμης  $i$ .

$\tau_1$  : χρόνος προσπέλασης της μνήμης του πρώτου επιπέδου.

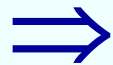
Ο χρόνος προσπέλασης από την ΚΜΕ μιας λέξης που βρίσκεται στη μνήμη του επιπέδου  $i+1$  θα ισούται με:

$$T_{i+1} = \tau_1 + \tau_{B_2} + \tau_{B_3} + \dots + \tau_{B_{i+1}} = \tau_1 + \sum_{j=2}^{i+1} \tau_{B_j}$$

# Μέσος Χρόνος Προσπέλασης

---

$$T = T_1 E_1 + T_2 (E_2 - E_1) + \dots + T_v (E_v - E_{v-1})$$



$$T = \sum_{i=1}^v (E_i - E_{i-1}) T_i \quad \text{με} \quad T_1 = \tau_1, \quad E_0 = 0 \quad \text{και} \quad E_v = 1$$

Ο όρος  $E_i - E_{i-1}$  δηλώνει την πιθανότητα η απαίτηση να ικανοποιηθεί από το επίπεδο  $i$  και όχι από το επίπεδο  $i-1$