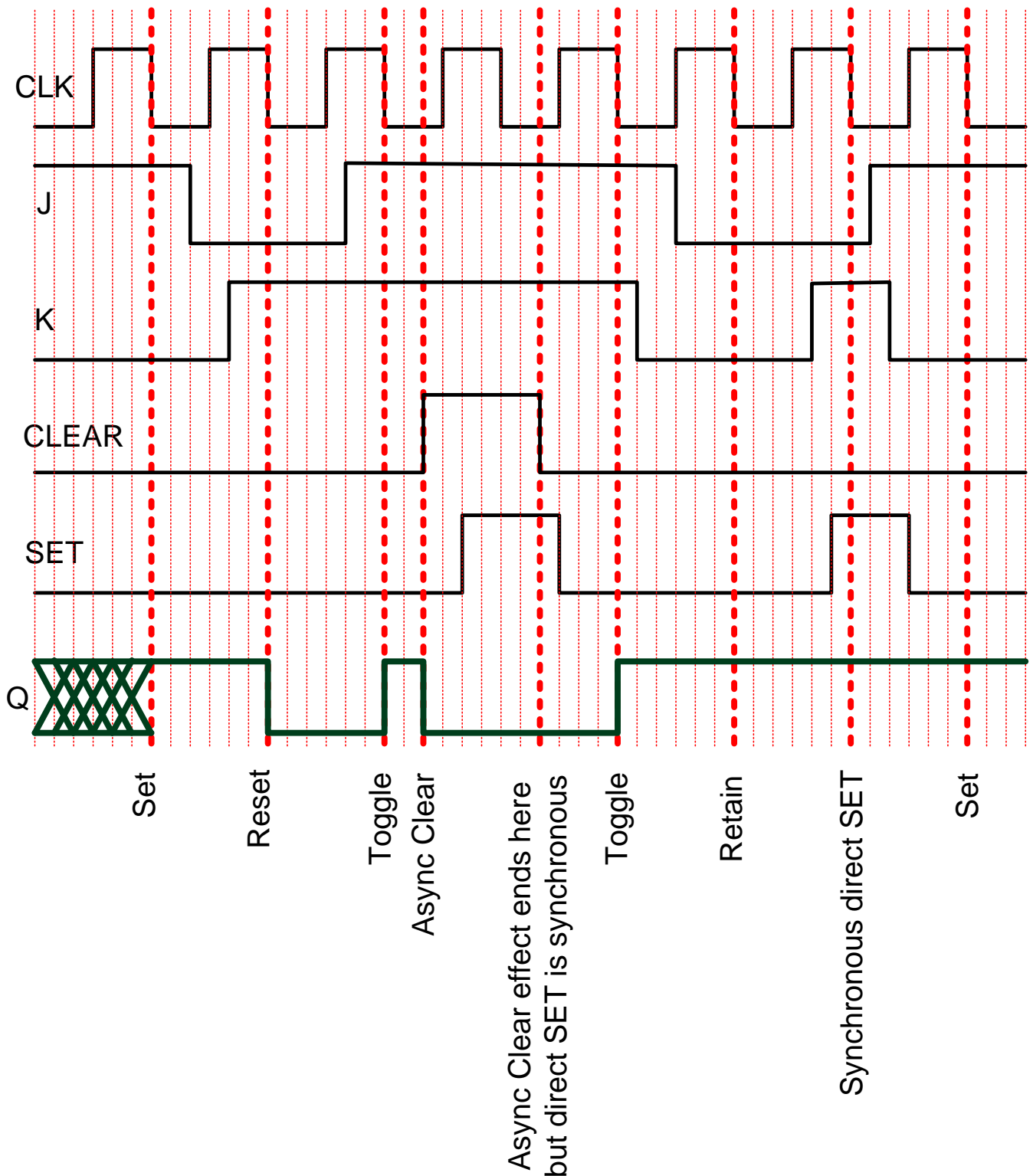


Θέμα 1°

[1.6 μονάδες – 15']

Τα παρακάτω σήματα εφαρμόζονται σε ένα αρνητικά ακμοπυροδότητο JK flip flop, με ασύγχρονη είσοδο καθαρισμού (CLEAR) και σύγχρονη είσοδο θέσης (SET), θετικής λογικής. Σχεδιάστε την έξοδο του flip flop.



Θέμα 2°

[2.7 (= 1.8 + 0.8) μονάδες – 35']

- Χρησιμοποιώντας αρνητικά ακμοπυροδότητα T flip-flops, σχεδιάστε το μικρότερο δυνατό κύκλωμα ενός σύγχρονου μετρητή ο οποίος να παράγει την ακολουθία μέτρησης: $0 \rightarrow 1 \rightarrow 3 \rightarrow 7 \rightarrow 6 \rightarrow 4 \rightarrow 0 \rightarrow 1 \rightarrow 3 \rightarrow \dots$
- Ελέγξτε εάν ο μετρητής που σχεδιάσατε θα επανέλθει στη σωστή ακολουθία μέτρησης, εάν κατά λάθος βρεθεί στην κατάσταση 2 ή 5.

Αφού μας ζητείται το ελάχιστο κύκλωμα θα ακολουθήσουμε στρατηγική ελάχιστου κόστους. Επειδή έχουμε 6 καταστάσεις θα χρειαστούμε τουλάχιστον 3 FF έστω T_2 , T_1 & T_0 . Είναι προς το συμφέρον μας συνεπώς η κατάσταση του κυκλώματος να είναι και η έξοδός του.

$Q_2(t)$	$Q_1(t)$	$Q_0(t)$	$Q_2(t+1)$	$Q_1(t+1)$	$Q_0(t+1)$	T_2	T_1	T_0
0	0	0	0	0	1	0	0	1
0	0	1	0	1	1	0	1	0
0	1	0	X	X	X	X	X	X
0	1	1	1	1	1	1	0	0
1	0	0	0	0	0	1	0	0
1	0	1	X	X	X	X	X	X
1	1	0	1	0	0	0	1	0
1	1	1	1	1	0	0	0	1

Η απλοποίηση των συναρτήσεων έχει ως εξής :

Q_1Q_0	00	01	11	10
Q_2			1	X
0			1	X
1	1	X		

$$T_2 = Q_2 \oplus Q_1$$

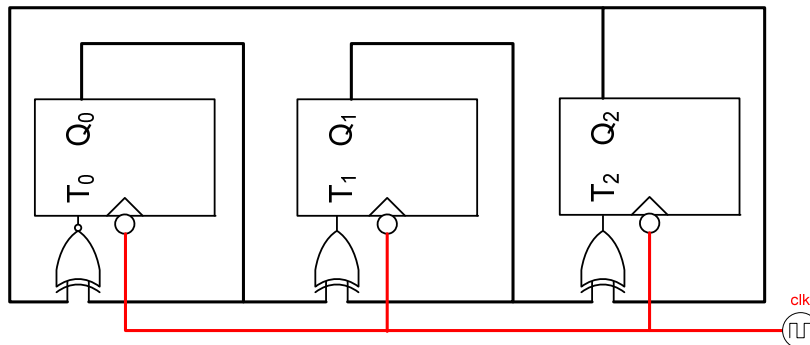
Q_1Q_0	00	01	11	10
Q_2		1		X
0		1		X
1		X		1

$$T_1 = Q_1 \oplus Q_0$$

Q_1Q_0	00	01	11	10
Q_2				X
0	1			X
1		X	1	

$$T_0 = Q_2 \otimes Q_0$$

και το ζητούμενο κύκλωμα είναι το :



Αν $Q_2Q_1Q_0 = 010$ ή 101 τότε από τις παραπάνω εξισώσεις παίρνουμε $T_2T_1T_0 = 111$ και 111 αντίστοιχα και συνεπώς οι επόμενες καταστάσεις είναι οι 101 και 010 αντίστοιχα. Άρα ο μετρητής μας θα εγκλωβιστεί στο κύκλο $2 \rightarrow 5 \rightarrow 2 \rightarrow 5 \dots$

Θέμα 3^ο

[2.7 μονάδες – 35']

Έχετε στη διάθεσή σας 3 θετικά ακμοपुरοδότητα JK flip flops, 3 πολυπλέκτες 4-σε-1, 3 πύλες NOT και 3 πύλες XOR. Σχεδιάστε το κύκλωμα ενός καταχωρητή 3 δυαδικών ψηφίων παράλληλης εισόδου και εξόδου με τρία σήματα ελέγχου E_2 , E_1 και E_0 . Την παράλληλη είσοδο του καταχωρητή την απαρτίζουν τα σήματα εισόδου A_2 , A_1 και A_0 . Η επιθυμητή λειτουργία του καταχωρητή φαίνεται στον παρακάτω πίνακα :

E_2	E_1	E_0	Λειτουργία καταχωρητή
0	0	0	Φόρτωση του αριθμού $A_2A_1A_0$
1	0	0	Φόρτωση του αντιθέτου του αριθμού $A_2A_1A_0$ σε αριθμητική συμπληρώματος του 1
X	0	1	Δεξιά Κυκλική Ολίσθηση
X	1	X	Καμία αλλαγή.

Παρατηρώντας τον πίνακα λειτουργιών του καταχωρητή διαπιστώνουμε ότι οι λειτουργίες που πρέπει να υποστηρίζονται είναι :

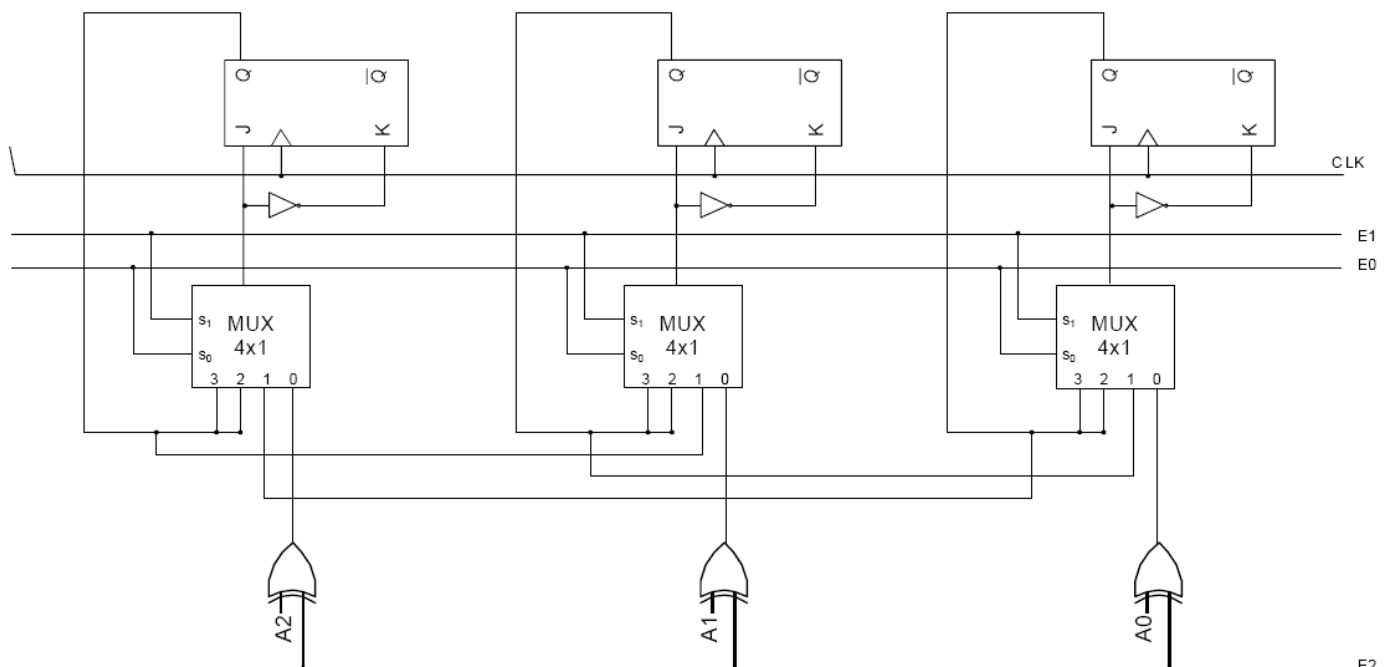
- Παράλληλη φόρτωση ενός αριθμού τριών bits,
- Δεξιά κυκλική ολίσθηση, και
- Αποθήκευση (καμία αλλαγή) των περιεχομένων του.

Για να υποστηριχτούν οι παραπάνω λειτουργίες συνδέουμε την είσοδο J κάθε ενός Flip Flop με την έξοδο ενός 4-σε-1 πολυπλέκτη, και την είσοδο K με την αντίστροφη τιμή (επισημαίνεται ότι η συγκεκριμένη συνδεσμολογία έχει σαν αποτέλεσμα το JK Flip Flop να λειτουργεί σαν D Flip Flop αφού αν η τιμή της εισόδου J είναι 1, τότε $J=1$, $K=0$ γεγονός

που σύμφωνα με το πίνακα αληθείας του JK Flip Flop σημαίνει ότι η τιμή που θα πάρει η έξοδος Q είναι 1. Αν η τιμή της εισόδου J είναι 0, τότε $J=0$, $K=1$ γεγονός που σύμφωνα με το πίνακα αληθείας του JK Flip Flop σημαίνει ότι η τιμή που θα πάρει η έξοδος Q είναι 0 --- δηλαδή το Flip Flop λειτουργεί ακριβώς όπως ένα D Flip Flop όπου $D = J$). Η επιλογή της λειτουργίας γίνεται μέσω των εξωτερικών σημάτων E_1 και E_0 (δεν επηρεάζεται από το εξωτερικό σήμα E_2). Συγκεκριμένα, αν $E_1 = E_0 = 0$ ο καταχωρητής πρέπει να εκτελεί παράλληλη φόρτωση, αν $E_1 = 0$ και $E_0 = 1$ τότε ο καταχωρητής πρέπει να εκτελεί δεξιά κυκλική ολίσθηση και τέλος αν $E_1 = 1$ (ανεξαρτήτως από την τιμή του E_0) ο καταχωρητής πρέπει να κρατάει σταθερά τα δεδομένα του. Καταλαβαίνουμε λοιπόν ότι τα σήματα E_1 και E_0 πρέπει να συνδεθούν στις εισόδους επιλογής (s_1 και s_0 αντίστοιχα) των τριών 4-σε-1 πολυπλεκτών που έχουμε διαθέσιμους.

Από τον πίνακα λειτουργίας του καταχωρητή παρατηρούμε ότι η επιλογή των δεδομένων που θα αποθηκευτούν στον καταχωρητή, στην περίπτωση της παράλληλης φόρτωσης, γίνεται μέσω του εξωτερικού σήματος E_2 . Συγκεκριμένα αν $E_2 = 0$ θα πρέπει να φορτωθεί ο αριθμός $A_2 A_1 A_0$ ενώ αν $E_2 = 1$ θα πρέπει να φορτωθεί το συμπλήρωμα ως προς 1 του αριθμού $A_2 A_1 A_0$. Μπορούμε λοιπόν να αξιοποιήσουμε το σήμα E_2 ως είσοδο στις τρεις διαθέσιμες πύλες XOR, με δεύτερη είσοδο σε κάθε πύλη τα εξωτερικά σήματα A_2 , A_1 και A_0 . Με τη συγκεκριμένη συνδεσμολογία επιτυγχάνουμε ελεγχόμενη αντιστροφή των bits A_2 , A_1 και A_0 . Συγκεκριμένα αν $E_2=0$, τότε οι έξοδοι των τριών πυλών XOR είναι A_2 , A_1 και A_0 ενώ αν $E_2=1$ τότε οι έξοδοι των τριών πυλών είναι A_2' , A_1' και A_0' .

Προκύπτει λοιπόν ότι το ζητούμενο κύκλωμα είναι το παρακάτω.



Η επιλογή των εισόδων των τριών 4-σε-1 πολυπλεκτών έγινε σύμφωνα με το παρακάτω σκεπτικό:

- Όταν $(E_1, E_0) = 00$, τότε πρέπει ο καταχωρητής να φορτώνει παράλληλα τον αριθμό $A_2 A_1 A_0$ (αν $E_2 = 0$) ή το συμπλήρωμα ως προς 1 του αριθμού $A_2 A_1 A_0$ (αν $E_2 = 1$). Λαμβάνοντας υπόψη ότι όταν $E_1 = E_0 = 0$ ως έξοδος των τριών 4-σε-1 πολυπλεκτών επιλέγεται η είσοδος 0, στην είσοδο 0 του πρώτου (από αριστερά) πολυπλέκτη συνδέουμε την έξοδο της πύλης XOR που αντιστοιχεί στο bit A_2 , στην είσοδο 0 του μεσαίου πολυπλέκτη συνδέουμε την έξοδο της πύλης XOR που αντιστοιχεί στο bit A_1 , και στην είσοδο 0 του τελευταίου πολυπλέκτη συνδέουμε την έξοδο της πύλης XOR που αντιστοιχεί στο bit A_0 .
- Όταν $(E_1, E_0) = 01$, τότε πρέπει ο καταχωρητής να εκτελεί δεξιά κυκλική ολίσθηση. Λαμβάνοντας υπόψη ότι όταν $E_1 = 0$, $E_0 = 1$ ως έξοδος των τριών 4-σε-1 πολυπλεκτών επιλέγεται η είσοδος 1, στην είσοδο 1 του πρώτου (από αριστερά) JK Flip Flop συνδέουμε την έξοδο του τελευταίου FF, στην είσοδο 1 του μεσαίου FF συνδέουμε την έξοδο του πρώτου FF και στην είσοδο 1 του τελευταίου FF συνδέουμε την έξοδο του μεσαίου FF.
- Όταν $(E_1, E_0) = 1X$, τότε πρέπει ο καταχωρητής να διατηρεί τα δεδομένα του. Λαμβάνοντας υπόψη ότι όταν $E_1 = 1$, $E_0 = 0$ ως έξοδος των τριών 4-σε-1 πολυπλεκτών επιλέγεται η είσοδος 2 και ότι όταν $E_1 = E_0 = 1$ ως έξοδος των τριών 4-σε-1 πολυπλεκτών επιλέγεται η είσοδος 3, θα πρέπει στις εισόδους 2 και 3 όλων των πολυπλεκτών να συνδέσουμε την έξοδο του FF που αντιστοιχεί στον κάθε πολυπλέκτη, ώστε και για τους δύο συνδυασμούς των εξωτερικών σημάτων E_1, E_0 (10 ή 11) το κάθε FF να φορτώνει εκ νέου την τρέχουσα τιμή της εξόδου του Q.

Θέμα 4°**[3.0 μονάδες – 45']**

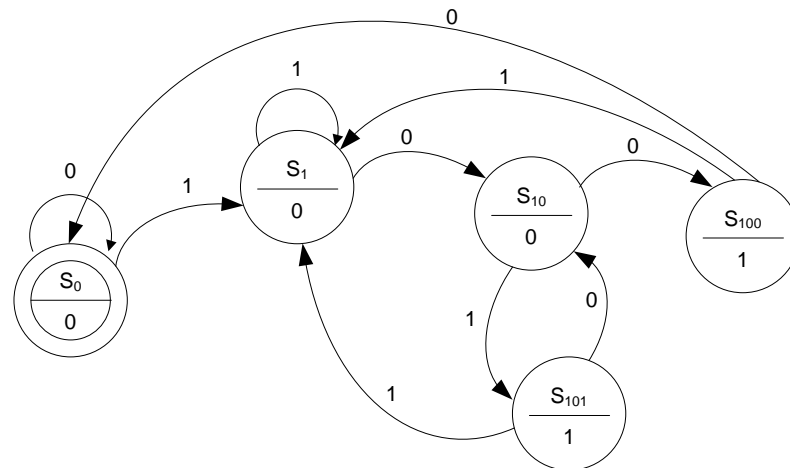
Χρησιμοποιώντας D flip flops, σχεδιάστε σύγχρονο ακολουθιακό κύκλωμα, με μια είσοδο x και μια έξοδο y , το οποίο δίνει στην έξοδο 1, αν οι τρεις προηγούμενες τιμές που εισήχθησαν σειριακά μέσω της εισόδου x είναι 100 ή 101 (επιτρέπονται επικαλύψεις). Για παράδειγμα για την ακολουθία εισόδου :

Bit που εισάγεται πρώτο \rightarrow 010101001 \leftarrow *Bit που εισάγεται τελευταίο*

θα πρέπει να παράγεται η έξοδος : 000101010

Το κύκλωμά σας θα πρέπει να υλοποιεί το διάγραμμα καταστάσεων μιας μηχανής Moore. Για το σχεδιασμό του θα πρέπει να ακολουθήσετε στρατηγική ελάχιστου κόστους.

Κατασκευάζουμε αρχικά το διάγραμμα καταστάσεων της μηχανής μας :



όπου η σημασία των καταστάσεων έχει ως ακολούθως :

S_0 : αρχική κατάσταση

S_1 : έχει διαβαστεί ένα αρχικό 1 στην είσοδο

S_{10} : κατά τους 2 τελευταίους κύκλους στην είσοδο έχει εμφανιστεί το 1 και το 0

S_{100} : κατά τους 3 τελευταίους κύκλους στην είσοδο είχαμε 1, 0 και 0

S_{101} : κατά τους 3 τελευταίους κύκλους στην είσοδο είχαμε 1, 0 και 1

Στο παραπάνω διάγραμμα δεν υπάρχουν ισοδύναμα ζεύγη ή βρόγχοι καταστάσεων. Προχωράμε συνεπώς κατά τα γνωστά στην ανάθεση δυαδικών τιμών, στον πίνακα επόμενης κατάστασης, στην απλοποίηση των συναρτήσεων εισόδου και στην κατασκευή του λογικού διαγράμματος. Μια δυνατή περίπτωση προκύπτει από την ανάθεση :

S_0 : 000, S_1 : 001, S_{10} : 010, S_{100} : 110, S_{101} : 111, όπου το msb μας παρέχει και την έξοδο, ενώ το lsb μας δίνει τη τελευταία είσοδο.

x	$Q_2(t)$	$Q_1(t)$	$Q_0(t)$	$D_2=Q_2(t+1)$	$D_1=Q_1(t+1)$	$D_0=Q_0(t+1)$	y
0	0	0	0	0	0	0	0
0	0	0	1	0	1	0	0
0	0	1	0	1	1	0	0
0	0	1	1	X	X	X	X
0	1	0	0	X	X	X	X
0	1	0	1	X	X	X	X
0	1	1	0	0	0	0	1
0	1	1	1	0	1	0	1
1	0	0	0	0	0	1	0
1	0	0	1	0	0	1	0
1	0	1	0	1	1	1	0
1	0	1	1	X	X	X	X
1	1	0	0	X	X	X	X
1	1	0	1	X	X	X	X
1	1	1	0	0	0	1	1
1	1	1	1	0	0	1	1

Σύμφωνα με όσα προσπαθήσαμε κατά την ανάθεση είναι $y = Q_2$ και $D_0 = x$. Η απλοποίηση των άλλων συναρτήσεων μας δίνει $D_2 = Q_2'Q_1$ και $D_1 = D_2 + x'Q_0$ με προφανή υλοποίηση.