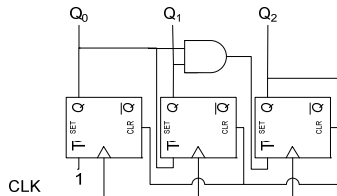


Θέμα 1**(3,0 μονάδες)**

Χρησιμοποιώντας T flip flops θετικής ακμής πυροδότησης, σχεδιάστε το απλούστερο κύκλωμα το οποίο παρέχει στην έξοδο του την ακολουθία : 12, 30, 4, 21, 14, 12, 30, ...

Το ζητούμενο κύκλωμα είναι μια μηχανή Moore 5 διαφορετικών καταστάσεων, άρα κατ' ελάχιστο θα απαιτηθούν 3 T FFs. Υποθέτουμε ότι αυτές οι καταστάσεις ακολουθούν δυαδική μέτρηση, άρα το ακολουθιακό κομμάτι του κυκλώματός μας είναι ένας mod-5 μετρητής φτιαγμένος από 3 T-FF (απλοποιημένο σχήμα 6-13, σελίδα 325 Μ. Μανω). Για την επίτευξη της modulo μέτρησης, μπορούμε να υποθέσουμε σύγχρονο καθαρισμό στα FFs και επειδή η κατάσταση 100 είναι η μοναδική με 1 στο MSB να το χρησιμοποιήσουμε ως σήμα καθαρισμού. Σημειώστε ότι με το τρόπο αυτό το κύκλωμά μας γίνεται και αυτοδιορθούμενο ! Άρα το ακολουθιακό κομμάτι είναι το ακόλουθο :



Για το συνδυαστικό κομμάτι έχουμε τους ακόλουθους πίνακες αλήθειας (οι μη εμφανιζόμενες καταστάσεις είναι αδιάφορες) :

Κατάσταση			Εξόδος				
Q2	Q1	Q0	R4	R3	R2	R1	R0
0	0	0	0	1	1	0	0
0	0	1	1	1	1	1	0
0	1	0	0	0	1	0	0
0	1	1	1	0	1	0	1
1	0	0	0	1	1	1	0

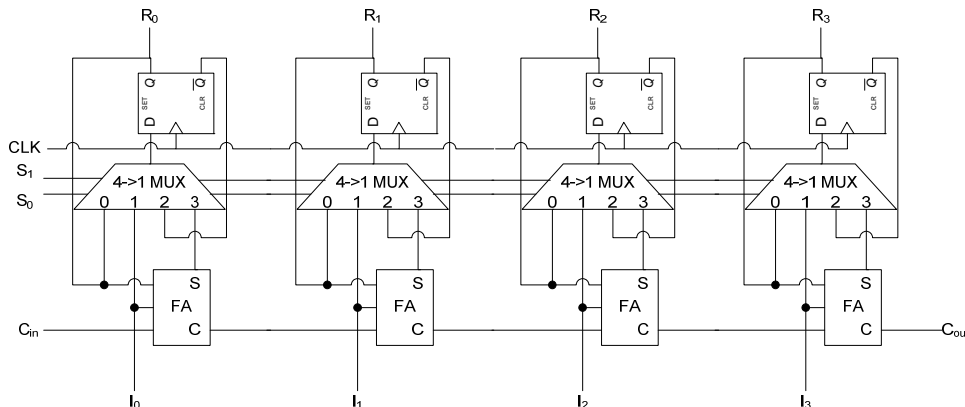
Απ' όπου προκύπτουν $R_4 = Q_0$, $R_3 = \sim Q_1$, $R_2 = 1$, $R_1 = Q_2 + \sim Q_1 Q_0$ και $R_0 = Q_1 Q_0$ με προφανή υλοποίηση

Θέμα 2**(3,0 μονάδες)**

Σχεδιάστε το λογικό διάγραμμα ενός καταχωρητή-αθροιστή 4-bit ο οποίος παρέχει τις ακόλουθες λειτουργίες:

1. Διατήρηση των αποθηκευμένων δεδομένων.
2. Φόρτωση των παράλληλων δεδομένων εισόδου I_1, I_2, I_3 και I_4 .
3. Αντιστροφή των αποθηκευμένων δεδομένων.
4. Πρόσθεση των αποθηκευμένων δεδομένων με τα παράλληλα δεδομένα εισόδου και αποθήκευση του αθροίσματος. Θεωρείστε ότι ο καταχωρητής-αθροιστής διαθέτει κρατούμενο εισόδου και κρατούμενο εξόδου.

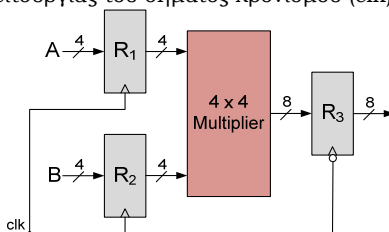
Έχετε στην διάθεσή σας οποιαδήποτε πύλη και απλό κύκλωμα (αποκωδικοποιητές, κωδικοποιητές, πολυπλέκτες, αθροιστές, ημιαθροιστές) χρειάζεστε. Για αποθηκευτικά στοιχεία χρησιμοποιείτε D flip flops.

**Θέμα 3****(1.5 μονάδες)**

Δίδεται το κύκλωμα του παρακάτω σχήματος, στο οποίο :

- Οι R_1 και R_2 είναι θετικά ακμοπυροδότητοι καταχωρητές 4 δυαδικών ψηφίων παράλληλης εισόδου – παράλληλης εξόδου, με καθυστέρηση αλλαγής της εξόδου μετά από τη θετική ακμή του ρολογιού ίση με 4 ns, χρόνο προετοιμασίας (setup time) 7 ns και χρόνο αποκατάστασης (hold time) 3 ns.
- Ο R_3 είναι αρνητικά ακμοπυροδότητος καταχωρητής 8 δυαδικών ψηφίων παράλληλης εισόδου – παράλληλης εξόδου με καθυστέρηση αλλαγής της εξόδου μετά από την αρνητική ακμή του ρολογιού ίση με 12 ns, χρόνο προετοιμασίας 9 ns και χρόνο αποκατάστασης 5 ns.
- Ο πολλαπλασιαστής του σχήματος παρουσιάζει μέγιστη καθυστέρηση διάδοσης σήματος, από οποιαδήποτε είσοδο προς οποιαδήποτε έξοδό του, ίση με 67 ns.

Καλείστε να υπολογίσετε τη μέγιστη συχνότητα λειτουργίας του σήματος χρονισμού (clk) γι' αυτό το κύκλωμα.



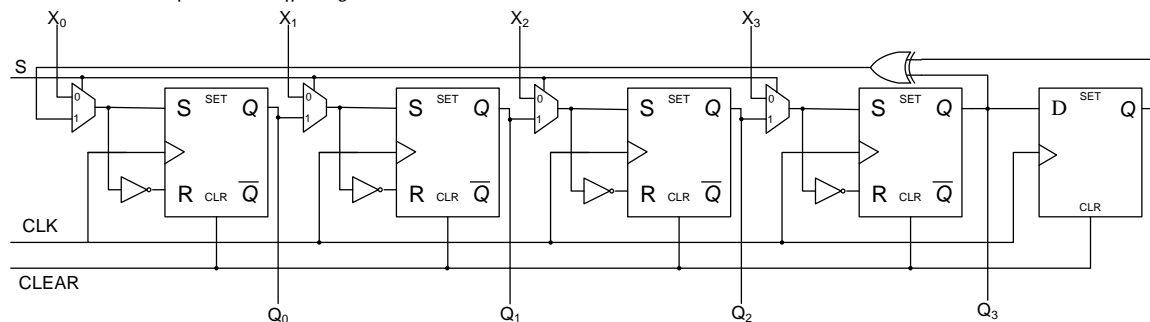
Αν όλοι οι καταχωρητές λειτουργούσαν με την ίδια ακμή του ρολογιού, τότε θα έπρεπε να ισχύει $T_{clk} \geq t_1 + t_2 + t_3$, όπου t_1 η καθυστέρηση των R_1, R_2 από την ενεργοποίηση του ρολογιού έως την έξοδο, t_2 η καθυστέρηση του πολλαπλασιαστή και t_3 ο χρόνος προετοιμασίας του

R₃ (διαφάνεια 53 3^{ου} set διαφανειών). Αφού ο R3 λειτουργεί με την αρνητική ακμή και οι R1, R2 με τη θετική, ο παραπάνω τύπος διέπει την ημιπερίοδο του ρολογιού στη περίπτωση μας. Συνεπώς στη περίπτωση μας είναι $T_{clk} \geq 2 \times (4 + 67 + 9) = 160 \text{ ns} \Rightarrow f_{clk} \leq 6,25 \text{ MHz}$.

Θέμα 4

(2,5 μονάδες)

Δίδεται το ακολουθιακό κύκλωμα του σχήματος που ακολουθεί :



στο οποίο υπάρχουν 4 SR flip flops, 1 D flip flop, πολυπλέκτες 2 σε 1 ελεγχόμενοι από το σήμα S και απλές λογικές πύλες (αποκλειστικής διάζευξης και αντιστροφείς). Το ακολουθιακό αυτό κύκλωμα διαθέτει ρολόι (CLK) και ασύγχρονο σήμα καθαρισμού (CLEAR). Η λειτουργία του κυκλώματος συνίσταται από τα εξής βήματα :

- 1) Ενεργοποίηση της εισόδου καθαρισμού και ακόλουθη απενεργοποίησή της.
- 2) Οδήγηση του σήματος S στο 0 και της αρτηρίας εισόδου X[3:0] με τα επιθυμητά δεδομένα εισόδου.
- 3) Μία ενεργοποίηση του ρολογιού.
- 4) Οδήγηση του σήματος S στο 1.
- 5) Τέσσερις ενεργοποιήσεις του ρολογιού.
- 6) Ανάγνωση των δεδομένων εξόδου από την αρτηρία Q[3:0].

Ζητούνται να :

- εξηγήσετε ποια συνάρτηση επιτελεί αυτό το κύκλωμα.
- υλοποιήσετε την ίδια συνάρτηση με μια EEPROM. Η απάντησή σας θα πρέπει να περιλαμβάνει :
 - ο Το μέγεθος της EEPROM που θα χρειαστείτε.
 - ο Τα περιεχόμενα κάθε θέσης της EEPROM.
 - ο Ένα σχηματικό διάγραμμα, που θα δείχνει τι θα συνδεθεί σε κάθε γραμμή διευθύνσεων της EEPROM και σε ποιες γραμμές δεδομένων της θα προκύψουν οι ζητούμενες συναρτήσεις.

Τα SR FF του σχήματος χρησιμοποιούνται στην ουσία σα D FF αφού $R = \sim S$. Ας παρακολουθήσουμε τις τιμές των εξόδων κάθε φορά που μεταβάλλονται στα παραπάνω βήματα, συμβολίζοντας ως Q την έξοδο του D FF:

Βήμα 1: $Q=Q_3=Q_2=Q_1=Q_0=0$
 Βήματα 2, 3 & 4: $Q=0, Q_3=X_3, Q_2=X_2, Q_1=X_1, Q_0=X_0$
 Βήμα 5, 1^{ος} κύκλος: $Q=X_3, Q_3=X_2, Q_2=X_1, Q_1=X_0, Q_0=X_3$
 Βήμα 5, 2^{ος} κύκλος: $Q=X_2, Q_3=X_1, Q_2=X_0, Q_1=X_3, Q_0=X_3 \oplus X_2$
 Βήμα 5, 3^{ος} κύκλος: $Q=X_1, Q_3=X_0, Q_2=X_3, Q_1=X_3 \oplus X_2, Q_0=X_2 \oplus X_1$
 Βήμα 5, 4^{ος} κύκλος: $Q=X_0, Q_3=X_3, Q_2=X_3 \oplus X_2, Q_1=X_2 \oplus X_1, Q_0=X_1 \oplus X_0$

Συμπεραίνουμε ότι το κύκλωμα υλοποιεί τη διατεταγμένη τετράδα συναρτήσεων

$(Q_3(X_3, X_2, X_1, X_0), Q_2(X_3, X_2, X_1, X_0), Q_1(X_3, X_2, X_1, X_0), Q_0(X_3, X_2, X_1, X_0)) = (X_3, X_3 \oplus X_2, X_2 \oplus X_1, X_1 \oplus X_0)$ που στην ουσία είναι η μετατροπή του διανύσματος $X_3X_2X_1X_0$ στην ισοδύναμη κατά Gray κωδικοποίηση.

Για την υλοποίηση με EEPROM παρατηρούμε ότι δε χρειάζεται να υλοποιήσουμε τη συνάρτηση Q_3 αφού είναι ίση με X_3 . Για τις υπόλοιπες συναρτήσεις έχουμε τον ακόλουθο πίνακα αληθείας που θα προγραμματίσουμε εντός της EEPROM (η πρώτη γραμμή του πίνακα θα προγραμματιστεί στη 1^η θέση μνήμης της EEPROM, κοκ) :

$X_3X_2X_1X_0$	Q_2	Q_1	Q_0
0000	000		
0001	001		
0010	011		
0011	010		
0100	110		
0101	111		
0110	101		
0111	100		
1000	100		
1001	101		
1010	111		
1011	110		
1100	010		
1101	011		
1110	001		
1111	000		

Συνεπώς θα χρειαστούμε μια EEPROM 16 θέσεων των 3 δυαδικών ψηφίων σε κάθε θέση, δηλαδή 48bit EEPROM. Η υλοποίηση με EEPROM είναι η ακόλουθη :

