

Λογική Σχεδίαση Ι - Εξεταστική Φεβρουαρίου 2013

Διάρκεια εξέτασης : 160'

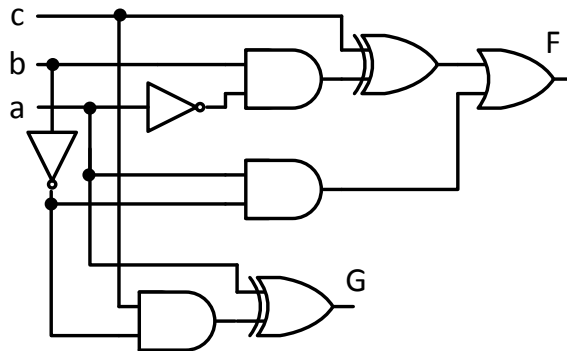
Όνοματεπώνυμο :

A. M.

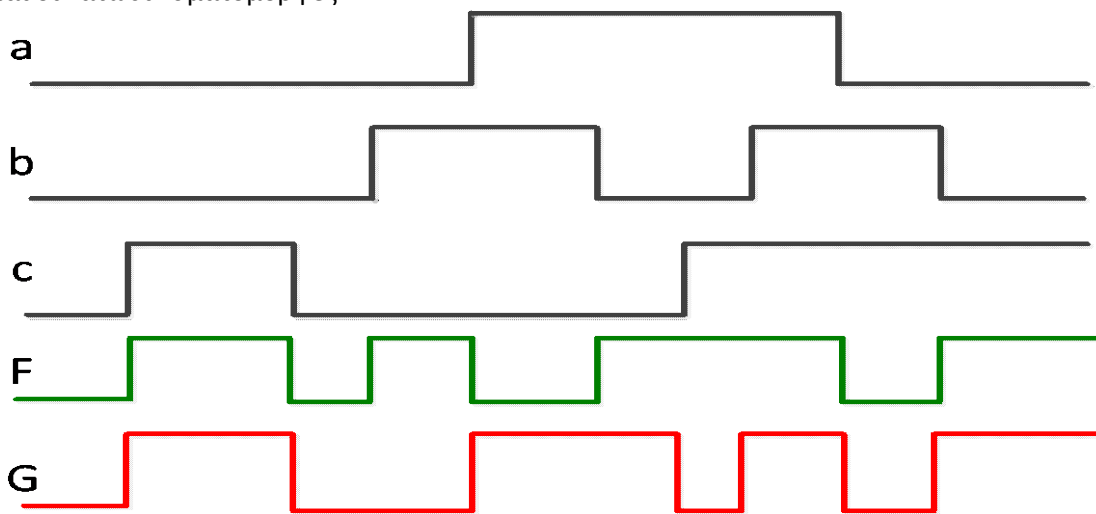
Έτος σπουδών:

Θέμα 1 (1,5 μονάδες)

Στις εισόδους του ακόλουθου κυκλώματος



εφαρμόζονται οι κάτωθι κυματομορφές.



Ζητούνται :

(α) Ο πίνακας αλήθειας του κυκλώματος και οι κυματομορφές των εξόδων

(β) Να εκφράσετε τη συνάρτηση F ως κανονικό άθροισμα και

(γ) Να εκφράσετε τη συνάρτηση G ως κανονικό γινόμενο.

(α) Πίνακας αλήθειας :

a	b	c	F	G
0	0	0	0	0
0	0	1	1	1
0	1	0	1	0
0	1	1	0	0
1	0	0	1	1
1	0	1	1	0
1	1	0	0	1
1	1	1	1	1

(β) $F = \Sigma (1, 2, 4, 5, 7)$

(γ) $G = \Pi (0, 2, 3, 6)$

Θέμα 1 (2,0 μονάδες)

Ζητείται να σχεδιάσετε ένα κύκλωμα με 3 εισόδους A, B και C, και 2 εξόδους S και K το οποίο να λειτουργεί ως εξής:

- Όταν $A = 1$, το κύκλωμα κάνει την πρόσθεση των B και C. Η έξοδος S είναι το ψηφίο αθροίσματος και η K το κρατούμενο.
- Όταν $A = 0$, το κύκλωμα κάνει την αφαίρεση $B - C$. Η έξοδος S είναι το ψηφίο υπολοίπου και η K το δανεικό.

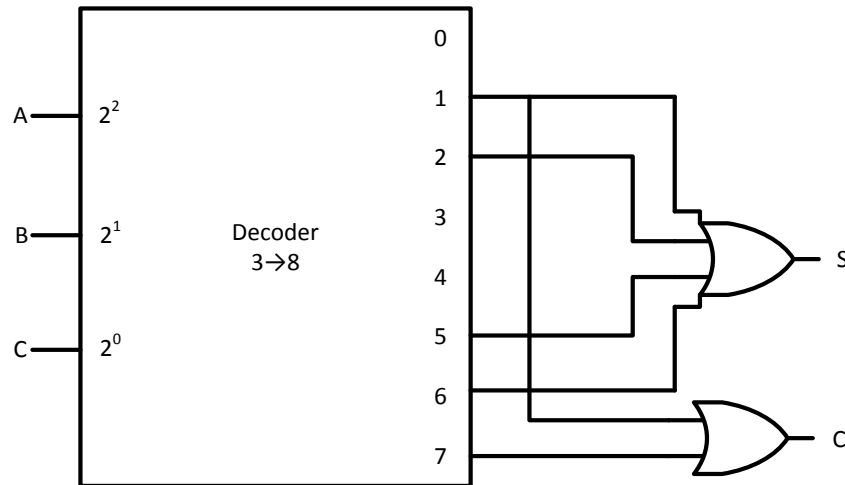
με τους εξής δύο εναλλακτικούς τρόπους :

- Με τον ελάχιστο αριθμό πυλών 2 εισόδων και
- Με έναν αποκωδικοποιητή και 2 πύλες.

Φτιάχνουμε τον πίνακα αληθείας :

A	B	C	S	K
0	0	0	0	0
0	0	1	1	1
0	1	0	1	0
0	1	1	0	0
1	0	0	0	0
1	0	1	1	0
1	1	0	1	0
1	1	1	0	1

Είναι $S(A,B,C) = \Sigma(1,2,5,6) = B \oplus C$ και $K(A,B,C) = \Sigma(1,7) = A'B'C + ABC = C(A \oplus B)$ με προφανή υλοποίηση. Για τη δεύτερη υλοποίηση χρησιμοποιούμε αποκωδικοποιητή 3→8 και πύλες OR :



Θέμα 3 (2,0 μονάδες)

Έστω ένα κύκλωμα το οποίο δέχεται στην είσοδό του ένα ψηφίο του δεκαδικού συστήματος και παράγει τις εξόδους X2 και X3 που μας δείχνουν αν η είσοδός μας είναι πολλαπλάσιο του 2 και του 3 αντίστοιχα. Θεωρείστε ότι οι έξοδοί μας είναι αδιάφοροι όταν η είσοδός μας είναι το δεκαδικό ψηφίο 0. Ζητούνται :

1. Λογικό διάγραμμα για το παραπάνω κύκλωμα με το πολύ 5 πύλες και
2. Υλοποίηση της εξόδου X3 με έναν πολυπλέκτη και αντιστροφείς.

1. Χρειαζόμαστε 4 δυαδικά ψηφία για την αναπαράσταση ενός δεκαδικού, έστω A, B, C και D. Πίνακας αληθείας :

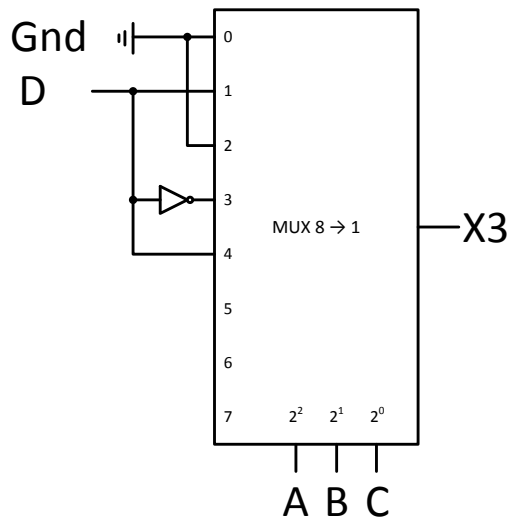
A	B	C	D	X2	X3	
0	0	0	0	X	X	0
0	0	0	1	0	0	
0	0	1	0	1	0	D
0	0	1	1	0	1	
0	1	0	0	1	0	0
0	1	0	1	0	0	
0	1	1	0	1	1	D'
0	1	1	1	0	0	
1	0	0	0	1	0	D
1	0	0	1	0	1	
1	0	1	0	X	X	X
1	0	1	1	X	X	
1	1	0	0	X	X	X
1	1	0	1	X	X	
1	1	1	0	X	X	X
1	1	1	1	X	X	

Προφανώς είναι $X2 = D'$. Πίνακας Karnaugh για απλοποίηση της X3 :

		CD			
		00	01	11	10
AB	00	X		1	
	01				1
	11	X	X	X	X
	10		1	X	X

$X3 = AD + B'CD + BCD' = AD + C(B \oplus D)$, με προφανή υλοποίηση.

2. Για την υλοποίηση με πολυπλέκτη, αφού η συνάρτησή μας είναι των 4 μεταβλητών, θα χρησιμοποιήσουμε πολυπλέκτη 8 → 1. Οι μεταβλητές A, B και C θα συνδεθούν στις εισόδους επιλογής και στις εισόδους δεδομένων του πολυπλέκτη θα υλοποιήσουμε τις συναρτήσεις της μεταβλητής D που φαίνονται στη τελευταία στήλη του πίνακα αληθείας. Άρα η ζητούμενη υλοποίηση είναι :



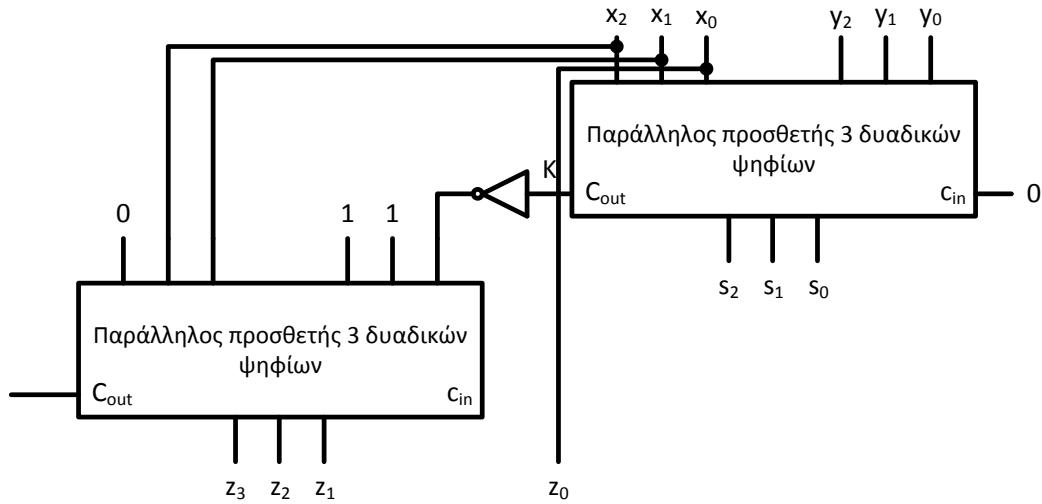
Θέμα 4 (2,0 μονάδες)

Έστω x , y και z αριθμοί των 3 δυαδικών ψηφίων. Οι x και y είναι μη προσημασμένοι, ενώ ο z είναι προσημασμένος και χρησιμοποιείται συμπλήρωμα ως προς 2 για την αναπαράστασή του. Προτείνετε κύκλωμα που να εκτελεί την ακόλουθη εντολή της C :

```
if ((x+y) > 7) z = x - 4 ;
else          z = x - 2 ;
```

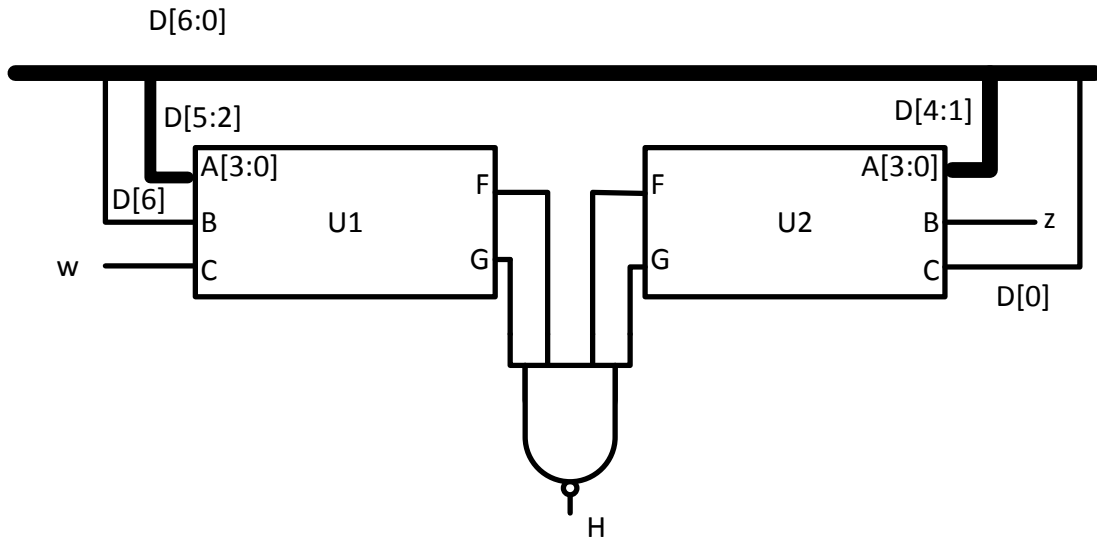
Αφού $x, y \in [0,7] \Rightarrow x+y \in [0,14]$. Όλοι οι αριθμοί σε αυτό το διάστημα που είναι > 7 έχουν το πιο σημαντικό τους ψηφίο στο 1. Συνεπώς η ανισότητα $(x+y) > 7$ μπορεί να διαπιστωθεί από το σήμα K, όπου K το κρατούμενο της πρόσθεσης των x (έστω $x_2x_1x_0$) και y (έστω $y_2y_1y_0$) σε έναν παράλληλο αθροιστή 3 δυαδικών ψηφίων.

Στην αριθμητική συμπληρώματος ως προς 2 είναι $x-4 = x + (-4) = x + 100_2$ και $x-2 = x + (-2) = x + 110_2$. Συνεπώς η παραπάνω εντολή ισοδυναμεί με την : $\text{if (K) } z = x + 100; \text{ else } z = x + 110$. Οι δύο περιπτώσεις ενοποιούνται στην $x = 1K'0$. Η πρόσθεση στο λιγότερο σημαντικό ψηφίο δεν απαιτεί κάποιο υλικό για να πραγματοποιηθεί. Χρειάζεται όμως προσοχή στο ότι το z μπορεί να πάρει τιμές στο διάστημα $[-3, +5]$ και έτσι θα χρειαστούμε 4 bits για την αναπαράστασή του, οπότε πρέπει να κάνουμε επέκταση προσήμου στα δύο τελούμενα του δεύτερου αθροιστή. Συνεπώς το ζητούμενο κύκλωμα είναι :

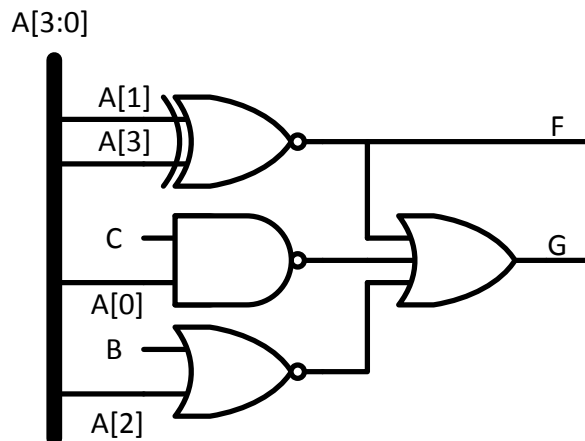


Θέμα 5 (2,5 μονάδες)

Το κύκλωμα της παρακάτω εικόνας :



έχει εισόδους τα w , z και την αρτηρία D και παράγει ως έξοδο το H . Τα $U1$ και $U2$ είναι αντίγραφα του παρακάτω σχεδιασμού :



που έχει ως εισόδους τα B , C και την αρτηρία A . Ζητείται να περιγράψετε τα δύο κυκλώματα σε Verilog. Η περιγραφή σας θα πρέπει να είναι ιεραρχική, δηλαδή το κάτω κύκλωμα να χρησιμοποιείται ως δομικό στοιχείο για την περιγραφή του πάνω κυκλώματος.

```
module first (D, w, z, H);  
  input [6:0] D;  
  input w, z;  
  output H;  
  wire F_1, F_2, G_1, G_2;  
  
  second U1 (D[5:2], D[6], w, F_1, G_1);  
  second U2 (D[4:1], z, D[0], F_2, G_2);  
  nand U3 (H, F_1, F_2, G_1, G_2);  
endmodule
```

```
module second (A, B, C, F, G);  
  input [3:0] A;  
  input B, C;  
  
  assign F = A[1] ^ A[3];  
  assign G = F | (C ~& A[0]) | (B ~| A[2]);  
endmodule
```