

Ψηφιακά Ηλεκτρονικά

Μάθημα 4ο

Δ. Λιούπης

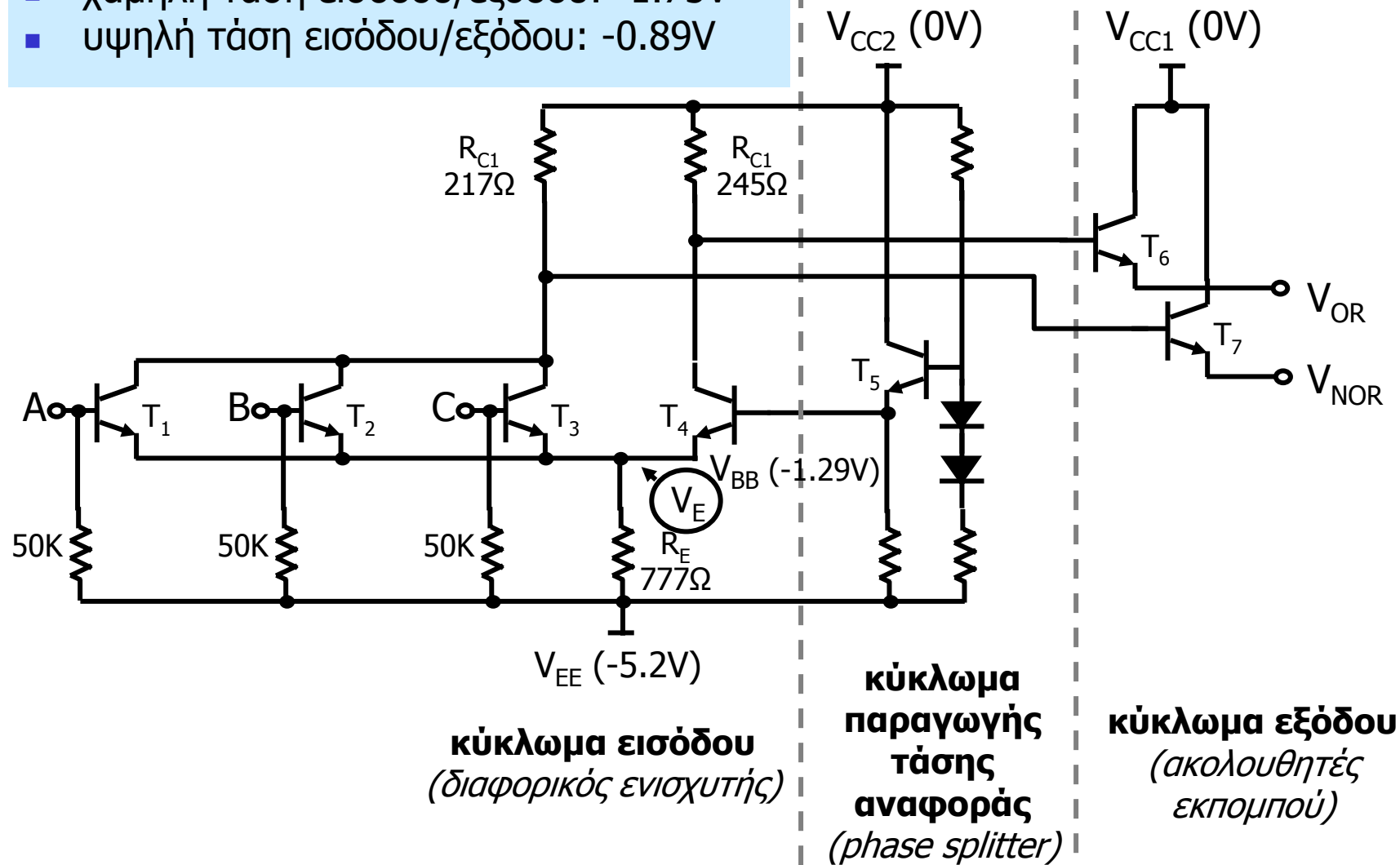
Λογική συζευγμένου εκπομπού

Emitter-coupled logic (ECL)

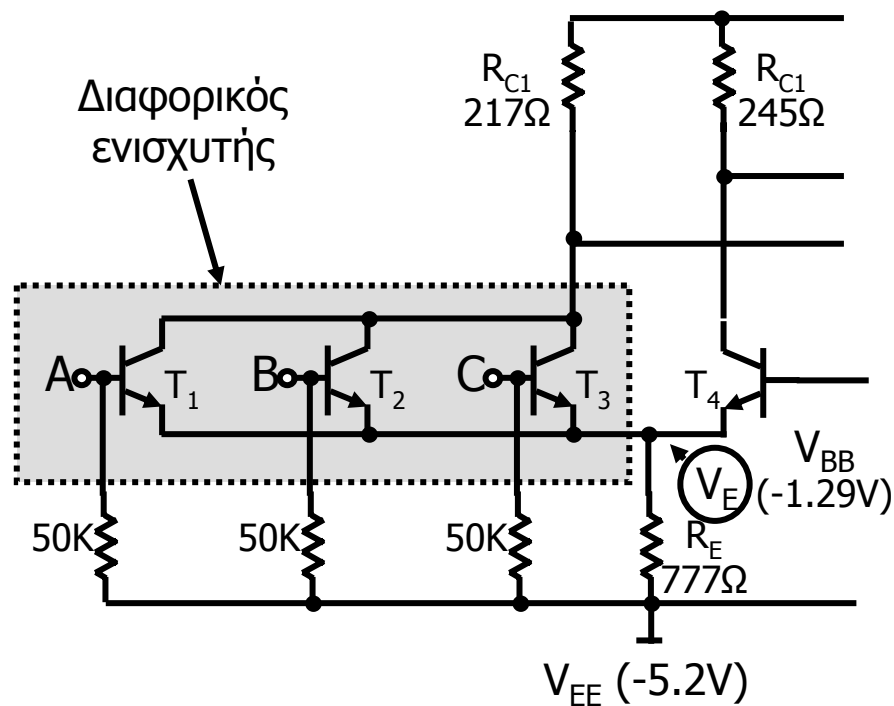
- Χρησιμοποιούνται BJT transistor, μόνο στην ενεργή περιοχή
- Εμφανίζονται μικρές αλλαγές δυναμικού μεταξύ των δύο λογικών καταστάσεων (*voltage swings*)
- Τα transistor έχουν μικρότερες διαστάσεις \Rightarrow μικρότερες παρασιτικές χωρητικότητες
- Έχουν διαφορετικά λειτουργικά χαρακτηριστικά (στην ενεργή περιοχή $V_{BE} \approx 0.8V$)
- Είναι τα ταχύτερα εμπορικά κυκλώματα
 - ◆ καθυστέρηση διάδοσης $< 1ns$
 - ◆ συχνότητα λειτουργίας $> 1GHz$

Βασικό κύκλωμα πύλης ECL (OR/NOR)

- χαμηλή τάση εισόδου/εξόδου: -1.75V
- υψηλή τάση εισόδου/εξόδου: -0.89V

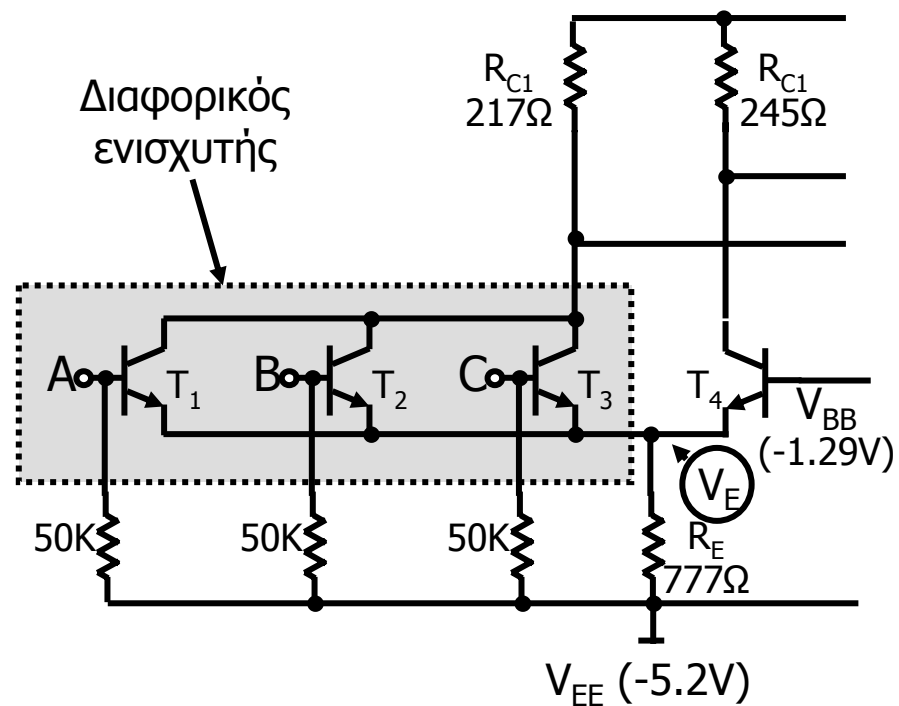


Κύκλωμα εισόδου



- Αποτελείται από
 - ♦ ένα διαφορικό ενισχυτή (transistor T_1 , T_2 , T_3)
 - ♦ το transistor της τάσης αναφοράς V_{BB} (T_4)
- Τα transistor διαθέτουν κοινή σύνδεση εκπομπών (συζευγμένους εκπομπούς)

Λειτουργία διαφορικού ενισχυτή



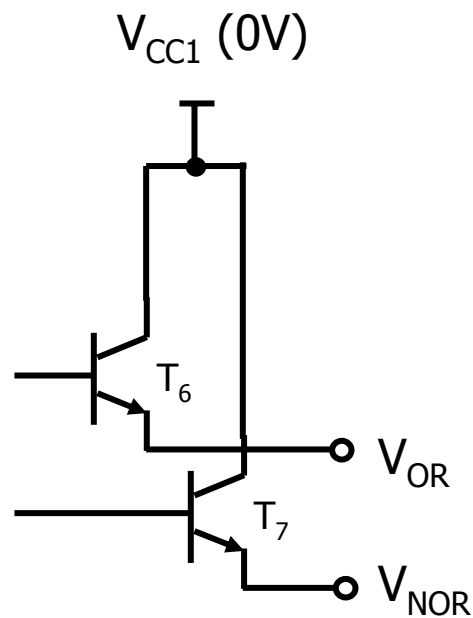
Πλεονεκτήματα κυκλώματος εισόδου (1)

- Η διαφορική λειτουργία (η μία πλευρά άγει ενώ η άλλη είναι σε αποκοπή και αντίστροφα)
 - ♦ οδηγεί με συμπληρωματικό τρόπο τις βάσεις των transistor εξόδου (T_6, T_7)
 - ♦ έχει ως αποτέλεσμα τη σχεδόν σταθερή ροή ρεύματος από το V_{CC} στο V_{EE} μέσω της R_E σε κάθε λογική κατάσταση εξόδου, ακόμα και κατά τη μετάβαση από τη μία κατάσταση στην άλλη

Πλεονεκτήματα κυκλώματος εισόδου (2)

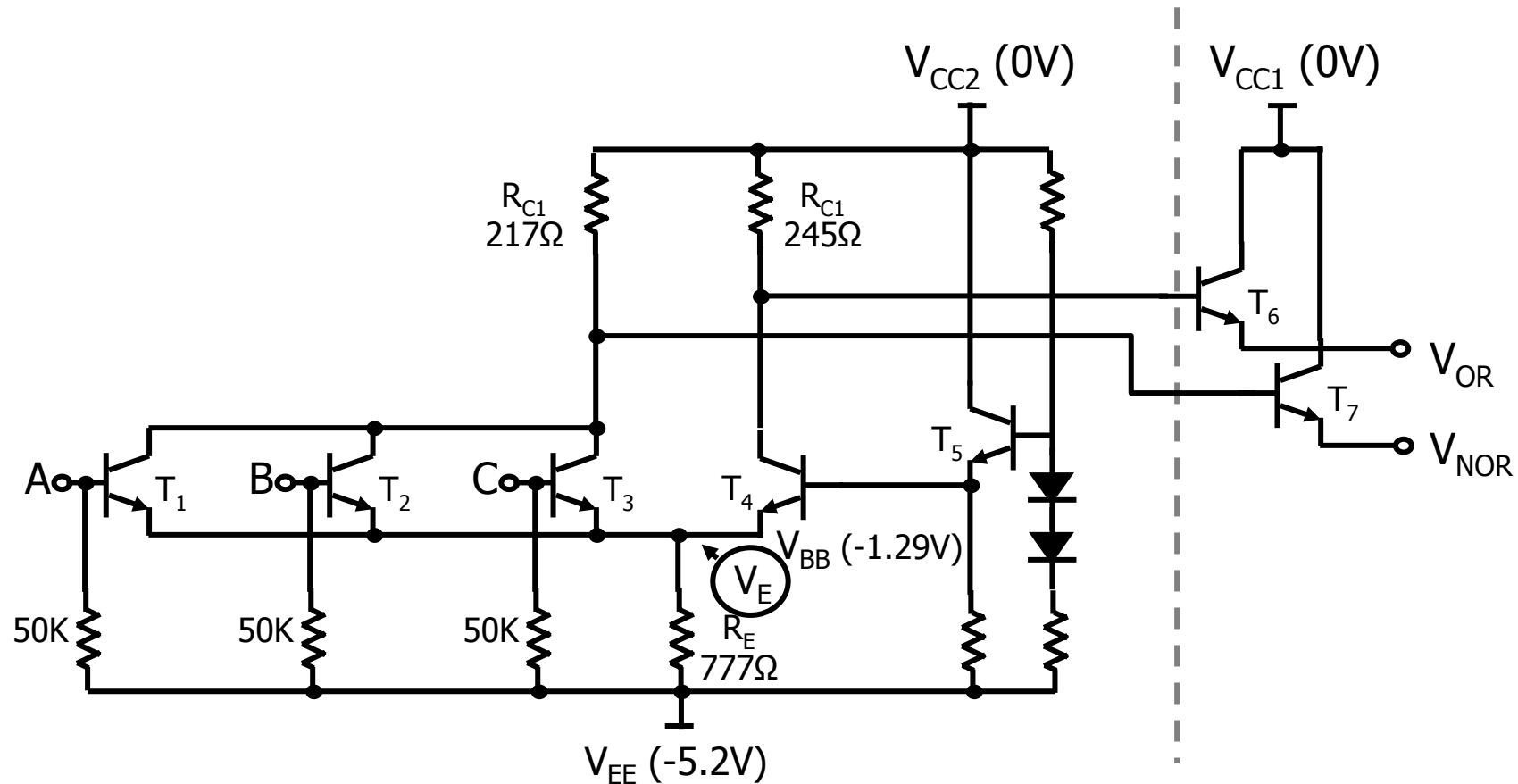
- Λειτουργεί με βάση τη διαφορά των εισόδων και του V_{BB} και όχι με την απόλυτη τιμή των τάσεων εισόδου \Rightarrow εάν εμφανίζεται κοινός θόρυβος στο σύστημα, επηρεάζοντας εξίσου και τις δύο πλευρές, τότε ο θόρυβος δεν επηρεάζει τη διαφορά τους και έτσι απορρίπτεται (*common mode rejection*)

Κύκλωμα συμπληρωματικών εξόδων

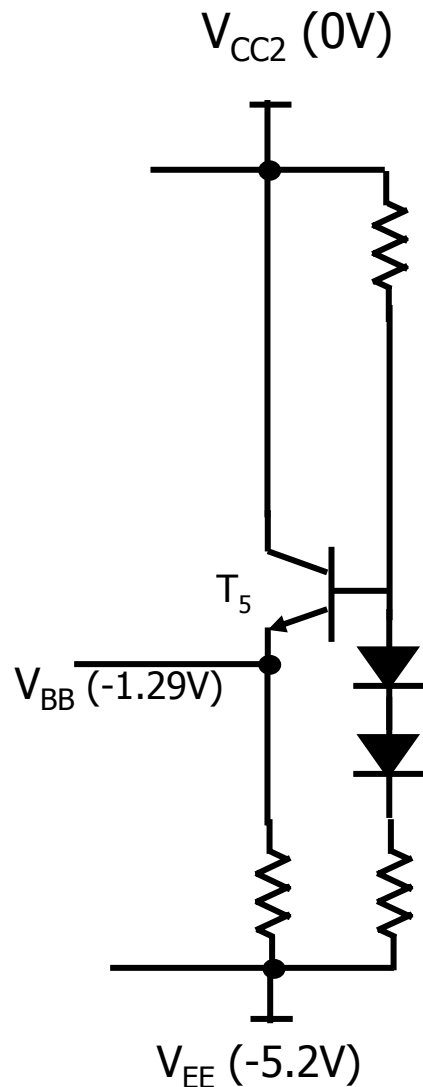


- Κύκλωμα δύο ακολουθητών εκπομπού (*emitter follower*) όπου οι έξοδοι V_{OR} και V_{NOR} ακολουθούν την τάση στη βάση του T_6 και T_7 αντίστοιχα, μειωμένη κατά V_{BE}
- Μέσω των transistor εξόδου, η πύλη παρέχει ρεύμα και στις δύο λογικές καταστάσεις, εμφανίζοντας χαμηλή εμπέδηση, ίση με 6-7 Ω .
- Οδηγείται από διαφορετικό ακροδέκτη V_{CC} από το υπόλοιπο κύκλωμα \Rightarrow μειώνεται η επίδραση των μεγάλων ρευμάτων οδήγησης επάνω στα κυκλώματα εσωτερικής λογικής

Λειτουργία κυκλώματος συμπληρωματικών εξόδων



Κύκλωμα παραγωγής τάσης αναφοράς (1)

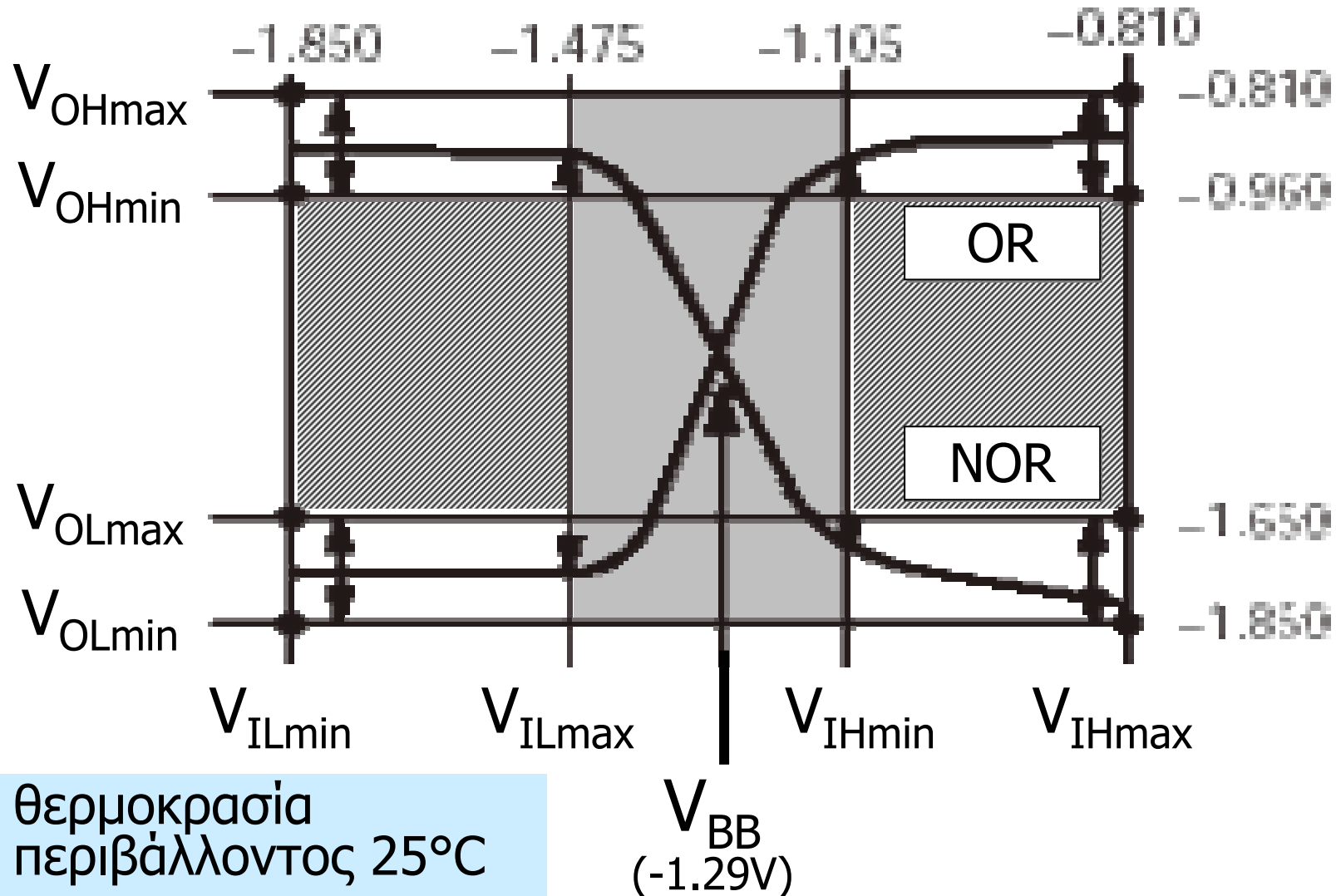


- Παράγει την τάση αναφοράς V_{BB} ($-1.29V$), που χρησιμοποιείται από τον διαφορικό ενισχυτή για τη σύγκριση των τάσεων των εισόδων
- Η V_{BB} πρέπει να βρίσκεται συνεχώς μεταξύ δύο λογικών σταθμών
 - ♦ για την ορθή λειτουργία της πύλης ECL
 - ♦ για τη μεγιστοποίηση των περιθωρίων θορύβου

Κύκλωμα παραγωγής τάσης αναφοράς (2)

- Όσο αυξάνεται η θερμοκρασία οι λογικές στάθμες της πύλης ECL μετατοπίζονται προς τη γείωση, το περιθώριο θορύβου μικραίνει και μετά από τους 60°C η πύλη δυσλειτουργεί
- Το κύκλωμα παραγωγής τάσης αναφοράς εξασφαλίζει ότι η V_{BB} ακολουθεί τις αλλαγές των λογικών σταθμών ανάλογα με τη θερμοκρασία, διατηρούμενη πάντοτε στο μέσο τους.

Χαρακτηριστική καμπύλη μεταφοράς ECL



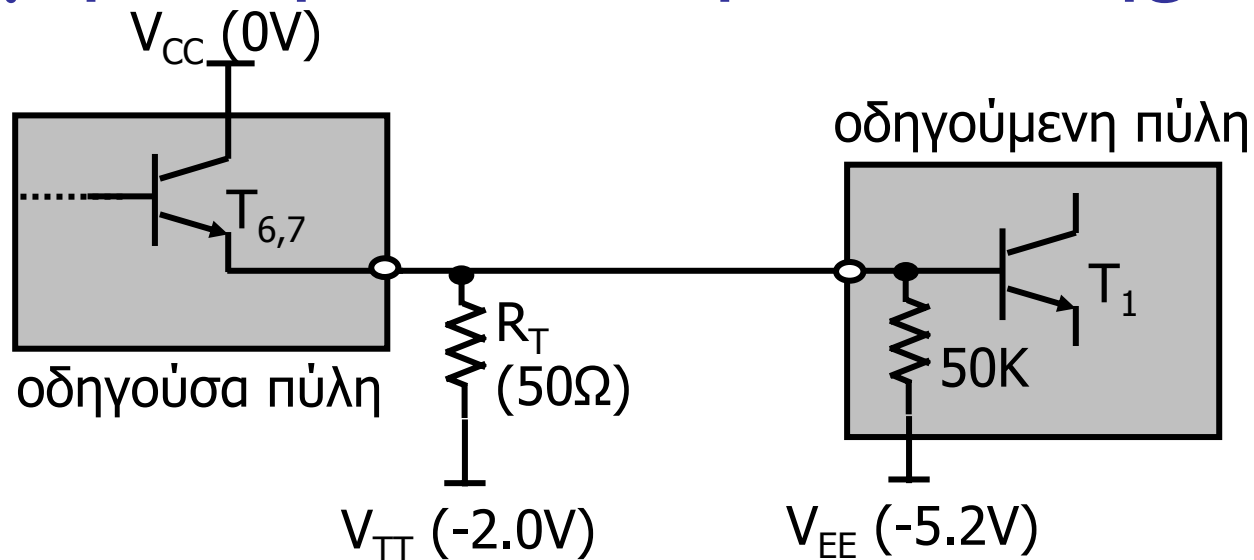
Λογικές στάθμες της βασικής πύλης ECL

- Οι λογικές στάθμες χειρότερης περίπτωσης ($V_{IL(max)}$, $V_{IH(min)}$, $V_{OL(max)}$, $V_{OH(min)}$) προσδιορίζουν την ορθή μετάδοση των σημάτων
- Προσδιορίζονται επίσης οι ακραίες επιτρεπόμενες/ παραγόμενες στάθμες εισόδου/εξόδου ($V_{IL(min)}$, $V_{IH(max)}$ και $V_{OL(min)}$, $V_{OH(max)}$)
- Δίνεται η μεταβολή των σταθμών εξόδου σε σχέση με την αύξηση του V_{EE} :
 - ♦ $\Delta V_{OH}/\Delta V_{EE} = 0.016$
 - ♦ $\Delta V_{OL}/\Delta V_{EE} = 0.250$

Περιθώρια θορύβου της βασικής πύλης ECL

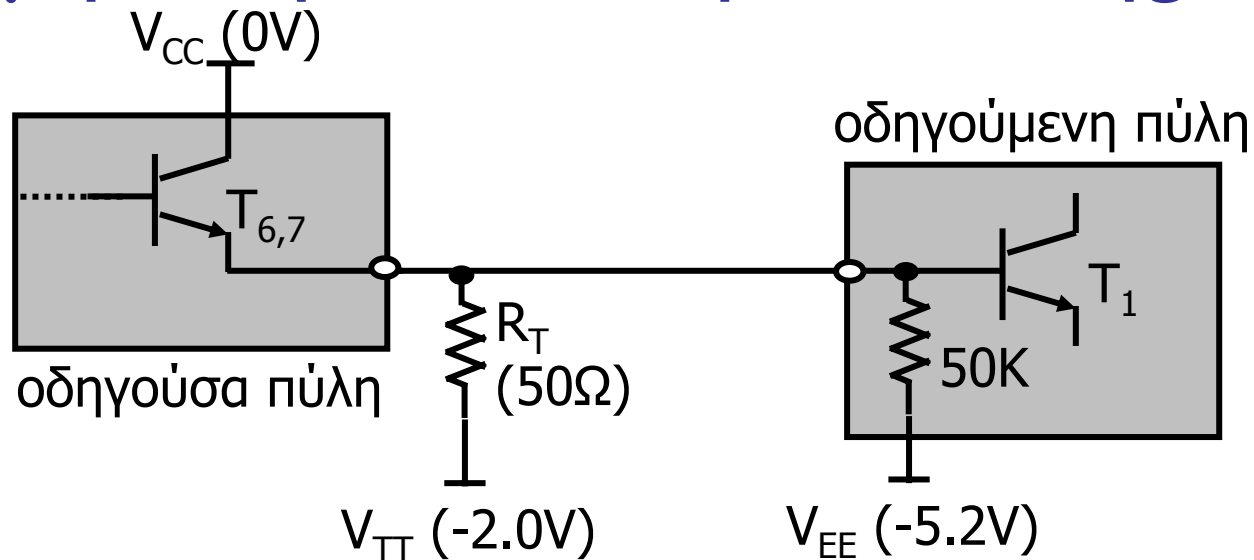
- $NMH = V_{OH(min)} - V_{IH(min)} = 125mV$
- $NML = V_{IL(max)} - V_{OL(max)} = 155mV$
- Σε κανονική λειτουργία το εύρος αλλαγής στάθμης (*voltage swing*) είναι σχετικά μικρό και μαζί με τη χαμηλή εμπέδηση εξόδου των πυλών ECL συμβάλουν στη μείωση του θορύβου και του crosstalk

Οδηγητική ικανότητα πύλης ECL (1)



- Μία έξοδος της πύλης ECL παράγει το υψηλό δυναμικό μέσω του transistor T_6 ή T_7 και δεδομένου ότι η εμπέδηση εξόδου είναι πολύ χαμηλή, η πύλη μπορεί να παράγει μεγάλη ποσότητα ρεύματος στην κατάσταση αυτή.
- Στην είσοδο της οδηγούμενης πύλης συνδέουμε μία αντίσταση $50K\Omega$ για να διατηρείται η είσοδος στο LOW όταν είναι ασύνδετη.

Οδηγητική ικανότητα πύλης ECL (2)



- Όταν η έξοδος της πύλης βρίσκεται στο LOW δεν υπάρχει αγωγιμο μονοπάτι μεταξύ της γραμμής και του $V_{EE} \Rightarrow$ απαιτείται μια εξωτερική αντίσταση R_T για την απομάκρυνση του φορτίου από την οδηγούμενη είσοδο και την παραγωγή χαμηλής στάθμης.
- Συνήθως, χρησιμοποιείται μία $R_T = 50\Omega$, για σύνδεση με ενδιάμεση τάση τερματισμού $V_{TT} = -2V$.
- Όλες οι πύλες ECL μπορούν να παρέχουν συνεχώς τουλάχιστον $22,5mA$ για την οδήγηση ισοδύναμου ωμικού φορτίου 50Ω σε κάθε έξοδο.

Καθυστέρηση διάδοσης πύλης ECL

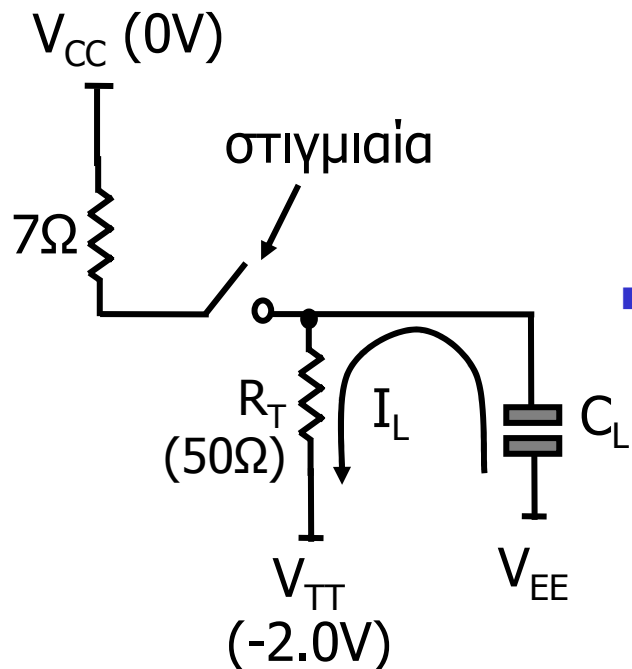
- Η βασική σειρά 10K παρουσιάζει τυπική καθυστέρηση διάδοσης ίση με 2ns
- Η καθυστέρηση διάδοσης αυξάνεται ανάλογα με το χωρητικό φορτίο της εξόδου, κατά κύριο λόγο στην κατερχόμενη ακμή του σήματος εξόδου

Καθυστερήση διάδοσης πύλης ECL για μετάβαση σε υψηλή στάθμη

- Η πύλη παρέχει ρεύμα προς το οδηγούμενο φορτίο μέσω της σύνθετης αντίστασης 7Ω του transistor εξόδου
- Η φόρτιση των οδηγούμενων χωρητικοτήτων είναι πολύ γρήγορη και πρακτικά ανεξάρτητη από το μέγεθός τους

Καθυστέρηση διάδοσης πύλης ECL για μετάβαση σε χαμηλή στάθμη

Θεωρητικό Ηλεκτρικό
ισοδύναμο κύκλωμα



- $V_{B6(7)}$ στιγμιαία μικρότερη από $V_{E6(7)} \Rightarrow$ transistor σε αποκοπή
- Οι οδηγούμενες χωρητικότητες εκφορτίζονται μόνο μέσω της αντίστασης R_T μέχρι $V_{E6(7)} \approx V_{OL} \Rightarrow$ transistor άγει \Rightarrow η έξοδος διατηρείται στο LOW
- Η ταχύτητα εκφόρτισης του C_L μέσω της R_T είναι μικρότερη από την ταχύτητα φόρτισης μέσω του transistor εξόδου \Rightarrow η συνολική καθυστέρηση διάδοσης της πύλης καθορίζεται από την R_T
 - ♦ Πρακτικά αν $R_T = 50\Omega$ και $V_{TT} = -2.0V$, κάθε οδηγούμενη είσοδος προσθέτει 0.1ns στην καθυστέρηση διάδοσης

Κατανάλωση ισχύος πύλης ECL (1)

- Η κατανάλωση ισχύος μιας πύλης ECL υπολογίζεται χωρίς οδηγούμενο φορτίο (με ασύνδετες εξόδους)
- Μεγάλο μέρος της ισχύος καταναλώνει το κύκλωμα εισόδου (διαφορικός ενισχυτής) ($\approx 22\text{mW}$)
- Πρόσθετη κατανάλωση ισχύος εμφανίζεται στο κύκλωμα παροχής τάσης ($\approx 25\text{mW}$)

Κατανάλωση ισχύος πύλης ECL (2)

- Ισχύς καταναλίσκεται και στα transistor εξόδου και εξαρτάται από τις τιμές R_T και V_{TT}

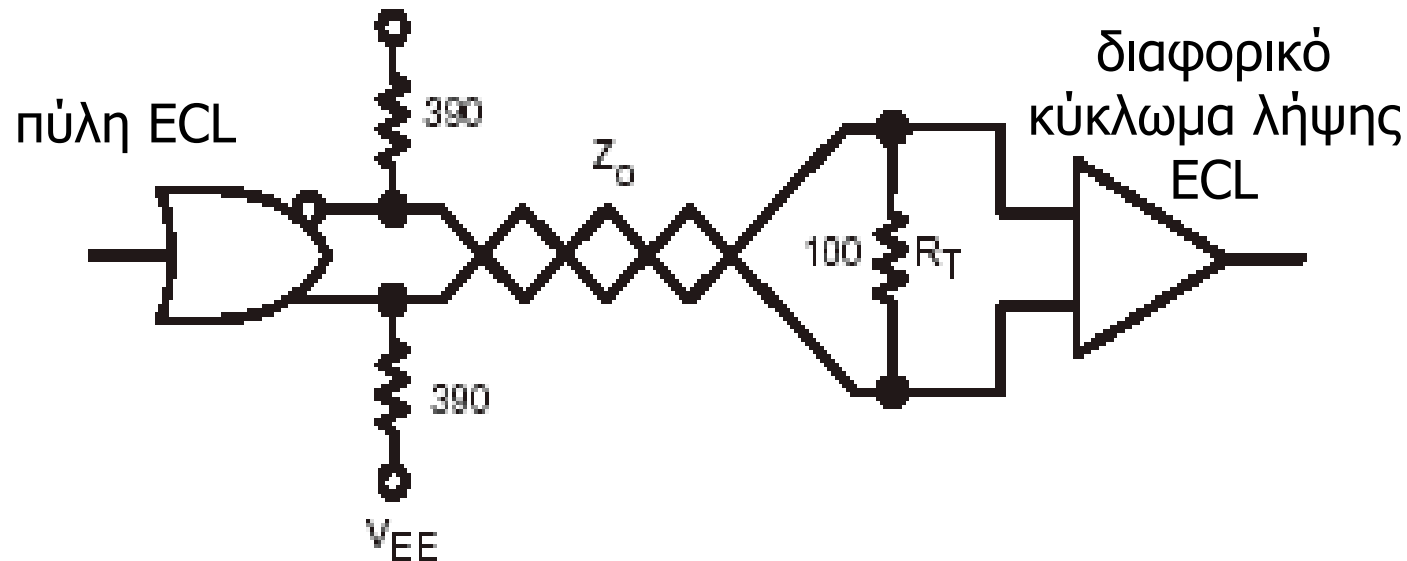
R_T	V_{TT}	κατανάλωση ισχύος
100Ω	-2.0V	7.5mW
50Ω	-2.0V	15mW
510Ω	-5.2V	9.7mW
270Ω	-5.2V	18.3mW

- Σε όλες τις περιπτώσεις αναφερόμαστε στη στατική κατανάλωση ισχύος, αφού η δυναμική κατανάλωση είναι πολύ μικρότερη και οπότε αμελητέα.

Διαφορική μετάδοση σήματος με πύλες ECL (1)

- Τεχνική κατά την οποία το σήμα μεταδίδεται στην επόμενη πύλη χρησιμοποιώντας δύο γραμμές
- Κάθε γραμμή μεταφέρει το συμμετρικό σήμα της άλλης και το τελικό αποτέλεσμα προκύπτει ως η διαφορά των δύο αυτών σημάτων
- Απορρίπτεται ο κοινός θόρυβος (*common mode rejection*), δηλαδή των αλλοιώσεων που εμφανίζονται ταυτόχρονα και στις δύο γραμμές

Διαφορική μετάδοση σήματος με πύλες ECL (2)



- Το παραπάνω κύκλωμα υλοποιείται όπως μια κανονική πύλη ECL, με τη διαφορά ότι στον διαφορικό ενισχυτή εισόδου χρησιμοποιούμε τα V_{in} και V_{in}' , αντί για τα V_{in} και V_{BB} αντίστοιχα

Χρήση θετικής τροφοδοσίας (*PECL*)

- Χρησιμοποιείται για τις περιπτώσεις που θέλουμε να συνδυάσουμε κύκλωμα ECL με τεχνολογίες +5V (όπως TTL και CMOS)
- Συνδέουμε $V_{CC} = +5V$ και $V_{EE} = GND$
- Παράγονται στάθμες εξόδου προσαυξημένες κατά V_{CC}
- Επειδή χρησιμοποιείται ως τάση αναφοράς το V_{CC} , πρέπει να ελαχιστοποιείται ο θόρυβος στη γραμμή αυτή
 - ♦ με χρήση πυκνωτών αποσύζευξης μεταξύ V_{CC} και GND
 - ♦ με απομόνωση της τροφοδοσίας των κυκλωμάτων ECL από την τροφοδοσία των κυκλωμάτων TTL/CMOS

Λογικές οικογένειες ECL

Λογική οικογένεια	MECL II	MECL III	10K	10KH	100K
Έτος εισαγωγής	1966	1968	1971	1981	1985
Τυπική καθυστέρηση διάδοσης (ns)	4	1	2	1	0.75
Χρόνος ανόδου/καθόδου (ns)		1	3.5	1.8	0.7
Κατανάλωση ισχύος ανά πύλη (mW)	20	60	25	25	50
Συχνότητα λειτουργίας (MHz)	70	500	125	250	400