

# Ψηφιακά Ηλεκτρονικά

Μάθημα 6ο

Δ. Λιούπης

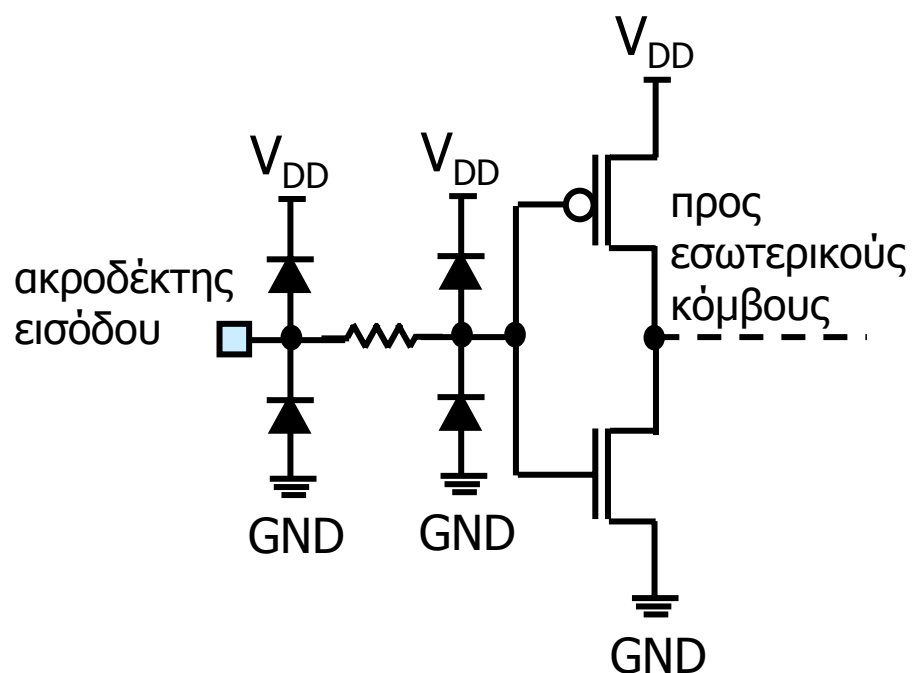
# Κίνδυνοι για ένα ολοκληρωμένο CMOS

- Ηλεκτροστατική εκκένωση (*electrostatic discharge – ESD*)
  - ◆ ανταλλαγή στατικών φορτίων και δημιουργία σπινθήρα, όταν πλησιάσουν δύο σώματα με διαφορετικό στατικό φορτίο (π.χ. ακροδέκτης και ανθρώπινο σώμα)
  - ◆ Latchup: σχηματισμός παρασιτικών διπολικών transistor μέσα στα επίπεδα πυριτίου, τα οποία βραχυκυκλώνουν την τάση τροφοδοσίας με τη γείωση

# Διατάξεις εισόδου-εξόδου CMOS

- Διασυνδέουν τα εσωτερικά κυκλώματα με τον "έξω κόσμο"
- Προστατεύουν από ESD και latchup
- Πρέπει να αντεπεξέρχονται σε τάσεις και ρεύματα πολύ μεγαλύτερα απ' όσο στους εσωτερικούς κόμβους του ολοκληρωμένου
- Αποτελούνται από έναν αντιστροφέα CMOS με πρόσθετες διατάξεις (διόδους, αντιστάσεις, κ.ά.) υλοποιημένες στα επίπεδα πυριτίου-μετάλλου

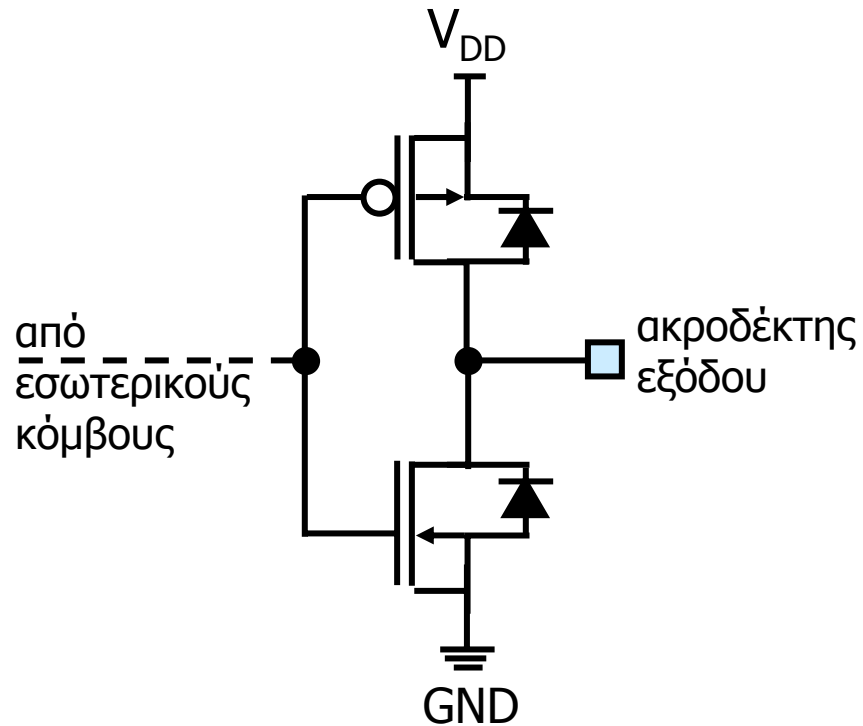
# Βαθμίδες εισόδου CMOS



- **Σκοπός :**  
απομάκρυνση των θετικών και αρνητικών υπερτάσεων από τις ευαίσθητες πύλες των transistor εισόδου

**είσοδος με προστασία ECD**

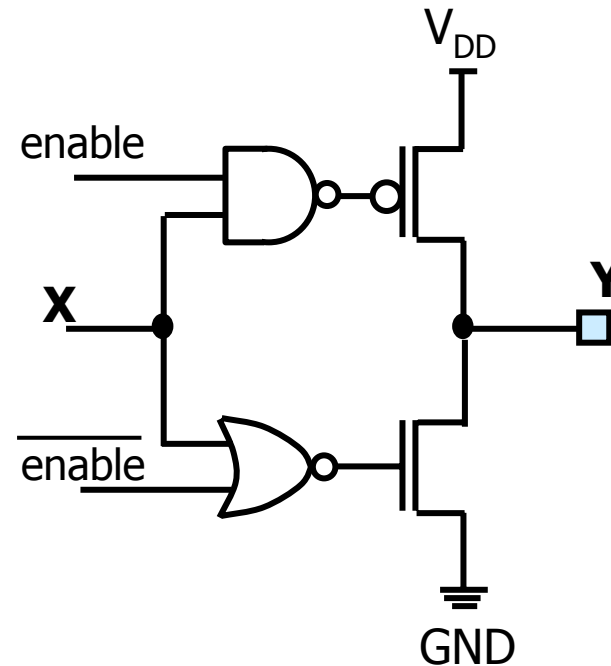
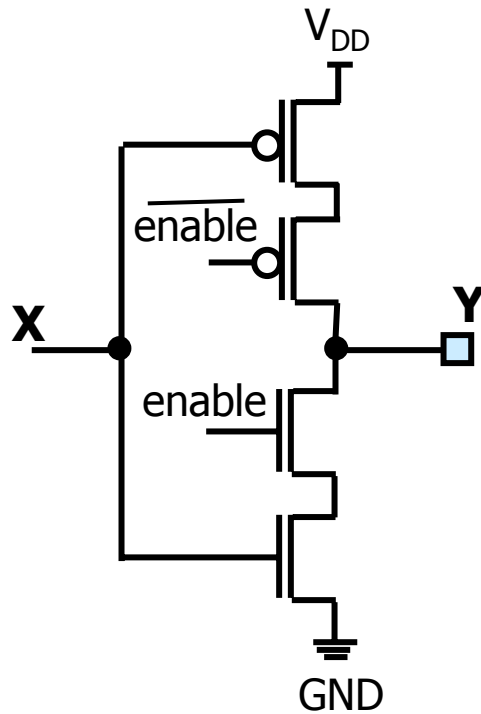
# Βαθμίδες εξόδου CMOS



- **Σκοπός :**  
αποτρέπουν να περάσει το υπερβολικό ρεύμα από την καταβόθρα-πηγή των transistor εξόδου

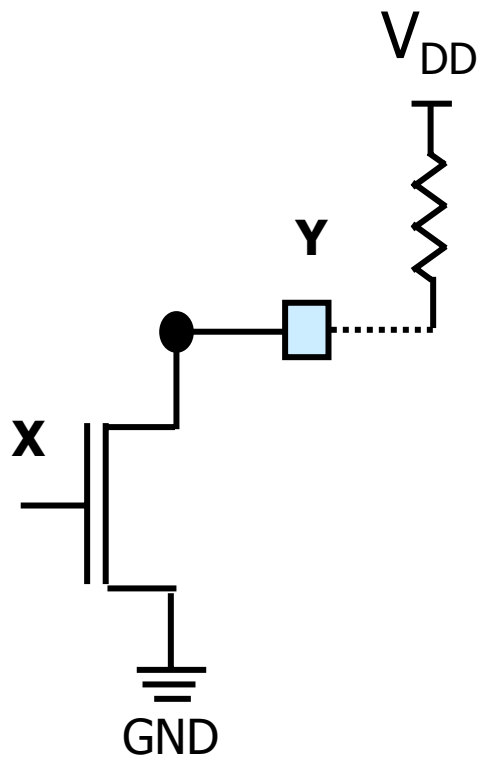
**έξοδος totem-pole**

# Έξοδος τριών καταστάσεων



- Απομονώνεται ο ακροδέκτης εξόδου υπό τον έλεγχο του σήματος enable
- Ο απομονωμένος ακροδέκτης δεν οδηγείται προς το  $V_{DD}$  ή το GND, αλλά παρουσιάζει χωρητικότητα εξόδου

# Έξοδος ανοιχτής καταβόθρας



- Παραλείπεται το PMOS transistor
- Για το pullup απαιτείται μια εξωτερική αντίσταση προς το  $V_{DD}$
- Χρησιμοποιείται για την υλοποίηση wired-AND συνδέσεων

# Κατανάλωση ισχύος CMOS

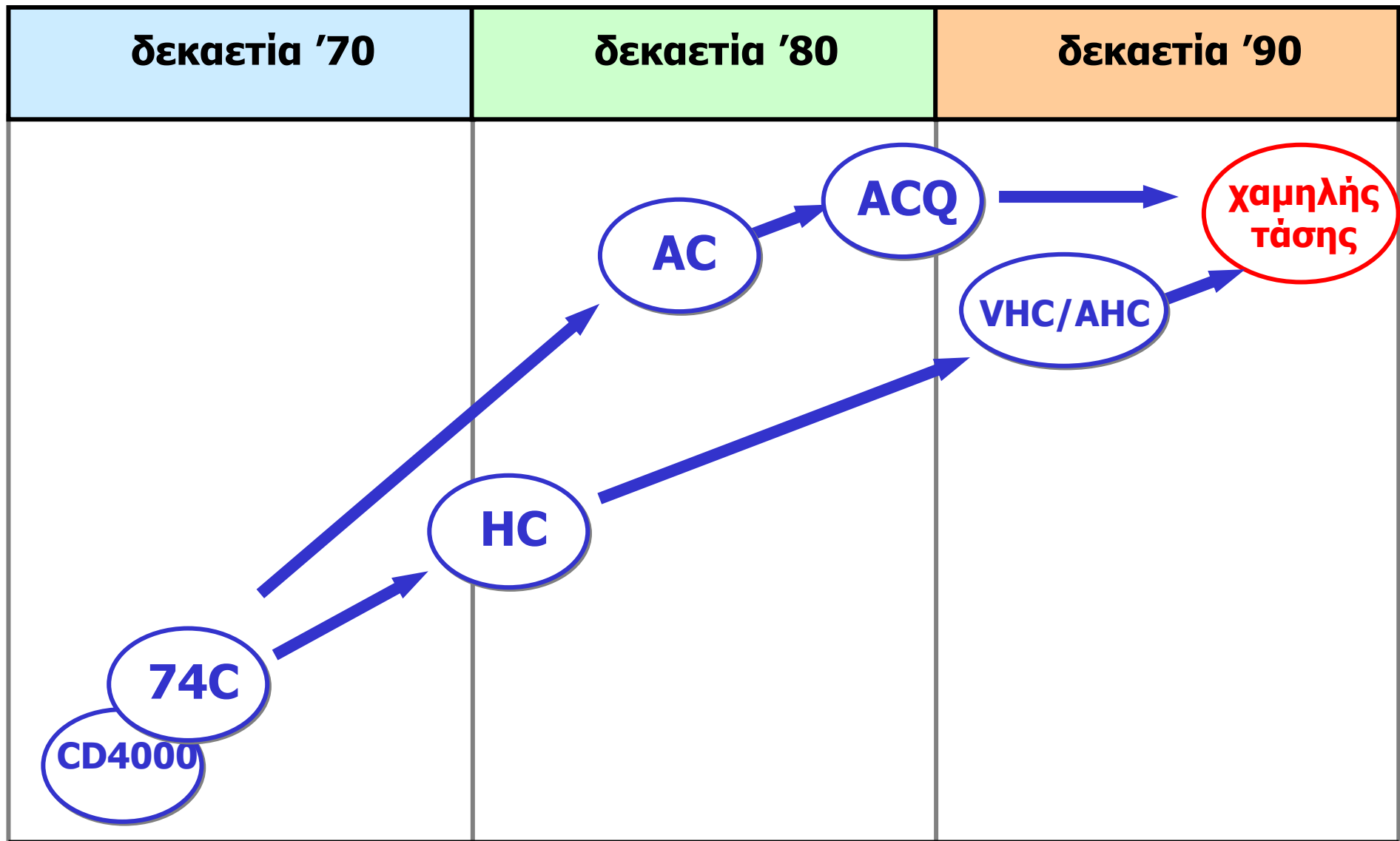
- Στατική κατανάλωση ισχύος σε κατάσταση ηρεμίας, όταν οι είσοδοι και οι έξοδοι δεν αλλάζουν κατάσταση
  - ◆  $P_S = I_{CC} \times V_{CC}$  , όπου  $I_{CC}$  : ρεύμα διαρροής
- Δυναμική κατανάλωση ισχύος κατά τη διάρκεια των μεταβάσεων των εξόδων μεταξύ των δύο λογικών καταστάσεων. Οφείλεται :
  - ◆ στο ρεύμα για τη φόρτιση/εκφόρτιση εξωτερικών χωρητικοτήτων
  - ◆ στο ρεύμα για τη φόρτιση/εκφόρτιση εσωτερικών κόμβων
  - ◆ στο ρεύμα βραχυκυκλώματος, που εμφανίζεται μέσω των transistor κατά την εναλλαγή καταστάσεων



# Λογικές οικογένειες CMOS

- Συμβατικές λογικές οικογένειες
  - ◆ λειτουργούν με συμβατική τάση τροφοδοσίας (έως και 5V)
- Λογικές οικογένειες χαμηλής κατανάλωσης
  - ◆ λειτουργούν με τάση τροφοδοσίας μικρότερη από 5V
    - $3.3V \pm 0.3$
    - $2.5V \pm 0.2$
    - $1.8V \pm 0.15$

# Συμβατικές λογικές οικογένειες CMOS



# Τάση τροφοδοσίας συμβατικών λογικών οικογενειών CMOS

Λογική οικογένεια	Τάση τροφοδοσίας ( $V_{CC}$ )	Δίνονται προδιαγραφές για
<b>CD4000</b>	3 – 15V	5, 10, 15V
<b>74C</b>	3 – 15V	5, 10, 15V
<b>74HC</b>	2 – 6V	2, 4.5, 6V
<b>74AC</b>	2 – 6V	3, 4.5, 6V
<b>AHC/VHC</b>	2 – 5.5V	2, 3, 4.5V

# Οδηγητική ικανότητα συμβατικών λογικών οικογενειών CMOS

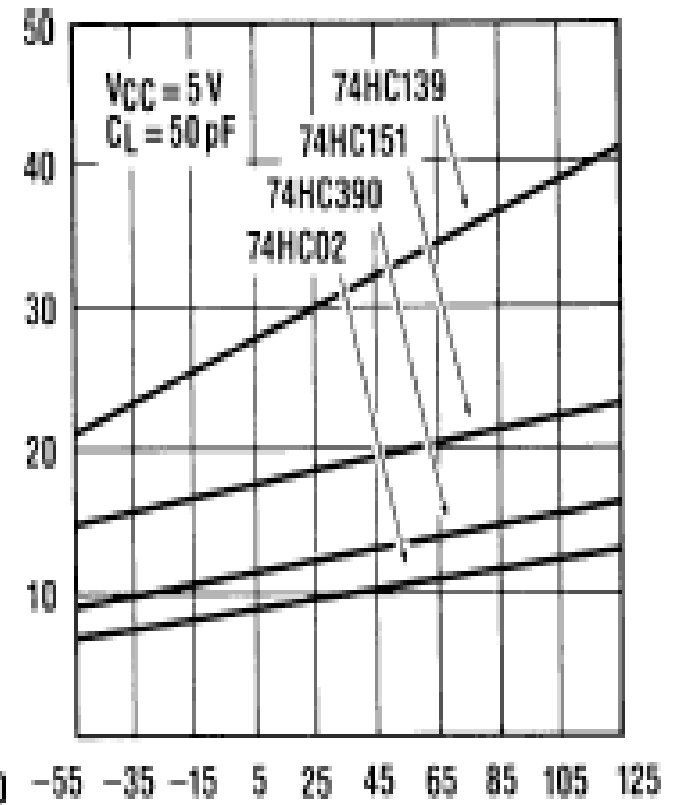
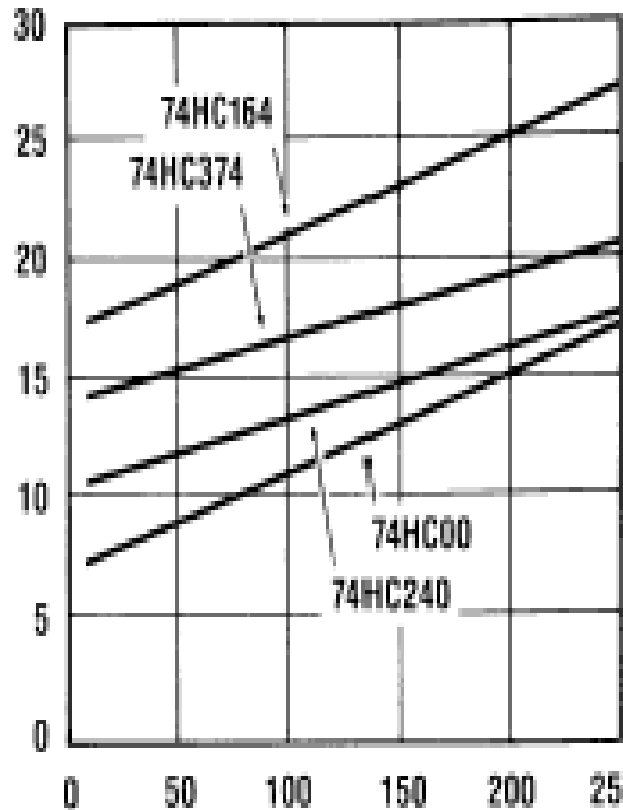
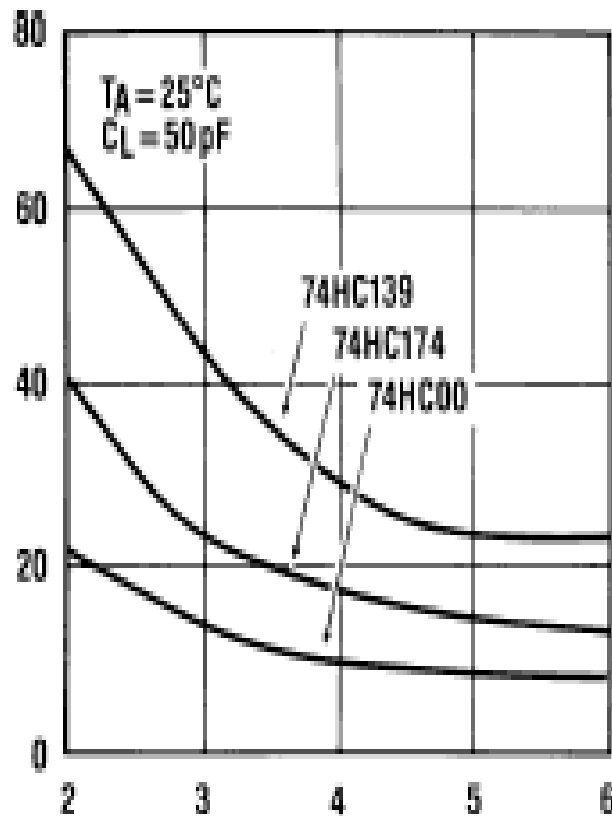
Λογική οικογένεια	$I_{OL}/I_{OH}$ ( $V_{CC}=5V, C_L=50pF$ ) <i>(όσο μεγαλύτερο, μεγαλύτερη ικανότητα οδήγησης)</i>
<b>CD4000</b>	$\pm 0.4mA$
<b>74C</b>	$\pm 1.6mA$
<b>74HC</b>	$\pm 6mA$
<b>74AC</b>	$\pm 24mA$
<b>AHC/VHC</b>	$\pm 8mA$

# Καθυστέρηση διάδοσης συμβατικών λογικών οικογενειών CMOS

Λογική οικογένεια	Καθυστέρηση διάδοσης $t_{PD}$ ( $V_{CC}=5V, C_L=50pF$ )
<b>74C</b>	70ns
<b>74HC</b>	25ns
<b>74AC</b>	7.5ns
<b>AHC/VHC</b>	8.5ns

# Παράγοντες που επιδρούν στην καθυστέρηση διάδοσης

## Καθυστέρηση διάδοσης (ns)

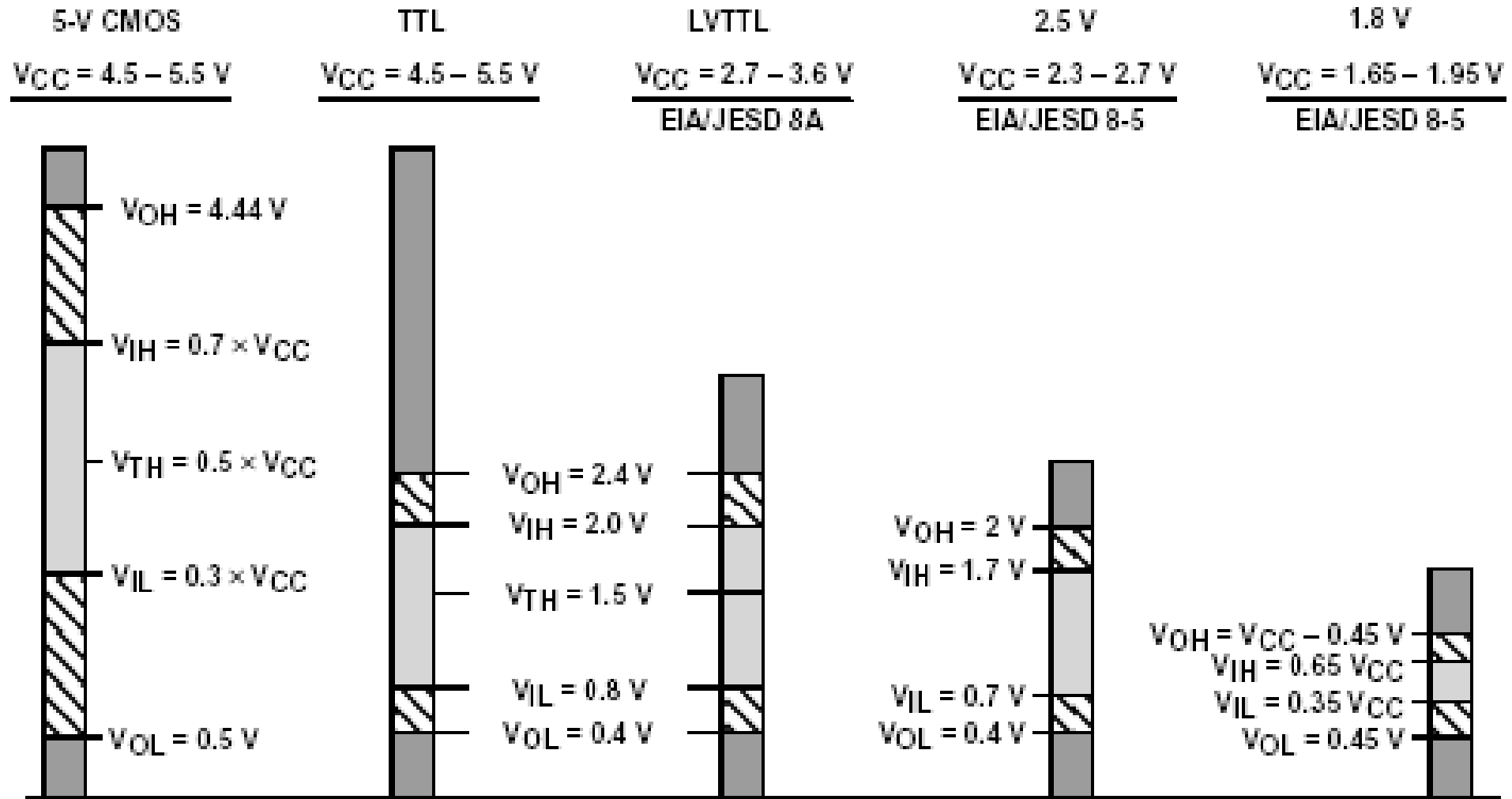


Τάση τροφοδοσίας  $V_{CC}$  (V)

Φορτίο Εξόδου  $C_L$  (pF)

Θερμοκρασία  $T_A$  ( $^\circ\text{C}$ )

# Πρότυπες λογικές στάθμες τάσης



# Επίδραση της τάσης τροφοδοσίας στα χαρακτηριστικά λειτουργίας

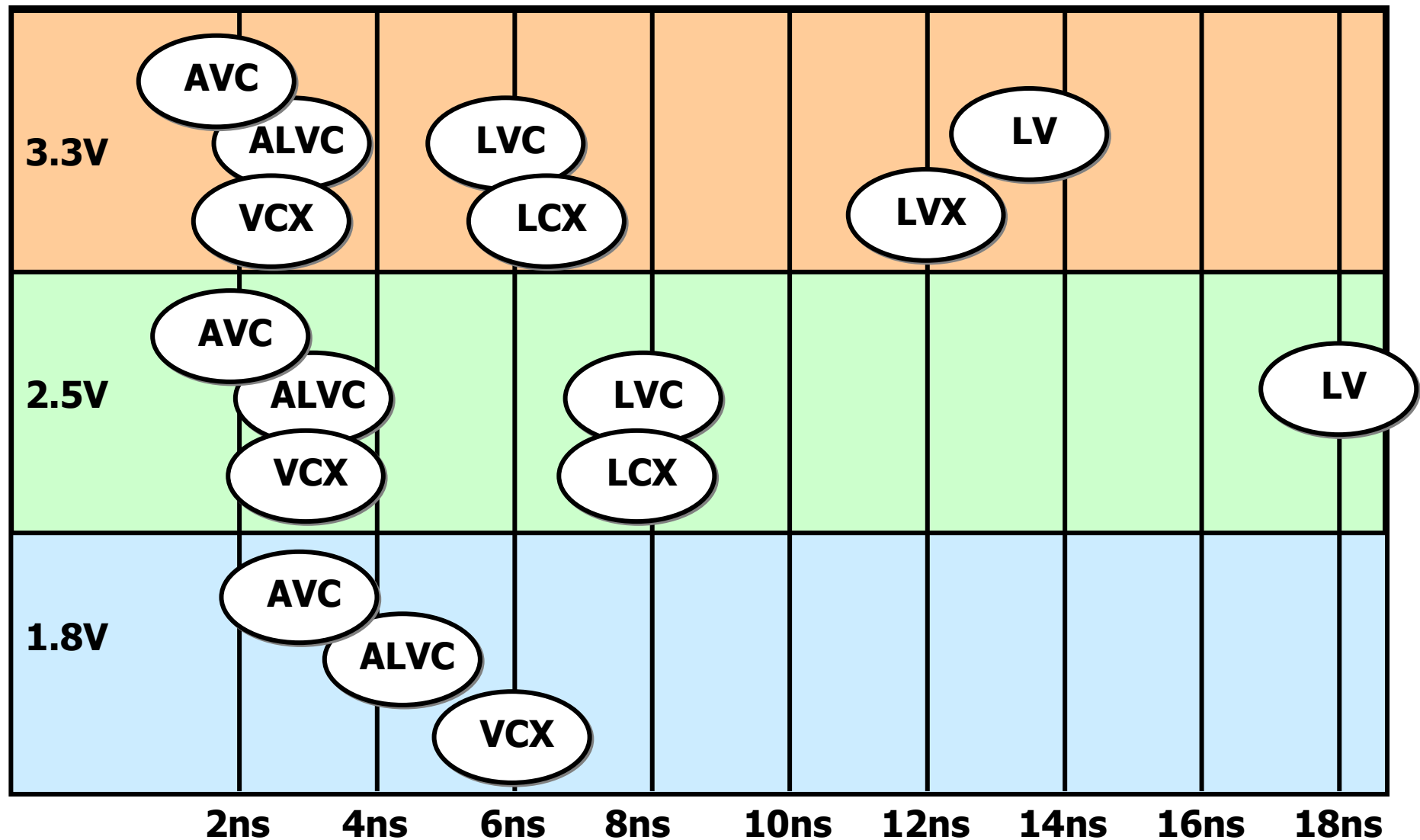
<b>Ολοκληρωμένο κύκλωμα: 74HC244</b>	<b>Με κανονική τάση <math>V_{CC}</math> (4.5V)</b>	<b>Με την ελάχιστη δυνατή <math>V_{CC}</math> (2V)</b>
μέγιστη καθυστέρηση διάδοσης $t_{PD}$	28ns	140ns
μέγιστη οδηγητική ικανότητα $I_{OL(H)}$	6mA	0.02mA



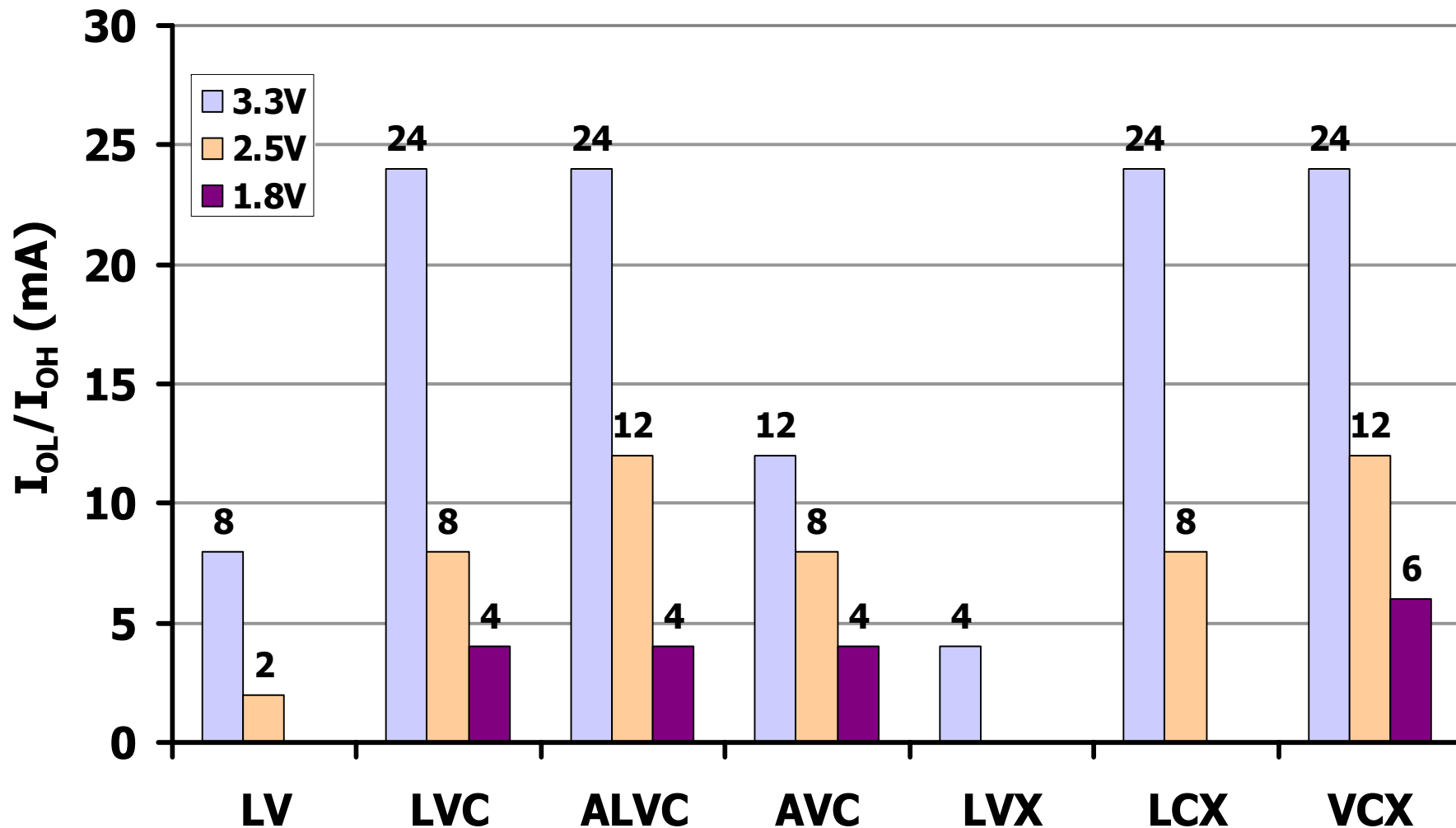
# Λογικές οικογένειες CMOS χαμηλής τροφοδοσίας

οικογένεια	LV	LVC	ALVC	AVC	LVX	LCX	VCX
$V_{CC}$ (Volts)	2.0-5.5	1.65-3.6	1.65-3.6	1.4-3.6	2.0-3.6	2.0-3.6	1.4-3.6
πλήρεις προδιαγραφές λειτουργίας για $V_{CC}$	2.5V 3.3V	2.5V 3.3V	1.8V 2.5V 3.3V	1.8V 2.5V 3.3V	3.3V	2.5V 3.3V	1.8V 2.5V 3.3V
βέλτιστη λειτουργία σε $V_{CC}$	3.3V	3.3V	3.3V	2.5V	3.3V	3.3V	2.5V
ανοχή σε υπερτάσεις	5V	5V	5V	3.3V	5V	5V	3.3V

# Καθυστέρηση διάδοσης CMOS χαμηλής τάσης τροφοδοσίας ανά $V_{CC}$



# Οδηγητική ικανότητα ( $I_{OL}/I_{OH}$ ) CMOS χαμηλής τάσης τροφοδοσίας



# Βασικές αρχές διασύνδεσης

- Για να διασυνδεθούν σωστά δύο ή περισσότερα ψηφιακά κυκλώματα πρέπει να εξασφαλίσουν
  - ◆ Συμβατές λογικές στάθμες
  - ◆ Επαρκή οδηγητική ικανότητα (fanout)
  - ◆ Ασφαλείς χρόνους ανόδου-καθόδου του σήματος

# Συμβατές λογικές στάθμες

- Αν τα διασυνδεδεμένα κυκλώματα ανήκουν στην ίδια λογική οικογένεια θα έχουν συμβατές λογικές στάθμες
- Αν τα διασυνδεδεμένα κυκλώματα ανήκουν σε διαφορετικές λογικές οικογένειες πρέπει να ισχύει (υποθέτουμε ότι το A οδηγεί το B)

$$V_{IH(\max)}^B > V_{OH(\min)}^A > V_{IH(\min)}^B$$

$$V_{IL(\min)}^B < V_{OL(\max)}^A < V_{IL(\max)}^B$$

αν και τότε τα περιθώρια θορύβου μπορεί να είναι πολύ μικρά

# Επαρκής οδηγητική ικανότητα (fanout)

- Το κύκλωμα οδήγησης πρέπει να παρέχει ή να καταβυθίζει ικανή ποσότητα ρεύματος, έτσι ώστε να ικανοποιούνται οι ανάγκες των οδηγούμενων εισόδων
- Υποθέτοντας ότι η έξοδος οδηγεί  $n$  όμοιες εισόδους πρέπει να ισχύει

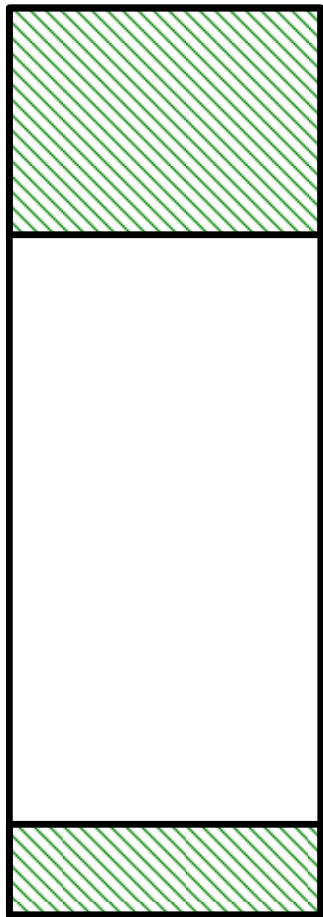
$$\left| I_{OL(\max)} \right| \geq \left| n \cdot I_{IL(\max)} \right| \quad \text{και} \quad \left| I_{OH(\max)} \right| \geq \left| n \cdot I_{IH(\max)} \right|$$

# Ασφαλείς χρόνοι ανόδου-καθόδου του σήματος

- Στις διάφορες λογικές οικογένειες, ορίζεται ένας μέγιστος χρόνος για τη μετάβαση του σήματος στις εισόδους από τη μία λογική στάθμη στην άλλη
- Αν δεν τηρηθεί ο χρόνος αυτός, με πολύ αργές μεταβάσεις του σήματος, τα κυκλώματα μπορεί να δυσλειτουργήσουν

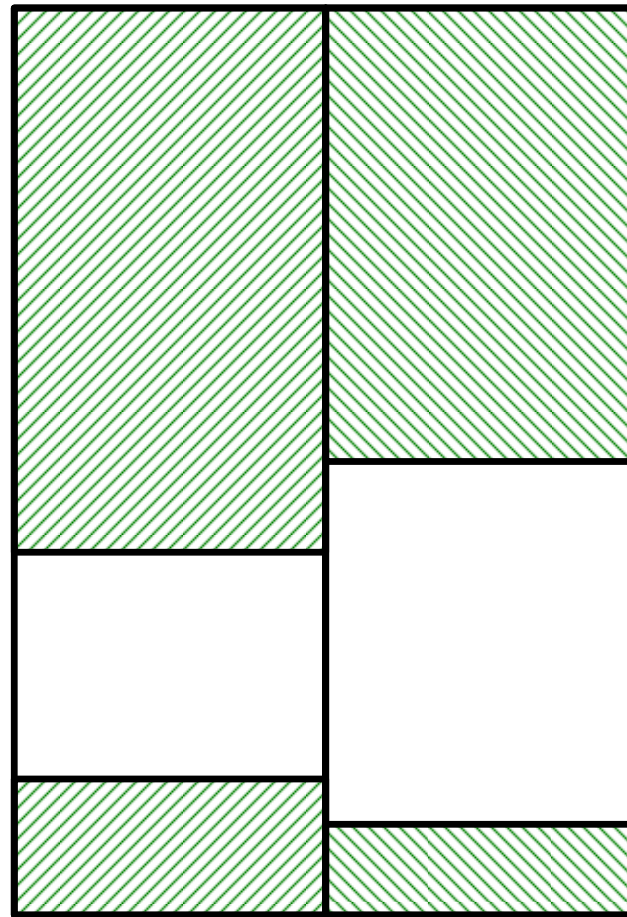
# Διασύνδεση κυκλωμάτων TTL και CMOS (1)

**HCMOS**  
έξοδος

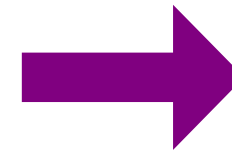
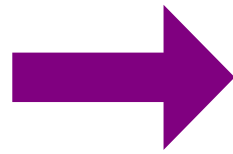
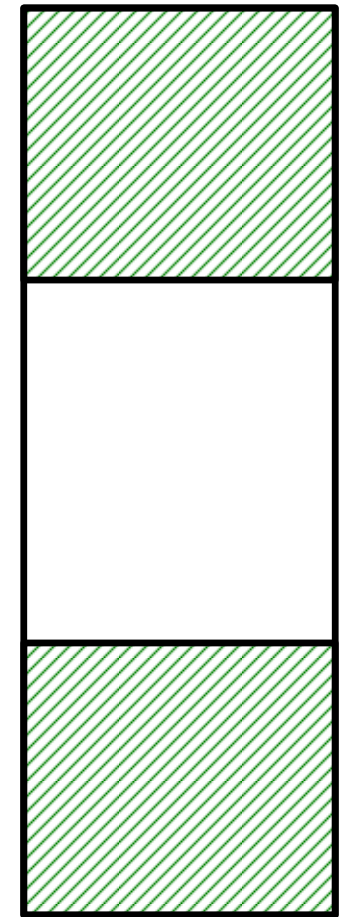


**LSTTL**  
είσοδος

**LSTTL**  
έξοδος



**HCMOS**  
είσοδος





# Διασύνδεση κυκλωμάτων TTL και CMOS (2)

- Το κύκλωμα CMOS μπορεί να οδηγήσει άμεσα μία είσοδο TTL, διότι οι στάθμες εξόδου CMOS είναι συμβατές με τις στάθμες εισόδου TTL
- Το κύκλωμα TTL δεν μπορεί να οδηγήσει άμεσα μία είσοδο CMOS. Αυτό γίνεται εφικτό με:
  - ◆ προσθήκη αντίστασης  $R_p$  ανύψωσης δυναμικού
  - ◆ χρήση ολοκληρωμένου κυκλώματος CMOS με εισόδους συμβατές με τις στάθμες TTL