

Σημειώσεις
Ψηφιακά
Ηλεκτρονικά
2010-11

- ## 1) Operations

2) Cendra Smith 2⁰² copos

3) Λιόλιον (κίριο βιβλίο)

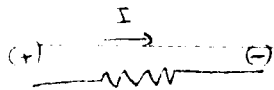
michael@ece.upatras.gr

Students:leid. upatras / ~ Chmichau?

4) Πρόσδεσ Νοέμβρια (Προσπετική)

5) Εφεστιάριος → Θέρμα (απόδοκ γνωστό)

Nómos Ohm



Taxi

$$V = I R$$

Το ρεύμα ρέει από το (+) στο (-)

Σ' ένα κύβωμα όσο πιο ψηλά βρίσκεται τόσο μεγαλύτερα είναι τα δυνάμει και όσο κατεβαίνουμε μικραίνουν...


00
02 Mia cãea de ginecologie și o cãea de pediatrie
în pãrțile de cãea de ginecologie.

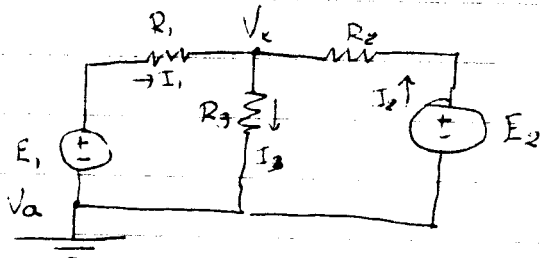
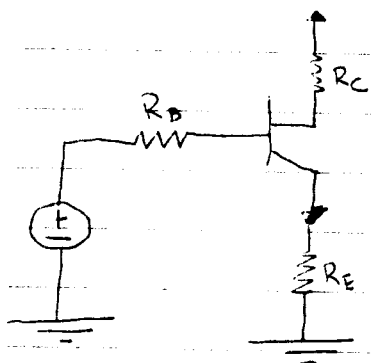
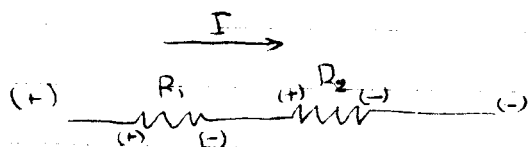
→ Η τάξη είναι διαφορά συνόλων.

→ Η καθ' ύλην αρμοδιότητα είναι ευνοϊκή η γέωσση και έχει τμήν Ο υβρί

Σύμβολα



Μία ελαστική πηγή τη συμβολίζουμε με βελάνη. ① ενώ αν η πηγή
- είναι σταθερή τη συμβολίζουμε 
Το (+) κ' (-) ορίζεται για τα κάθε στοιχείο και δεν έχει καμία
σχέση με τα διηλεκτικά.



Το άθροισμα των ρευμάτων που μπαίνουν σ'έναν κόμβο είναι ίσο
στο άθροισμα των ρευμάτων που βγαίνουν απ'αυτόν.

Όποια πηγή έχει μεγαλύτερη τάση παράγει μεγαλύτερα ρεύμα. Τα
ρεύμα βγαίνει από τα (+) της πηγής και πάει στο (-) της.

Βρίσκω μία κλειστή διαδρομή και την χαράω νοητά. Ακολουθώ
κλειστή διαδρομή ξεκινώντας από ένα σημείο με βάση τη πηγή καθορίζω
φορά ρευμάτων. Καθώς διατρέχω το κύκλω διαπεράσω μέσα από

2)α να βρούμε τον κυκλωμά μας (στοιχεία που διαρρέονται από ρεύμα κ' βωίματα που έχουν τάση).

00 Όταν διασφάουμε το κύκλωμά μας με την ίδια φορά που εν διασφάει το ρεύμα τότε στην εξίσωση βάζω (-). Στην αντίθετη περίπτωση βάζω (+). Αυτά ισχύει για όλες τις αντιστάσεις.

Όταν βωάνω πηγές, τρανζίστορ, διάδους βάζω το αντίθετο πρόσημο απ' αυτό που βωάνω πρώτο στην εξίσωση.

Στο παράδειγμα έχω: (ξεκινώ από το V_A)

$$+ E_1 - I_1 R_1 - I_3 R_3 = 0$$

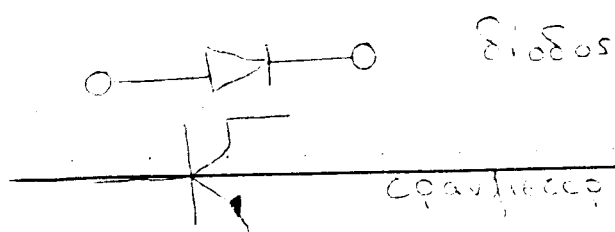
$$E_1 - I_1 R_1 + I_2 R_2 - E_2 = 0$$

Η μόνη διαφορά είναι ότι δε χρειάζεται να κάνω μία κλειστή διαδρομή.

Πότε είναι η τάση $V_A - V_K$;

$$V_A + E - I_1 R_1 = V_K$$

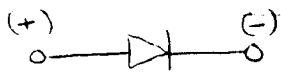
Έτσι, μπορώ να βω την τάση β' ένα οποιοδήποτε σημείο. Όποια διαδ ή και αν ακουοθήσω βωίωκα το ίδιο αποτέλεσμα.



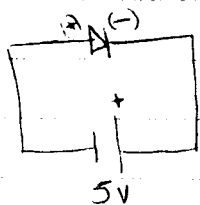
• Παθητικά αναφέρονται σε στοιχεία που δεν παράγουν ενέργεια
π.χ. Δίοδος

• Ενεργητικά αναφέρονται σε στοιχεία που παράγουν ενέργεια

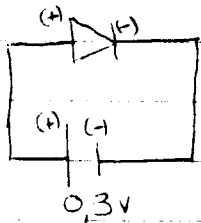
Η Δίοδος είναι στοιχείο με πολικότητα δηλαδή είναι διαφορετικά
ισοχεία το (+) και το (-). Έχει μία άνοδο και μία κάθοδο.



Στη Δίοδο εφαρμόζουμε τάση συγκεκριμένη έτσι ώστε να είναι ικανή
α έχει ρεύμα. Η Δίοδος είναι σε πιο από ημιαγωγικό στοιχείο. Στα
κρά της θα πρέπει να εφαρμόζεται θετική ^{τάση} Δίοδος για να έχει. (0,6 ή 0,7V)

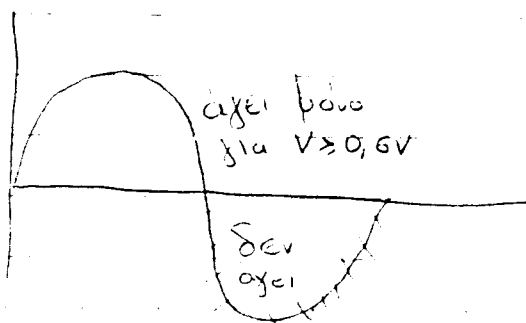


Η Δίοδος δεν έχει γιατί έχω αρνητική τάση είναι
ΑΝΑΣΤΡΟΦΑ ΠΟΛΩΜΕΝΗ.



Η Δίοδος δεν έχει γιατί έχω μικρή τάση. Αν πάει
από 0,6 και πάνω τότε η Δίοδος έχει. Στη
περίπτωση αυτή ανεξάρτητα της τιμής της τάσης
η Δίοδος είναι ΟΡΘΗ ΠΟΛΩΜΕΝΗ.

10. Αν βάλω εναλλασσόμενη τάση, στην μία ημiperίοδο υπάρχει περίπτωση
α έχει ενώ στην άλλη ημiperίοδο δεν έχει.



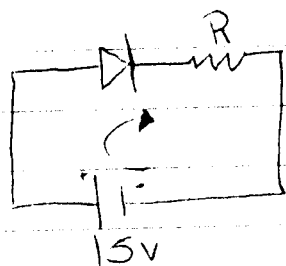
• Ο, πούες παραχών ενέργεια

• Τα πούια πρσβίροποιώνται για να παραχώνε μαγνητικά πεδία και για αποδώνουν ενέργεια.

• Ο, πούιντες αποδώνουν ενέργεια

• Ο, δίοδοι, τρανζίστορ δηλαδή ηριαγωγικά βωαχεία πρσβίροποιώνται για να φτιάχουνε ρογικά κυκλώματα.

• Ξ' ένα κύκλωμα σποδεσώ αντιστάσεις ώσσε να μειώσω τη σιμή του ρεύματος για να μην έχω πρόβλητα βωα κύκλωμα δηλαδή για να μην καίγω. Επίσης, δε θα πρέπει να είναι πορβίρο για να μην κασναρτώνει πορβίρο ενέργεια.



Ο Kirchhoff εφαρμόζεται αν η δίοδος έχει

$$-0,7V - I \cdot R + 15V = 0$$

$$14,3 = I \cdot R$$

Ξα ηριαγωγικά βωαχεία

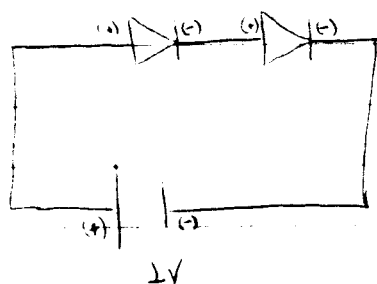
1) Αν η πτώση τάσης βωα άκρα τους είναι μικρότερη από αυτή που χρειάζονται ώσσε τερματίσασκε.

2) Αν η πτώση τάσης βωα άκρα τους είναι ικανή για να άγουν ώσσε μπορώ να βρω ποσο είναι τα ρεύα από το σιπα $V = I \cdot R$.

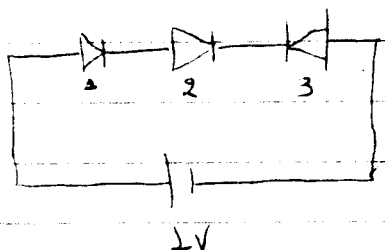


Δίοδος Zener.

Είναι μια ειδική δίοδος. Αν είναι αναστροφά πορβιρμένη φασοει να ρέει ρεύα αντιστά. Με τη τάροδο του πρσβίρο όταν περάσει μια σιμή-τρίμενη σιμή V_z ώσσε ρέει αναστροφά ρεύα. Η V_z δίνεσαι από το κατασκευαστή. Η δίοδος Zener σιμή είναι σρβίρο πορβιρμένη ρεισορχει βωα κατασκή δίοδος.

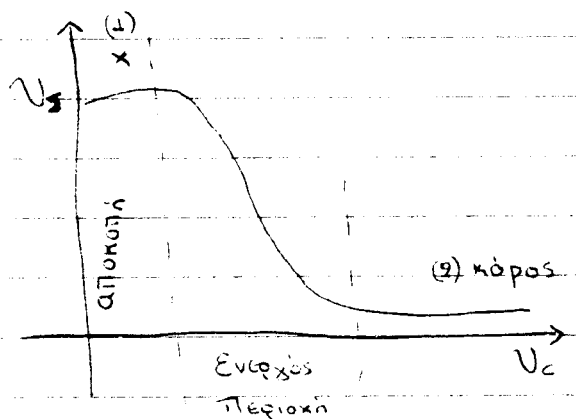


Η πρώτη διόδος έχει αλλά η δεύτερη δεν έχει. Γενικά, το κύκλωμα δεν έχει



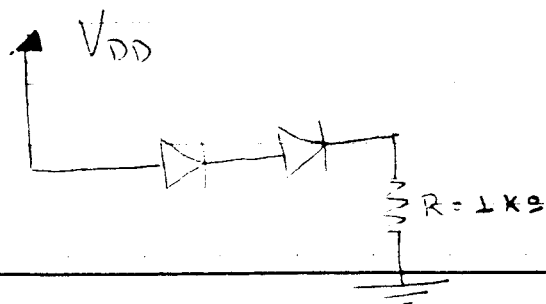
Το κύκλωμα έχει. Η 2η κ' η 3η διόδος χεώνονται άρα είναι να μην υπάρχουν.

Η διόδος φτιάχνεται από κατεργασμένο πυρίτιο Si. Βομβαρδίζουμε με και απός και δημιουργούμε δύο ^{επαγές} ~~απλές~~ μία n^- και μία p^+ . Η διόδος οπότε φτιάχνεται από μια pn επαγή.



Τα αναλογικά κυκλώματα δουλεύουν στην ενεργό περιοχή ενώ τα ψηφιακά δουλεύουν στην αποκοπή και στο κόρο.

Η ταχύτητα με την οποία ^{επεξεργάζεται} ~~αλλάζει~~ ένα σήμα από το κόρο στην αποκοπή καθορίζει τη ταχύτητα του κυκλώματός μας.



$$V_{DD} - V_D - V_D - I \cdot 1k\Omega = 0 \Leftrightarrow$$

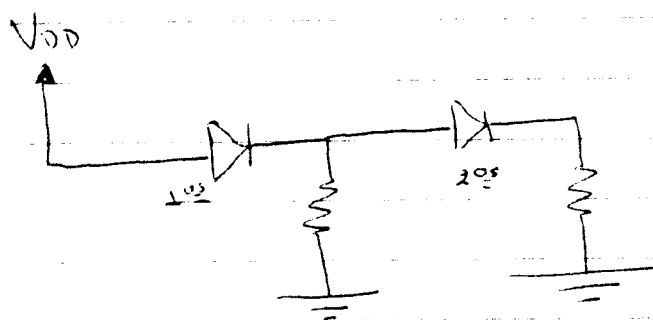
$$\frac{0.6}{1k\Omega} = I \Leftrightarrow I = 0.6 \cdot 10^{-3} A$$

$$I = 6 \cdot 10^{-2} A$$

1) Αχρηστές αντιστάσεις

2) Βρίσκουμε αχρήστους δρόμους και υπολογίζουμε την ερπαισση εάση εσα ηριαχωχικά εωιχεία.

3) Ανάλοχη με εας ^{εμής} ~~εωιχεία~~ που έχω εςην πηχή καθορίζω αν εο κώκρωμά μου άχει ή όχι.



Έχω 2 αχρήστους δρόμους. Ο πρώτος άχει ενώ δεύτερος δεν άχει με $V_{DD} = 1 \text{ Volt}$



ηππ τρανζίστορ



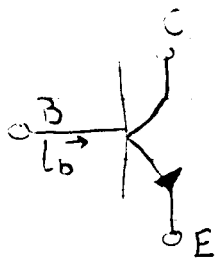
πηρ τρανζίστορ

Η κινετική εων ^{ηλεκρών} ~~απείν~~ είναι μεγαλύτερη από αυτή των

οπών

$$\mu_n = 2.5 \mu_p$$

2. 3 ακροδέκτες του τρανζίστορ



B → βάση του τρανζίστορ

E → Εκπομπός

C → συλλέκτης

Ανάλογα με τις τάσεις που επικρατούν στους ακροδέκτες καθορίζεται η κατάσταση του τρανζίστορ. Βασικός κομβοσταθμός είναι η βάση. Η βάση δίνει ένα μικρό ρεύμα στα BJT το λεγόμενο I_B .

Η τάση μεταξύ της βάσης και του εκπομπού καθορίζει τη κατάσταση του τρανζίστορ εφόσον αν έχει ή όχι.

Αν η V_{BE} είναι $\geq 0,6 \text{ Volt}$ τότε το τρανζίστορ βρίσκεται στην κατάσταση αποκοπής όπου $I_B = I_C = I_E = 0$.

1) $V_{BE} > 0,6 \text{ Volt}$ ^{Επείχεος} το τρανζίστορ είναι αχύσιμο

$V_{CB} > 0 \text{ Volt}$ το τρανζίστορ βρίσκεται στην ενεργή περιοχή. Η τάση V_{BE} είναι $0,6 \text{ Volt}$.

$$I_{CB} > 0 \Leftrightarrow V_C - V_B > 0 \Leftrightarrow V_C > V_B$$

Υπάρχει μία αναλογική σχέση μεταξύ του I_C και του I_B .

$$I_C = \beta I_B$$

ο β είναι ένας συντελεστής κατασκευαστή που δείχνει πόσο μεγαλύτερο είναι θα σου δώσει. Η συννηθέστερη τιμή είναι 50.

$$I_E = I_C + I_B = (\beta + 1) I_B$$

2) $V_{BE} \geq 0,6 \text{ Volt}$

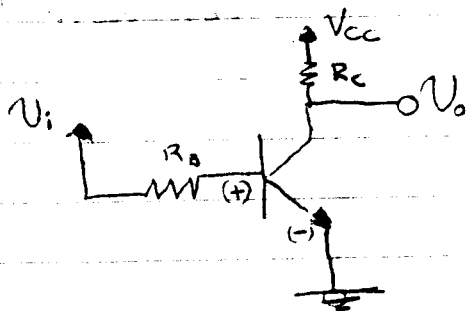
$$V_{CB} < 0 \text{ Volt} \quad (V_B > V_C)$$

το τρανζίστορ βρίσκεται στην κόρη. Στην περιοχή αυτή ισχύει ότι

$V_{BE} = 0,7 \text{ Volt}$ ή $0,8 \text{ Volt}$ → αν το τρανζίστορ έχει μπει "βαθιά" στο κόρο. Επίσης
 εν υπάρχει αναποχρόνωση στα ρεύματα. Ισχύει ότι

$$V_{CE} = 0,2 \text{ Volt}$$

$V_{CE} = 0,2 \text{ Volt}$ → έχει μπει "βαθιά" στο κόρο.



$$V_{CC} - I_C R_C = V_O \Leftrightarrow V_{CC} = V_O$$

V_i είναι μηδέν άρα το τρανζίστορ βρίσκεται στην κατάσταση αποκλής.

Στην ενεργό περιοχή

Πάντα το ρεύμα είναι εισερχόμενο στη βάση και το ρεύμα του συρρέει μπάνει στο τρανζίστορ.

$$V_i - I_B R_B - V_{BE} = 0 \Leftrightarrow V_{BE} = 0,7 \text{ Volt}$$

$$I_B = \frac{V_i - 0,7V}{R_B}$$

Όσο αυξάνεται το V_i αυξάνεται και το ρεύμα I_B .

$$I_C = \beta I_B = \beta \frac{V_i - 0,7}{R_B}$$

%% Όταν οι πύλες λειτουργούν στο κόρο.

Μερικώς Kirchhoff

$$V_{CC} - I_C R_C = V_O \Leftrightarrow V_O = V_{CC} - \beta R_C \frac{V_i - 0,7}{R_B}$$

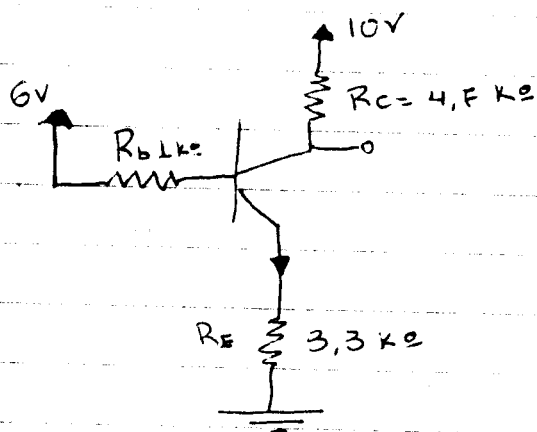
Ο Στον οριστη μετάβαση του τρανζίστορ από την ενεργό στον κόρο μπορούμε να εκμεταλλευτούμε τις συνθήκες και τις ενεργίες αλλά και του κόρου

Όταν μπορεί στο κόρο ισχύει ότι:

$$V_o - V_{CE} = 0 \Rightarrow V_o = V_{CE, sat}$$

Όσο και αν αυξάνει το I_b δεν αυξάνει το I_c γιατί έχουμε πλεονέκτημα στο κόρο. Η τάση V_o παραμένει σχεδόν σταθερή

Οι τιμές του V_{CE} εξαρτάται από τη κατασκευή του τρανζίστορ



1) Αναγνωρίζω σχετικούς δρόμους

2) Αγνωστές αντιστάσεις

Υπόθεση λόγω της πηγής 6V ότι το τρανζίστορ έχει

Μερίκις Kirchhoff

$$6V - I_b R_b - V_{BE, sat} - I_e R_e = 0 \quad (1)$$

Έστω ότι το τρανζίστορ βρίσκεται στην ενεργό περιοχή

$$I_e = (\beta + 1) I_b$$

Άρα από την (1) I_b = γνωστό

$$I_c = \beta I_b$$

$$10V - \beta I_b \cdot 4.7k\Omega = V_{ce}$$

$$6V - I_b \cdot R_b = V_o$$

Αν το I_B έχει αρνητικό εμβαδόν, σημαίνει ότι το τρανζίστορ δεν έχει βρεθεί στην αποκοπή και άρα η αρχική μας υπόθεση θα ήταν λανθασμένη.
Αν $V_C > V_B$ τότε η υπόθεση μας πως το τρανζίστορ είναι στην ενεργό περιοχή είναι σωστή. Σε αντίθετη περίπτωση το τρανζίστορ βρίσκεται στο κόρο.

Εάν βρισκόμαστε στο κόρο

$$V_{BE} = 0,7 \text{ ή } 0,8$$

$$I_C \approx I_{C, \max}$$

$$V_{CE} = 0,1 \text{ ή } 0,2$$

Στο όριο ενεργού περιοχής - κόρου, φάτνωμε να βρούμε I_B , I_C .

$$6V - I_B \cdot 1k\Omega - V_{BE} - I_E \cdot 3,3k\Omega = 0$$

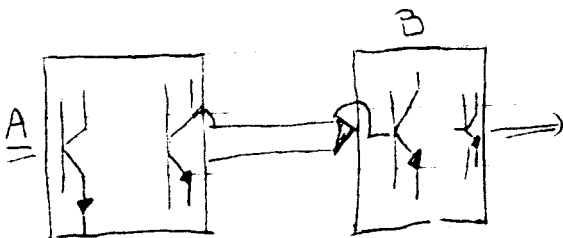
$$10V - I_C \cdot R_C - V_{CE, \text{sat}} - I_E \cdot 3,3k\Omega = 0$$

$$\begin{cases} I_E = \beta I_B & \text{κ' } I_E = \beta I_C \end{cases}$$

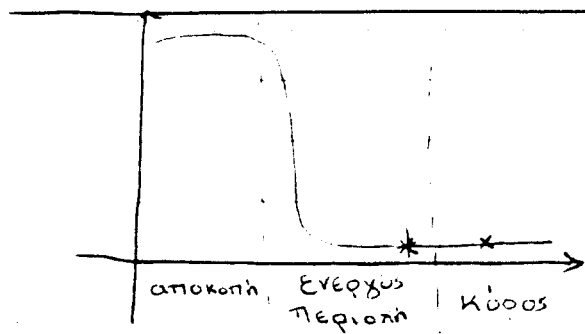
$$I_{E, \text{sat}} = \beta I_{B, \text{sat}}$$

$$\frac{I_{E, \text{sat}}}{\beta} = I_{B, \text{sat}}$$

Το β forst δείχνει πόσο βαθιά στο κόρο έλαμψε το τρανζίστορ. Το β forst είναι μικρότερο από το β.



Αν το A είναι CMOS και το B TTL τότε γίνεται η σύνδεση.
Αν το A είναι TTL και το B CMOS τότε ενδιαφέρον πρεϊάγεται ένα ειδικό κύκλωμα διασύνδεσης.



Όταν συνδέσουμε μια πύλη το σημάδι ρευστορχίας είναι 600 Χ. Αν συνδέσουμε
 α άλλη πύλη το σημάδι μετακινείται *. Η μια πύλη οδηγεί την άλλη.

Χρόνος καθυστέρησης

$$t_{pd} = \frac{t_{PHL} + t_{PLH}}{2}$$

Η απόκριση της πύλης γίνεται μετά από κάποιο χρόνο.

Παραβιτική χωρητικότητα είναι ένας μικρός πυκνωτής ο οποίος "δημιουργείται"
 υπό μόνος σου, δεν τον υποθέτουμε επί της

Θετικός θόρυβος → αυξάνει τη τάση

Αρνητικός θόρυβος → μειώνει τη τάση, και εδώ υπάρχει το πρόβλημα το
 οποίο θα πρέπει να προβλεφθεί για τη σωστή ρευστορχία του
 κυκλώματος.

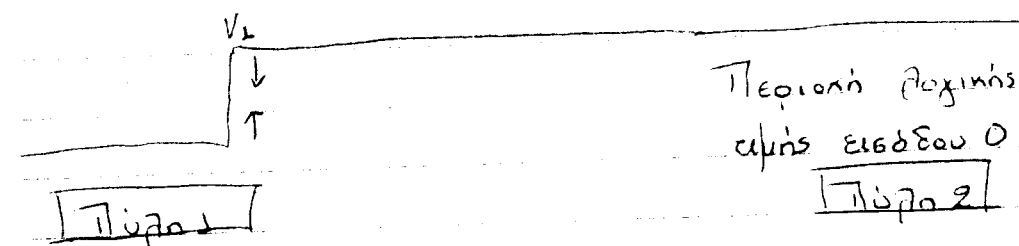
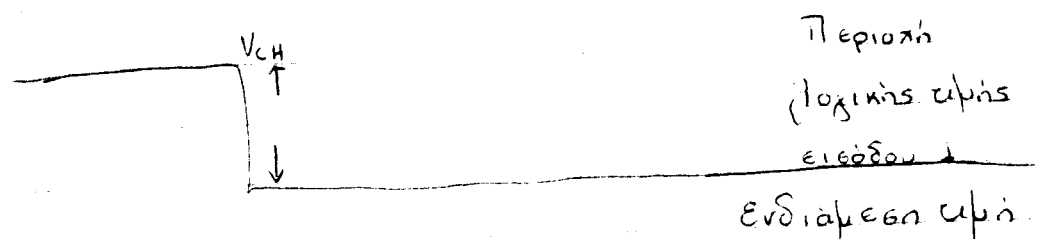
Μη ~ ανώτατο όριο θορύβου για το οποίο η παραποίηση του σήματος λόγω
 θορύβου δεν δημιουργεί πρόβλημα. Αυτό το όριο δίνεται από τον
 κατασκευαστή.

Ένα σήμα κοντά στο 2,5V είναι θόρυβος άρα δε μπορείς να το
 αναγνωρίσεις.

$V_{CC} \rightarrow$ Τροφοδοσία \rightarrow συνήθως 5 Volt

$V_{DS} \rightarrow$ Γείωση \rightarrow συνήθως 0 Volt

Το V_{outh} είναι πιο ψηλά απ'όλα.



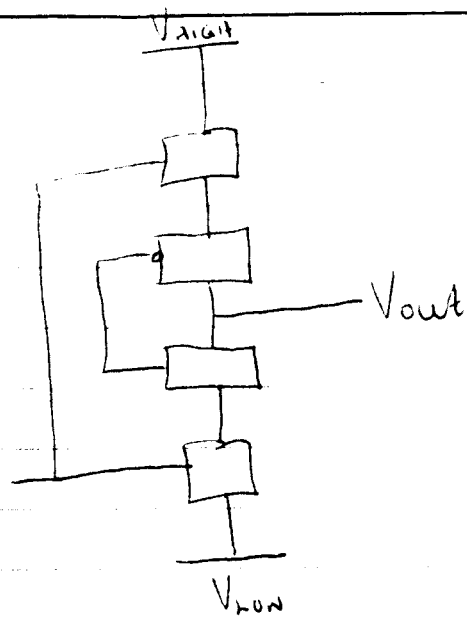
Κατάσταση υψηλής εμπέδωσης βρίσκεται το κύκλωμα όταν δε βάζουμε φορτίο.

$N_{MH} = N_{ML}$ (περίοδος ανοχής θορύβου)

Γιαυτό! Ο μέγιστος αριθμός των εισόδων όποιων κυκλωμάτων, οι οποίες μπορεί να οδηγηθεί με ασφάλεια για έξοδο

Καθορίζουμε δύο fan-out ένα για high και ένα για low

Σε σκευήματα TTL χρησιμοποιούμε συμπληρωματικά ρεύματα σε 2 εισόδους και σε 2 διατάξεις έχουμε τρανζίστορ τύπου n. Σε κανονική λειτουργία ΔΕΝ ΓΙΝΕΤΑΙ να είναι και τα δύο αχέριμα. Σε βασική όμως κατάσταση (για πολύ μικρό χρονικό διάστημα) υπάρχει περίπτωση να είναι και τα 2 αχέριμα



Όταν συνδέονται πορτς σε ένα bus θα πρέπει μόνο 2 να είναι ενεργοί και υπέρλοιπα αν και είναι συνδεδεμένοι κυκλωματικά να μην χρησιμοποιούν το bus. Αυτή η κατάσταση ονομάζεται

"Κατάσταση υψηλής επιέδισης" ή "Hi-Z"

Το enable καθορίζει αν θα έχεις το bus ή όχι

Ανάστροφη ενεργός περιοχή: είναι μία επιπλέον περιοχή του τρανζίστορ η οποία ρευστοποιεί σαν την κανονική ενεργό απλά ο εκπομπός απλάει με το συρρέει.

Ισχύει ότι

$I_E = \beta I_B$ (το β είναι διαφορετικό παίρνει πορτς χαμηλές τιμές)

Γίνεται υποβίβαση του ρεύματος

↙ πρώτο
Το τρανζίστορ της T1T1 ρευστοποιεί είτε στον πορτ είτε στον ανάστροφη ενεργό περιοχή.

$A = 0$ αντιστοιχεί στο \bar{A}

$A = 1$ αντιστοιχεί στο A

1) Από το internet διαβάζουμε για ^{RTL} TTL και DTL επειδή δεν φτάνει και στο βιβλίο Sendra-Smith.

→ Όταν θέλουμε να πάρουμε έξοδο High το τρανζίστορ θα βρεθεί στην αποκοπή και άρα $V_o = V_{cc}$.

→ Όταν θέλουμε να πάρουμε έξοδο Low το τρανζίστορ θα βρεθεί στον κόρο.

→ Ανάλογα με ταχύτητα που θέλουμε να έχουμε στο κύκλωμα μπορούμε να έχουμε μία ή δύο διόδους D_H, D_L .

→ Την R_B την βάζουμε για να καθορίσουμε την ταχύτητα, το fanout και γενικά τα τεχνικά χαρακτηριστικά της.

→ Αν έχει μία εκ των V_1, V_2, V_3 τότε ο έξοδος είναι high και το τρανζίστορ είναι στην αποκοπή.

→ Αν και οι τρεις V_1, V_2, V_3 έχουν είσοδο high τότε στο (A) δεν έχω διαφορά τάσης από τις διόδους και άρα στο (A) έχω μόνο το I με αποτέλεσμα το τρανζίστορ να "θπεί".

→ Οδηγητική ικανότητα

- Αν έχουμε έξοδο High τότε το fanout είναι άπειρο.
- Αν έχουμε έξοδο Low τότε το ρεύμα I_{LOW} μπαίνει στο προηγούμενο τρανζίστορ.

- Αν ο δρόμος με τις 2 διόδους και την R_B είναι αχώνευτος ή όχι καθορίζει το fanout.

- LOW \Rightarrow πρέρει προς το συρτάκι του T_2 ρεύμα μέσω των εισόδων των οδηγμένων κυκλωμάτων.

ως τους DTL έχει ότι

$$t_{PHL} > t_{PLH}$$

Τη κύρια λειτουργία κατασκευής ψηφιακών κυκλωμάτων με transistor
διπολικής επαφής.

1. μια από τις εισόδους είναι σε κατάσταση low τότε το I_B του

είναι ικανό να οδηγήσει το T_1 στον κόρο.

Αν έχουμε τις εισόδους κατάσταση high τότε το T_1 πηγαίνει στην
αστροφά ενεργό περιοχή δηλαδή ο συλλέκτης έχει αρπάξει ρόλο με τον
πομπο.

2. έχω εφαρμογή για είσοδο και θέλω να δω τι
έχει

Το T_4 όταν έχει πάει στην ενεργό περιοχή. Αυτό χρειάζεται για να
γίνει εύκολα στην αποκοπή άρα διαπραγματεύομαι έτσι την καχύψα.

3. T_4 δεν καθορίζει την έξοδο low

Το T_3 πρέπει να λειτουργεί στο κόρο γιατί αυτό καθορίζει την έξοδο

Μόνο αν είναι στο κόρο το $V_O = V_{CESAT} = 0,2V$.

Ο phase splitter καθορίζει ποια είναι high ή ποια είναι low.

Αν έχω και μια είσοδος είναι στο low τότε το T_1 είναι στο κορεσμό

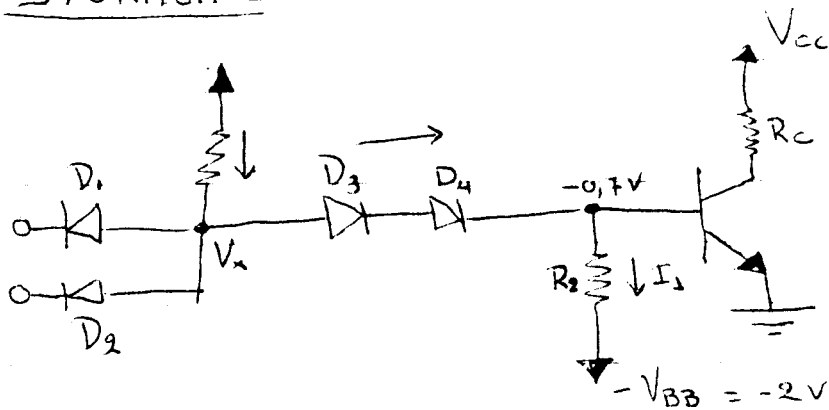
2 στην αποκοπή, T_3 στην αποκοπή και το T_4 ενεργό.

4. έχει $\Rightarrow V_O = V_{OH} \approx 3,8V$ (HIGH)

ρόλος της διόδου D είναι στο να ανεβάσει την απαραίτητη τάση

3.8V όταν έχει το T_3 το T_4 να βρίσκεται στην αποκοπή

Άσκηση 1



Αναλύστε τη ισχύει για την πύλη TTL.

Η TTL είναι μια οικογένεια κυκλωμάτων.

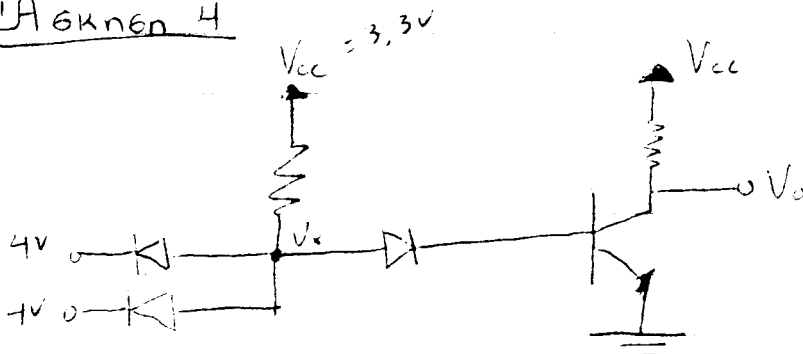
$$V_x = 0.7 \text{ Volt}$$

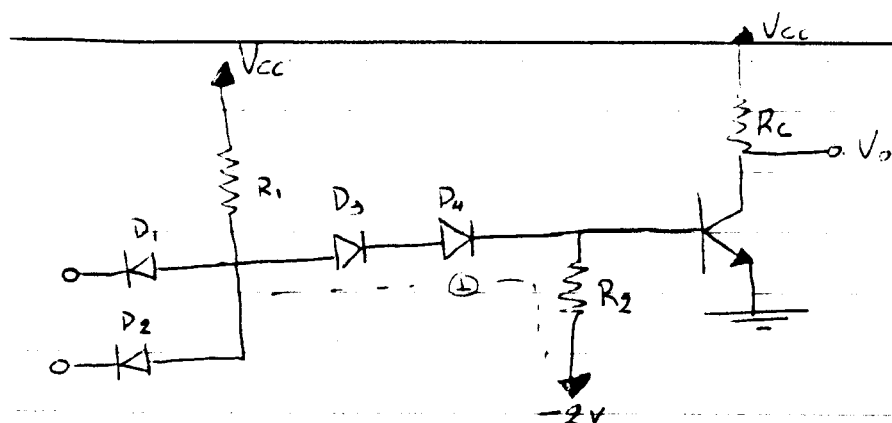
$$I_1 = \frac{-0.7 - 2}{R_2}$$

Το τρανζίστορ βρίσκεται στην αποκοπή όταν έχουμε είσοδο low.

Έστω ότι και οι δύο είσοδοι είναι σε high.

Άσκηση 4





Το fan-out υπολογίζεται από το fan-out σε high

Το fan-out της D1 καθορίζεται όταν η έξοδος της είναι low. Η ριπή που έχουμε έξοδο high δε μας απασχολεί.

Για είσοδο low

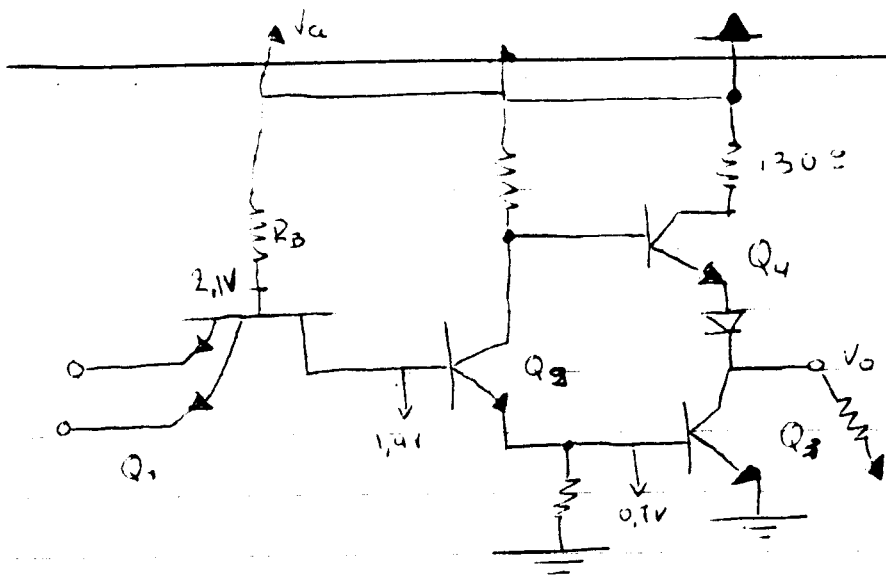
υπολογίζουμε το ρεύμα της έξοδος της προηγούμενης πύλης.

$$I_{sat} = \frac{V_{cc} - V_{CEsat}}{R_E}$$

αυτό το ρεύμα ^{αυτό} θα πρέπει να υπάρχει στο συρτάκι για να μην φύγει το BJT
 το το κόρο.

1. ύπαρξη του αχώγιμου δρόμου ① είναι αυτό που αυξάνει το fanout
 2. πύλης.

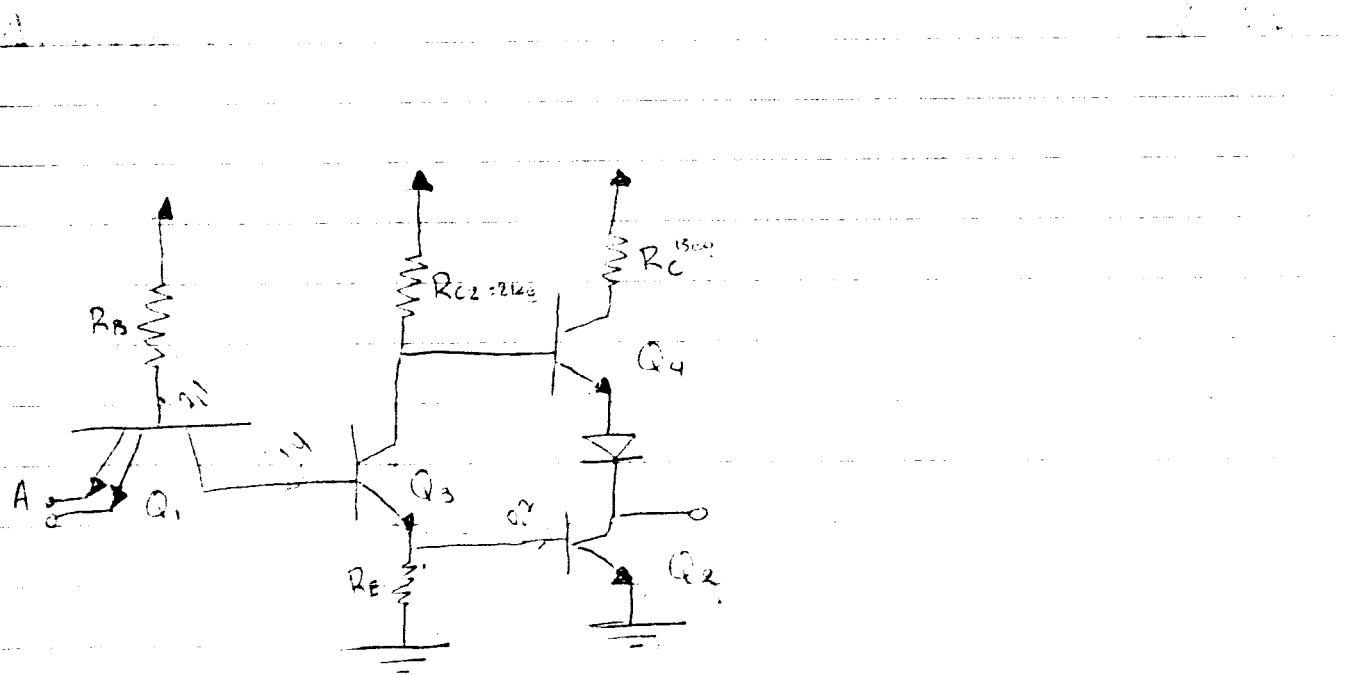
για να αυξήσω το fan-out μπορώ να μειώσω την αντίσταση R_2 αλλά το
 ύψος που διαρρέει της διόδους θα πρέπει να είναι ανεκτό γι' αυτές ώστε
 μην τις καεί.



Το Q_1 βρίσκεται στην ανάστροφη ενεργή περιοχή. Το ρεύμα που βγαίνει καθιστά το Q_2 ικανό να έχει και το Q_3 καθιστά το Q_3 ικανό να έχει.

Ποιος ο ρόλος της αντίστασης 130Ω ;

Είναι η αμφ που οδηγεί το Q_4 οριακά από την ενεργή στην αποκοπή. Δηλαδή η πύλη θα λειτουργεί πιο χρήσιμα.



Βρίσκουμε το ρεύμα εισόδου

Βρίσκουμε το ρεύμα εξόδου

Ο λόγος τους είναι το fan-out της πύλης

χουμε 2 fan-out: το high και το low

Μεís σε συγκεκριμένη περίπτωση δέχουμε το fan-out ^{low} ~~high~~

$Q_1 \rightarrow$ αυτεξοφύ ένερχό

$Q_2 \rightarrow$ κόρο

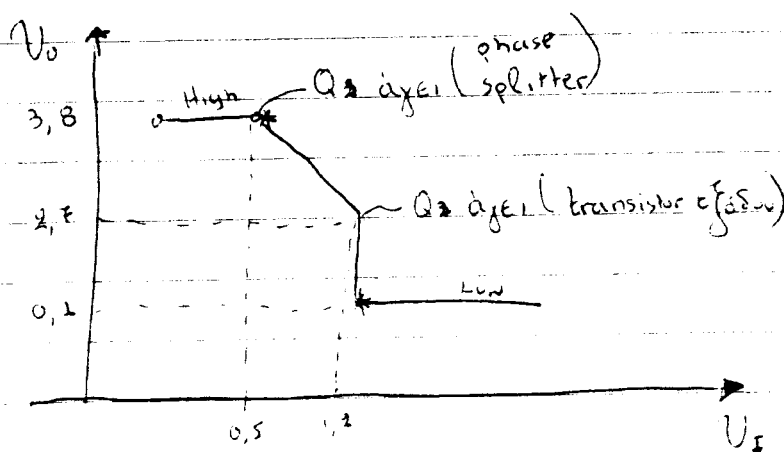
$Q_3 \rightarrow$ κόρο

$Q_4 \rightarrow$ αποκοπή

Βρίσκουμε το ρεύμα συρρέκτα που είναι ίσο με το ρεύμα της βάσης
ου Q_3

Βρίσκουμε ρεύμα σε συρρέκτα ου Q_3

Η ικανότητα να οδάζει το κύκλωμα μας πύλες είναι το fan-out. Η περιοχή
ου μας το καθορίζει είναι η οριζική ένερχού - κόρου



Τα διαστήματα *-*

1) Αυξημένα κατανάλωση

2) Μειωμένη ταχύτητα

3) Μειωμένα noise margin

VTC, TTL

psm2020 ή psh2020 κωδικός "e-class"

505" θα πει αρα

Advanced TTL

Η χαρακτηριστική καμπύλη μεταφοράς ενός TTL εξαρτάται από τη θερμοκρασία και την πίεση, γιατί οι τρανζίστορ είναι δίπολοι οι οποίοι μετακινούνται από ηρεκρόνια και οπές.

➤ Αν έχουμε εσω και μια είσοδο low case οι τρανζίστορ οδηγείσαι εσω κύβο

➤ Αν όλες οι είσοδοι είναι high τότε η έξοδος είναι low.

➤ Η καθυστέρηση διάδοσης του σήματος από την είσοδο στην έξοδο καθορίζει την συχνότητα λειτουργίας.

➤ Ισχύει ότι $t_{PHL} > t_{PLH}$

➤ Η οριακή καταπόνηση ισχύος P εξαρτάται από το ρεύμα φορτίου I_{OL}

$$P = V_{CC} \times I_{OL}$$

➤ Για τα ερμηνεύσιμα σημεία δύο αμές θερμοκρασιών I_{OLH} και I_{OLL} ανάλογα με το αν η V_{OL} είναι High ή Low αντιστοίχως.

➤ Το I_{OLL} είναι 2-3 φορές μικρότερο από το I_{OLH}

➤ Η τάση φορτίου είναι αυτή που καθορίζει τη συχνότητα και τη καταπόνηση μιας κυκλώσεως

➤ Η διατήρηση των ρυθμών είναι η καταπόνηση που αντιμετωπίζεται κατά

Η μεταβολή του αριθμού των ~~στη μια κατάσταση στην άλλη~~ ~~από μια κατάσταση στην άλλη~~ ~~από μια κατάσταση στην άλλη~~
 που από τον κόρο στην ενεργή ή σε ανενεργή.

$$p = f \cdot C \cdot V_{DD}^2 \cdot \alpha$$

↓
Δυναμική dissipation = *

Χ. δείχνει πόσο συχνά κάνει το κύκλωμα μεταβάσεις από 0 σε 1 και το αντίστροφο. Θέλουμε να έχει στα 50% τουλάχιστον μικρότερη τιμή.

Πύλη TTH AND "SOS"

Οι δύο διόδους μας εισόδους χρειάζονται στο να προστατεύουν το κύκλωμά μας από τις αρνητικές τάσεις. Οι διόδους πάνω από 0,7Volt καθιστούν αχρήστες με αποτέλεσμα το σήμα να μην περνά μέσα στα ~~δίοδους~~ τρανζίστορ αλλά στη χείρα.

• Για να δημιουργήσουμε την AND παίρνουμε την NAND και βάζουμε ένα κύκλωμα αντιστροφής. Η μονάδα αντιστροφής είναι ο νέος phase splitter.

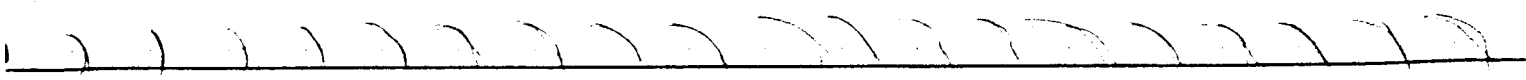
Για είσοδο low

στο ① κόρο, ② αποκτά, ③ αποκτά, ⑥ αποκτά → εξοδεύεται

Για είσοδο high

① αντιστροφή ενεργή, ②-③ κόρο, ④ αποκτά, ⑤ ενεργός → high

Η κατάσταση high 2ed σημαίνει ότι είναι αδύνατο το bus. Δεν είναι like 0 like 1.

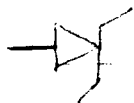



Λογικές πύλες Schottky TTL

- Χρησιμοποιού. διαόδου Schottky
- Ταχύς ροή παλμών θα $0,4-0,5 \text{ V}$
- Πιο χρήσιμη απόδοση, γιατί δε διαδέσει χρόνο αποσύνθεσης φορτίου
- Χρησιμοποιού. τραυτίσας Schottky.

Ο χρόνος αποκρίσεως φορτίου έχει 2 συντελεστές

- α) το χρόνο που χρειάζεται να πάει το φορτίο στη βάση
- β) το χρόνο να απομυκρύνει το φορτίο

 → διαόδου Zener

 → διαόδου Schottky.

→ Όταν αντικαθιστούμε τα τραυτίσας με τα τραυτίσας Schottky αυτό επιταχύνουμε είναι να αυξάνουμε τη ταχύτητα.

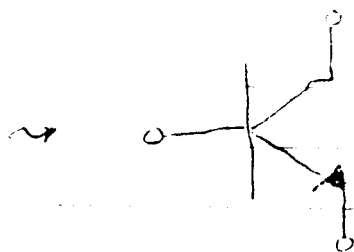
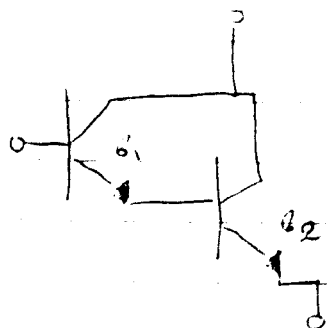
→ Δεν αντικαθιστούμε το T_4 με Schottky γιατί το T_4 δουλεύει πάντα στην περιοχή όπου δεν κατάφεραν να το αντικαθίστουν, και να βάρη και απορρόσους

→ Η μόνη διαφορά με τις παλιές TTL είναι τα διατάξεις των οργάνων τους

→ Μπορούμε να είμαστε και αντικαθιστάμε για να διατηρούμε το ίδιο ταχύτητα.

22

Αντικαθιστάμε τη διαδρομή με ένα T_5 Schottky
και αυξάνουμε τη συχνότητα. Σε απόσταση 10 cm από το
αρχικό σημείο η διαδρομή ονομάζεται Darlington-Pair



$$\beta = \beta_1 \beta_2$$

Το δίνει τη δυνατότητα να απορροφά ή να εκπέμπει ποτά μεγάλα
ρεύματα.

η συχνότητα που δίνει μεγάλα ρεύματα στην έξοδο αυξάνεται
2 Run-out.

επιπλέον είναι η μεγάλη κατανάλωση και το area
σαν θέλουμε να αποδώσει το φορτίο από T_4, T_5 βρίσκουμε
η διαδρομή πάνω στην οποία είναι 1,4V. Έτσι όμως θέλουμε
χρησιμοποιήσουμε ως δορυφόρο το T_6 και από έξοδο βγάζουμε
με το T_6 γι' αυτό βάζουμε την αντίσταση R_5 . Αυτό ισχύει
το σε μεταβατική κατάσταση. Όταν είμαστε σε σταθερή κατάσταση
η High δεν R_5 δεν υπάρχει ρεύμα.

α T_6 με τις 2 αντιστάσεις ονομάζεται κύκλωμα σεραχωνισίου.

ορίστε πόρες 25 TTL (Low-power Schottky).

Εκτός από κανονικές λειτουργίες οι D_3 & D_4 είναι στην
ακρότη. Στην μεταβατική κατάσταση ρεύμα με αποτέλεσμα να γίνονται
χρησιμοποιήματα η εκφόρτιση του $Q_4 - Q_5$.

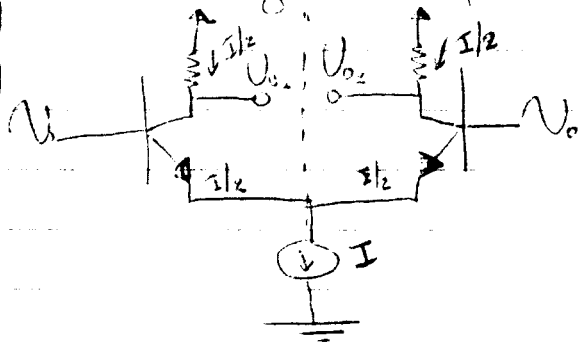


Πύλη ECL

- 1) Μικρότερα τραύματα
- 2) Δεν επηρεάζουν από φορτίο
- 3) Είναι τα καλύτερα εμπλεκόμενα κυκλώματα

Διαφορικός ενισχυτής

Όποιος καλός θόρυβος υπάρχει τον απορρίπτει και η διαφορά των ενισχύει. Έξοδος παίρνει η διαφορά τους



Τα 2 μέρη είναι κατασκευασμένα επί της οπότε για ένα έχει η πηγή ρεύματος ο. το ρεύμα I τότε πρέπει να το έχουμε από τις 2 μέρη ρεύμα $I/2$.

$$\Delta V: V_{o1} - V_{o2} = -I_R \cdot R_c$$

Την είσοδο την παίρνουμε μαζί διαφορικά.

Πύλη OR

Τα τραύματα T_3 & T_4 απορρίπτω το διαφορικό ενισχυτή

ταυτό κύκλωμα πυθός ECL

συνέβαση που εμφανίζεται ως $R_{C1} = 245\Omega$ υποβάλλεται R_{C2}
Το αν μία τάση είναι θετική ή αρνητική κρίνεται με βάση τη τάση
ναφοράς $V_{BB}(-1,7)V$

Δεν γίνεται να έχουν και οι 2 δρόμοι του διαφορικού ενισχυτή. Όποιος
2^{ος} τους δύο έχει τη μεγαλύτερη τάση αυτός έχει.

είσοδο Low $\rightarrow T_1, T_2, T_3$ στην αποκοπή. Αυτή είναι η κατάσταση
ου χρειάζεσθε για να βρούμε τη συνάρτηση που υλοποιεί το κύκλωμα
 $\rightarrow T_4$ έχει

Παύσες τις πύλες υπάρχουν μικρές διαρροές ρεύματος που είναι καλό
στις λαμβάνουμε υπόψη μας.

T_4 στην αποκοπή \rightarrow κάτω από την R_{C2} υπάρχει μία πύλη $-0,05V$
 \Downarrow
πρέπει ένα από τα T_1, T_2, T_3 να έχει είσοδο high.

$$A \cdot B \cdot C = Y \Rightarrow (A+B+C) = Y$$

\uparrow

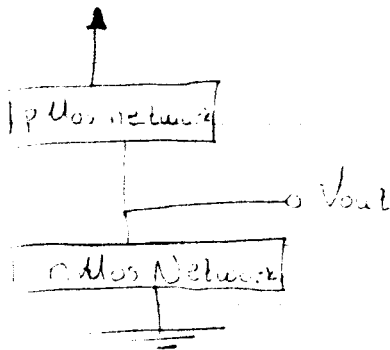
T_2, T_3 στην αποκοπή

2. Δύο έξοδοι V_{O1} ή V_{O2} έχουν πάντα συμπληρωματικά ^{άκρα} ~~ακρα~~

105!! Πόσο είναι το βασικό κομμάτι λειτουργίας του κυκλώματος.

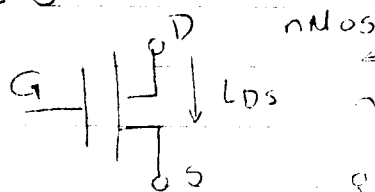
Απ.: Διαφορικός Ενισχυτής + λειτουργία του

$R_T = 50 \Omega$ είναι πολύ μικρό σε σχέση με το R_{in} του npn και npn αμφοτέρων άκρων του npn και να το θεωρούμε ώστε να μην έχει.



Ο αμφοέκτος G είναι η είσοδος που καθορίζει αν θα έχει το τρανζίστορ.

$I_g = 0$

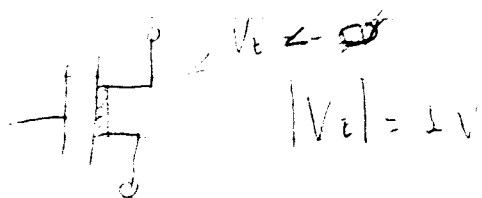


$nMOS \leftarrow V_i > 0$

Υπάρχει μόνο ένα ρεύμα που περνάει από το D και ρέει προς το S .

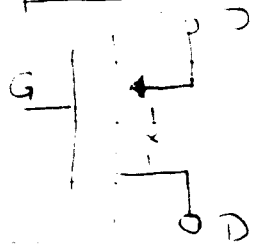
$D \rightarrow$ ακροδέκτης υψηλής τάσης
 $S \rightarrow$ ακροδέκτης χαμηλής τάσης. } Δεν έχει καμία κατασκευαστική διαφορά.

Πρέπει να γίνει ροή ρεύματος από το D στο S .



Ενώ τις εισόδους V_i τις ελέγχουμε κανονικά με το ποσάρι του.

pmos



Λήθεται ποτα σε D και S

Source \rightarrow ακροδέκας υψηλής τάσης

Drain \rightarrow ακροδέκας χαμηλής τάσης

Όταν πούμε ότι η τεχνολογία είναι 65 ή 28 ή 25 μικρά εννοούμε την απόσταση -x- που πρέπει να ~~φτάνει~~ "τρέφει" τα ηλεκτρόνια. Όσο μικρότερα είναι αυτή η απόσταση τόσο καλύτερα - γρηγορότερα είναι η πύλη.

Την κατάσταση του καναλιού την επηρεάζει και το V_G και το V_D .

Συνθήκες αγωγής

Αν $V_{GS} > V_t$ το τρανζίστορ έχει και βρίσκεται ή σε κατάσταση κορεσμού του καναλιού ή σε κατάσταση τριώδους.

Αν $V_{GS} < V_t$ το τρανζίστορ δεν έχει και βρίσκεται σε αναστολή.

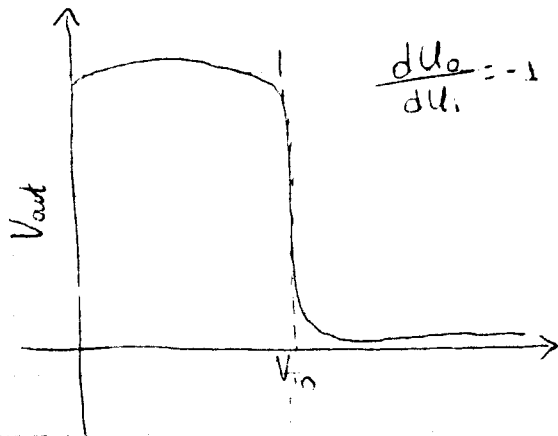
Τριώδους \rightarrow κόρος BJT

Κορεσμός καναλιού \rightarrow Ένεργος

Τα τρανζίστορ nMOS και p-MOS λειτουργούν σε αναστολή ή σε κατάσταση τριώδους. Την κατάσταση κορεσμού του καναλιού θέλουμε να την πειράξουμε όσο γίνεται περισσότερο.

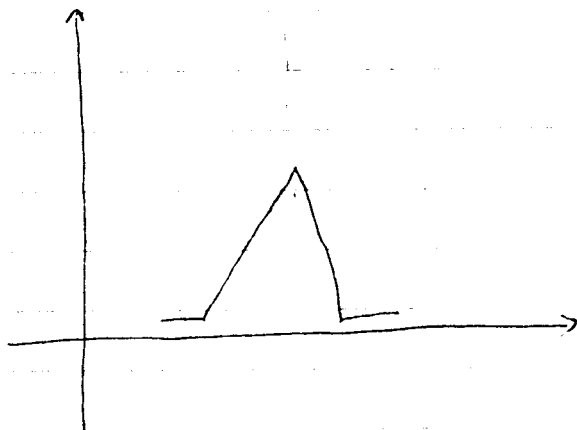
$$V_{DS} < V_{GS} - V_t \Rightarrow V_D - V_S < V_G - V_S - V_t \Rightarrow V_D < V_G - V_t \Rightarrow V_D - V_G$$

"SOS" Θα μας δώσει μια συνάρτηση με πύλες και να τα σχεδιάσουμε με τραχιέσορ (με CMOS, δυναμική CMOS, ψευδο-NMOS και ανάρτηση για το πως περνοει η κάθε μια, διαβασιστόμενη)



↑ V_{in} η V_{GD} κ' V_{GS} αυξάνουν. Η αυξαν V_{GD} είναι ότι το τραχιέσορ περνάει από την κρίσιμη περίπτωση σε

$V_{GS} = V_{in} - 0 = V_{in}$ αν είναι $> V_t$ τότε αρχίζει να



Αν ξέρουμε πως συμπεριφέρεται ο αντιστροφέας γνωρίζουμε πως περνάει από το κύκλωμα.

Η CMOS σχεδιάζει μόνο \rightarrow συμπληρωματική λογική. Άρα για να σχεδιάσει τη μη-συμπληρωματική σχεδιάζουμε τη συμπληρωματική και θα έχουμε έναν αντιστροφέα στο τέλος.

\rightarrow Δυναμικές λογικές δομές CMOS είχαν σκοπό να μειώσουν το area. Χρησιμοποιούμε τα μέσα σε πρώτος τραχιέσορ.

\rightarrow Ο χρόνος ανόδου και καθόδου δεν είναι ίδιοι. Ο χρόνος ανόδου είναι μηδενικός γιατί είναι ήδη V_{DD} Ο χρόνος καθόδου είναι μη-μηδενικός.

(όταν το πάνω πόδι είναι στο High)

* Στην θετική αυτή ροή, λειτουργεί σε πάνω τρανζίστορ και το κάτω αποκτάει άρα $V_{DS} = V_{DD}$.

Στην αρνητική αυτή ροή, ^(όταν το κάτω είναι στο High) λειτουργεί το κάτω με αποτέλεσμα να γίνει ένα μονοπάτι αγωγής στο κάτω N-MOS και να οδηγείται η έξοδος στο Low. Αν όμως θέσουμε η έξοδος να είναι High τότε δεν υπάρχει κανένα μονοπάτι αγωγής και έχουμε έξοδο High. Εξαιτίας του πυκνωτή που έχει προσορμιστεί, ο οποίος βρίσκεται ανάμεσα στο πάνω τρανζίστορ και στο κάτω N-MOS.

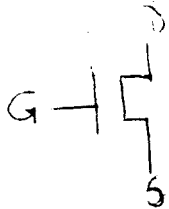
Λογική ψευδο-NMOS.

Το πάνω PMOS τρανζίστορ έχει συνείαση

• Αν θέσουμε να έχουμε έξοδο Low, η έξοδος βγαίνει μέσω αντισωστήδου

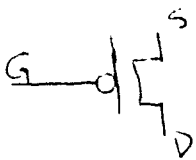
• Η V_T στα NMOS τρανζίστορ είναι θετική ενώ στα PMOS είναι αρνητική. Άρα όταν π.χ. $|V_T| = 1$ τότε πρέπει να κάνουμε το διαχωρισμό.

NMOS



$V_{GS} > V_t$ bias εξαγωγίζει αγωγή
 $V_{GD} > V_t$ το τρανζίστορ βρίσκεται σε κατάσταση
 $V_{GD} < V_t$ pinch-off / κορεσμού.
 $V_t > \phi$

PMOS



$V_{GS} < V_t$ bias εξαγωγίζει αγωγή
 $V_{GD} < V_t$ κορεσμός
 $V_{GD} > V_t$ pinch-off
 $V_t < \phi$

Άσκηση 5

part 3

Επειδή δε μπορούμε να βάσουμε αντίσταση σ'ένα ολοκληρωμένο, βάζουμε ένα τρανζίστορ συνδεδεμένο με τη V_{DD} και το οποίο είναι συνεχώς αγωγικό.

Τα noise-margin ορίζεται για είσοδο high και έξοδο low ή είσοδο low και έξοδο high.

Βρίσκουμε προσεγγιστικά τις cases στα τρανζίστορ και προσδιορίζουμε ποια περιοχή βρίσκεται το σταθερό τρανζίστορ.

Βρίσκουμε τα πείσματα στο pmos network και τα πείσματα nmos network και τα εξισώνουμε.

Το nmos network χαμηλώνει τη τάση εξόδου σε κάθε περίπτωση.

Συνδέεται ανάμεσα σε γείωση και έξοδο.

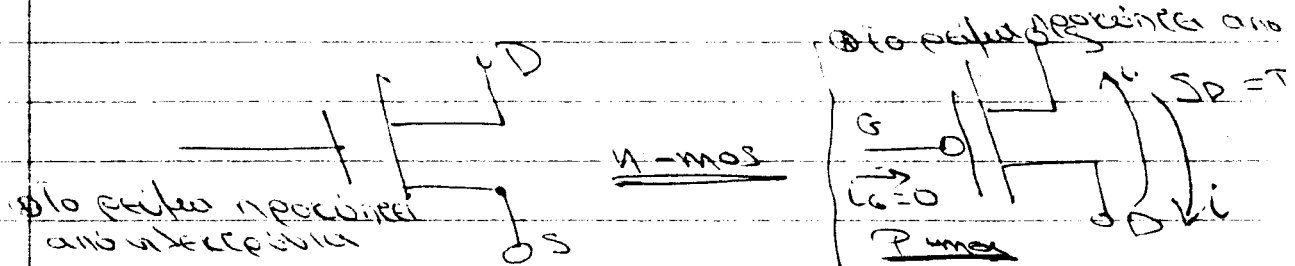
Το pmos network αυξάνει τη τάση εξόδου σε κάθε V_{DD} . Συνδέεται ανάμεσα σε V_{DD} και έξοδο.

• CMOS

$$\rightarrow V_{GS} \geq V_t \quad \text{and} \quad V_{GS} \leq V_t \Rightarrow I_{DS} = \frac{1}{2} \mu C_{ox} \frac{W}{L} (V_{GS} - V_t)^2 : \text{Pinc}$$

$\Rightarrow \rightarrow V_{GS} \geq V_t \quad \text{και} \quad V_{GD} \geq V_t \Rightarrow I_{DS} = \mu C_{ox} \frac{W}{L} [2V_{DS}(V_{GS} - V_t) - V_{DS}^2]$
 : (επιόλου)

→ $V_{cs} < V_t \implies I_{DS} = 0$: a no conduction



Q. Işuu cervicobaxia c nos caxiflora, oba n-mos ex
Caba nos P-mos

⑤ Lea n-mos ^(deputados) específicos a cada grupo o a cada
propietario de la P-mos con el poder.

• Gliedern C (Lernaktivitäten & Projektarbeiten)

3) Se a p -nos com a n -nos, a n -nos. O n -nos
seca a n -nos p -nos (High n -nos, Low n -nos
seca a n -nos).

10 To seita nibe IG Enas nava O mas ta cell
na cell Enas nibe ta D se 3 na nibe

2) *Ammonia* *nitrogen* *gas*, *concentrated* *ammonia* *water*
pH=2,5p (ammonia *nitrogen* *gas*)

[illegible]

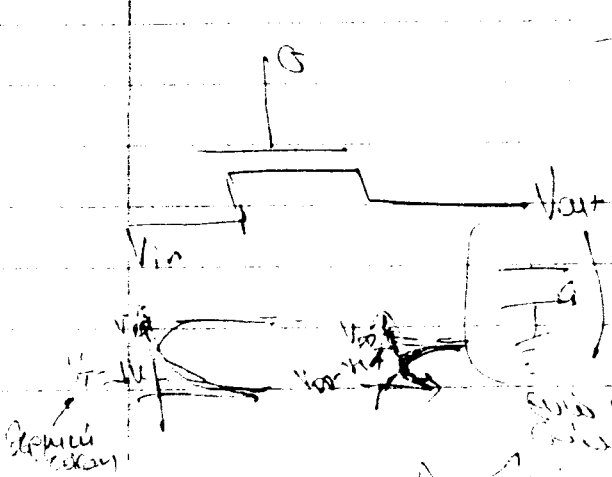
Ala va aveceafurice cu 2.5 paces paces
caxitura 6ea p-mos, cu Bafurice 2.5 paces
pafurice 6ea Caxitura 2.5 paces paces.

③ Παθολογία νεφρών
 Τεϊόσος → Αφί, βραχυκύκλος με λίγο
 Anokoni → Δευ αφί, ^{πρώτα} αραξοκύκλος
 Pincho ll → Αφί, βραχυκύκλος, άσπι
 λαπακυρίσκη, Δευ χονδρ
 Γίαν

$$L = \frac{1}{2} \ln C_{ox}$$

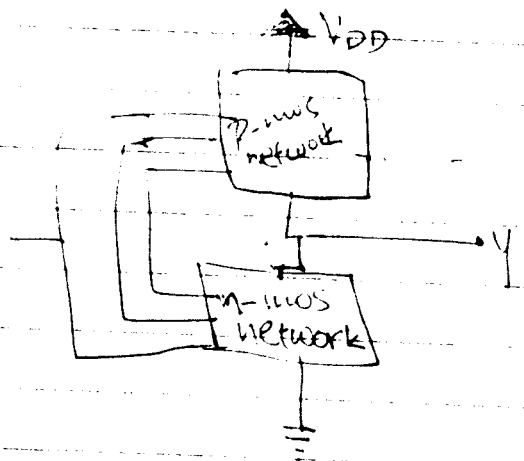
↑ ↑
 konstante Größe Transistor
 Technologie

* Lea p-mos Grafișcop, și scrieți Eivon apoi Băiș
'ișca anță anțesepătare și pōlor tōu G rae
S nix anti fua Uos → Usg.



u = 0.05
Av $G \rightarrow 0$, aitcher anokem (anoketion
on ku va Bates gun siro
negroni

1) For $G \rightarrow L$, Zorn's Lemma, if \mathcal{C} , "or"
 2) if \mathcal{C} is a proper subset of \mathcal{C}' , then \mathcal{C}' is a proper subset of \mathcal{C} .
 3) if \mathcal{C} is a proper subset of \mathcal{C}' , then \mathcal{C}' is a proper subset of \mathcal{C} .
 4) if \mathcal{C} is a proper subset of \mathcal{C}' , then \mathcal{C}' is a proper subset of \mathcal{C} .
 5) if \mathcal{C} is a proper subset of \mathcal{C}' , then \mathcal{C}' is a proper subset of \mathcal{C} .



PMOS → αναλαμβάνει να
δείει την έξοδο ή στην 1
(καθιστά ανοιχτό)

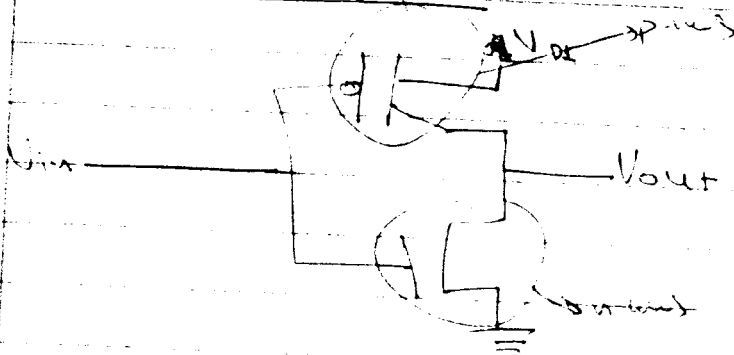
NMOS → αναλαμβάνει να
δείει την έξοδο ή στην 0
(κλείνει λογικό 0)

⊗ Τα δύο δίκτυα (δίκτυα συμπληρωματικά), αν
αλλά δεν είναι αμοιβαία ίδια (PMOS → 1, NMOS → 0)

⊗ Οι εξόδους δεν μπορούν να "εμφανιστούν" και
δύο δίκτυα ταυτόχρονα.

→ Παράδειγμα

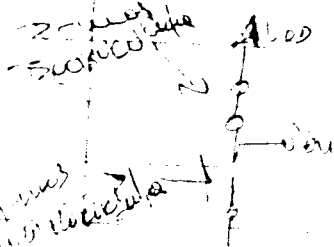
Ένας αμοιβαίος



⊗ Πώς να το
δείτε σωστά

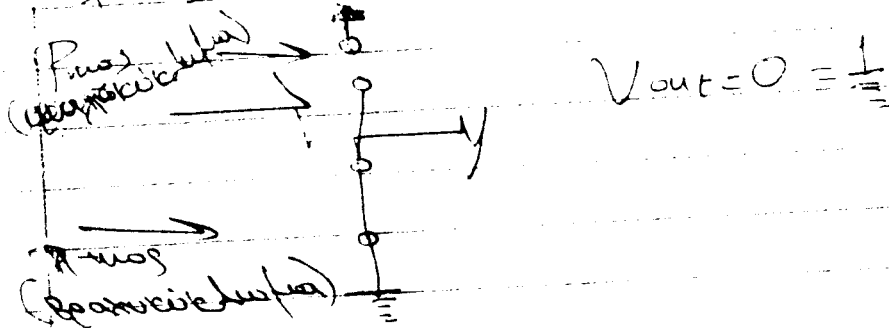
$$V_{in} = 0V = \text{ground}$$

→ εμφάνισαν ότι το PMOS



$$V_{out} = V_{DD} = 1$$

1) $V_{in} = 1 = V_{DD} \Rightarrow$ ενεργοποιείται, άρα το n-mos τραβήξει
 2-mos (απενεργοποιείται) άρα:



4) Τα CMOS προτιμώνται σε όλα τα καύσιμα, αρα
 Bios, σίμωτο, κύριο, νότιο, περιφέρεια, φέρων, νότιο, περιφέρεια
 με νότιο, περιφέρεια, κατασκευάζονται.

5) Αν ενεργοποιείται το δίκτυο του n-mos με το
 να λειτουργήσει η νότιο, περιφέρεια με νότιο, περιφέρεια
 περιφέρεια, noise margins.

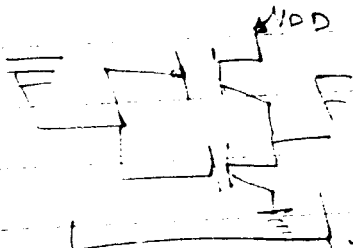
→ Παράδειγμα



C-mos \rightarrow complementary mos

6) Ποια να συμπληρωθούν
 με το boolean λογική
 έκφραση

$$F = (A+B) \cdot C$$



αντιστοίχως $F(A,B)$

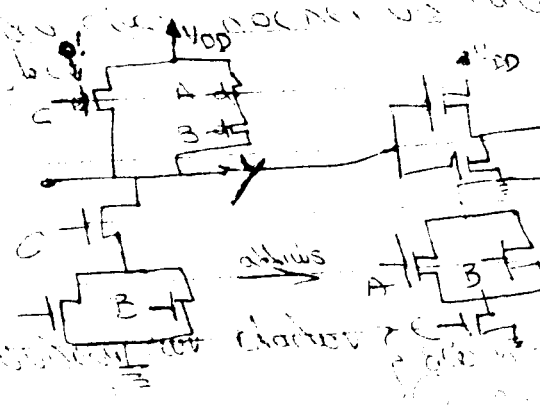
Επίσης, αν
 οπότε F

$$F = (A+B) \cdot C$$

3 τραβήξουν
 2 τραβήξουν

ήτοι να ενεργοποιείται
 ήτοι να ενεργοποιείται
 ήτοι να ενεργοποιείται

7) Η CMOS κλονάει αναμεταξύ
 αναμεταξύ, ήτοι να
 να το ποτέ, αναμεταξύ
 Ας πούμε, αναμεταξύ, να το
 να το, αναμεταξύ, να το



ήτοι να



ήτοι να $F(A,B)$

→ Παράδειγμα

$$y = \overline{A \cdot B} \quad (\text{NAND}) \quad \leadsto \bar{y} = A \cdot B$$

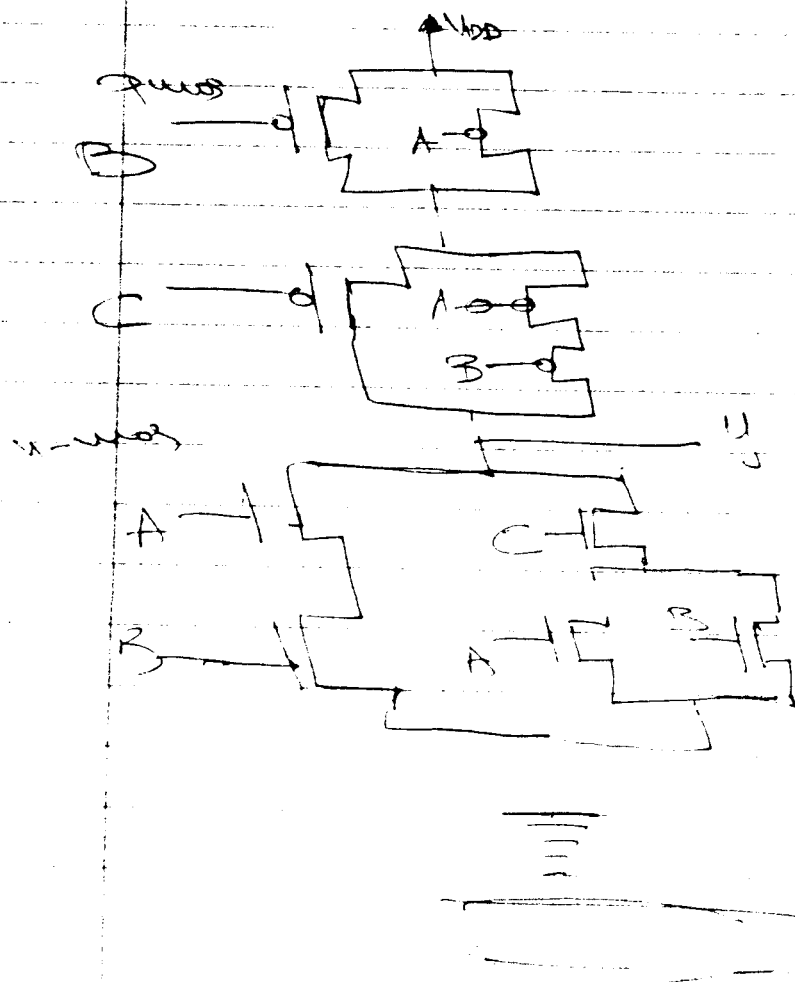
$$y = \overline{A + B} \quad (\text{NOR}) \quad \leadsto \bar{y} = A + B$$

→ Παράδειγμα

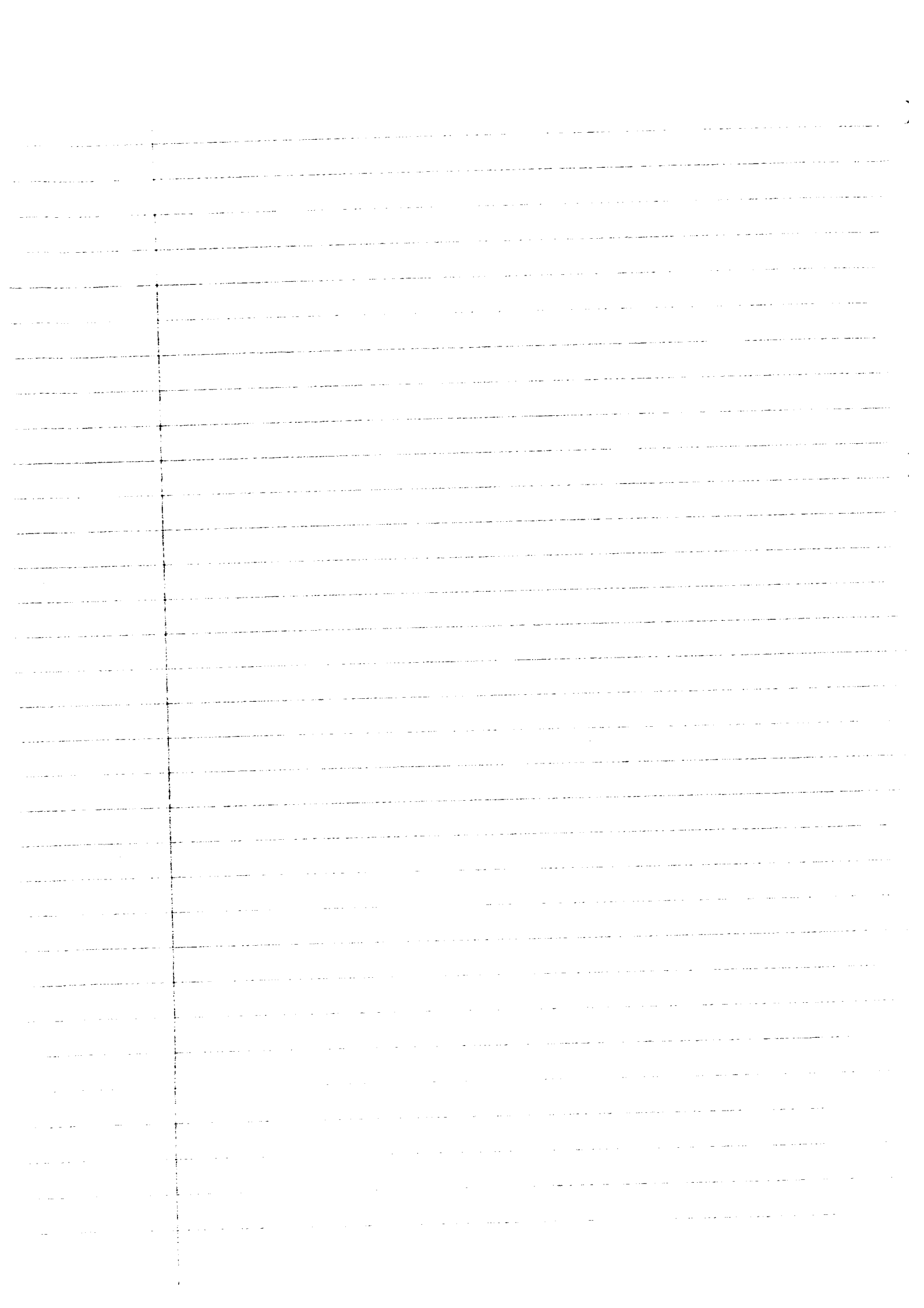
$$F = AB + C(A+B)$$

1^η Βήμα: Η CMOS δεν μπορεί να κυκλωθεί απευθείας

$$\bar{F} = \overline{AB + C(A+B)}$$



* Παιχνίδι με αντιστάσεις
 Είναι να έχει αντιστάσεις
 με, αν όχι, υπολογίζω
 αντικαθιστώ το \bar{y} με
 την εξίσωση της
 του \bar{y} και βρίσκω
 αντίστροφα ταυτίσεις



NAOHMA

11/12/1

① Noções fundamentais: Enhancers e belesas com jo
isto ca CMOS tercapfais pe
isto como

② Dissociologia

$$R_{ON} = \frac{1}{G_n(V_{DD} - V_{tn})} \quad , \quad G_n = \frac{\mu_n \epsilon}{t_{ox}} \left(\frac{W}{L} \right)$$

\rightarrow R_{ON} = resistência on
 \rightarrow G_n = condutância on
 \rightarrow μ_n = mobilidade dos elétrons
 \rightarrow ϵ = constante dielétrica do dióxido de silício
 \rightarrow t_{ox} = espessura da camada de óxido
 \rightarrow W = largura do canal
 \rightarrow L = comprimento do canal

$$R_{ON,inv} = R_{ON,NV}$$

③ Noções fundamentais: Enhancers e belesas com jo
isto ca CMOS tercapfais pe
isto como

④ Dissociologia

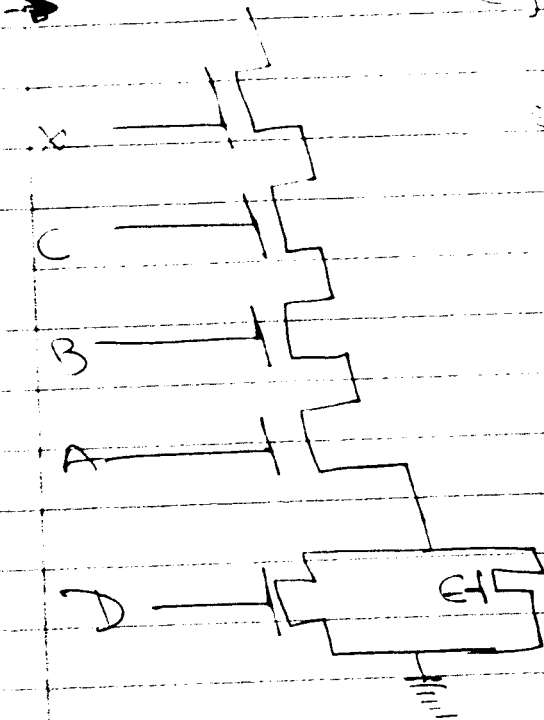
$$Z = (D+E) \cdot A \cdot B \cdot C \cdot X$$

$$\underline{\underline{Z = (D+E) \cdot A \cdot B \cdot C \cdot X = (D+E) \cdot A \cdot B \cdot C \cdot X}}$$

(função de transferência) \rightarrow gerador de sinais

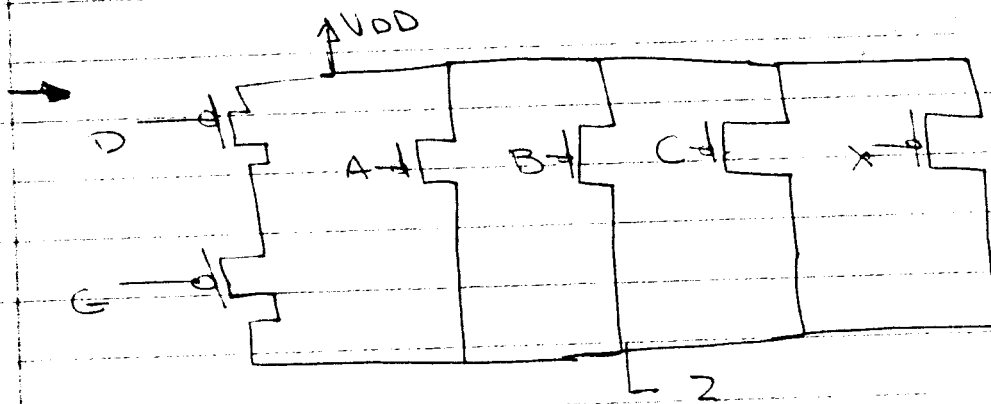
⑤ Análise de circuitos de transistores, que são circuitos
comuns nos circuitos digitais.

-2 (67000)



Se va avea o funcție de 4 intrări
unde cu fiecare intrare care intră pe
se va opera o funcție ca t, C, B.
Se va realiza o funcție ca D. Cu toate acestea
se va fi

Se va realiza o funcție de 4 intrări
unde cu D se va realiza $R_{pinv} = SRP$
se va realiza o funcție de 4 intrări (4,5)



* O funcție de 4 intrări de P-MOS
o D cu o E funcție de 4 intrări
se va realiza.

$$R_{on,net} = R_{op,net} \Rightarrow$$

$$\frac{1}{G_n(V_{DD} - V_{tn})} = \frac{1}{G_p(V_{DD} - V_{tp})} \Rightarrow$$

$$G_n = G_p \Rightarrow \mu_n \frac{C}{t_{ox}} \left| \frac{w}{L} \right|_{n,rel} = \mu_p \frac{C}{t_{ox}} \left| \frac{w}{L} \right|_{p,rel}$$

$$\left| \frac{w}{L} \right|_{p,rel} = 2.5 \left| \frac{w}{L} \right|_{n,rel}$$

$$\left| \frac{w}{L} \right|_{n,rel} = 1$$

$$\left| \frac{w}{L} \right|_{p,rel} = 2.5$$

→ Rp Successive

a) $R_{p,net} = 2R_p$ (характеристики арифметическая)

e) $R_{n,net} = 5R_n$ (характеристики геометрическая)

↓
X, C, B, A, D транзистор

a) $R_{p,net} = 2R_p \Rightarrow 2 \frac{1}{G_p(V_{DD} - V_{tp})} = \frac{1}{G_{p,rel}(V_{DD} - V_{tp})} =$
 $= G_p = 2 G_{p,rel} \Rightarrow$

$$\Rightarrow \mu_p \frac{C}{t_{ox}} \left(\frac{w}{L} \right)_p = 2 \mu_p \frac{C}{t_{ox}} \left| \frac{w}{L} \right|_{p,rel} = \left| \frac{w}{L} \right|_p =$$

$$= 2 \cdot 2.5 = 5 \Rightarrow \text{характеристики}$$

Το Q_2 έχει συνεχώς. Για να έχει συνεχώς πρέπει

$$V_{out High} = V_{DD} - V_{th}$$

$$V_{GD} = V_G - V_D = 0 \quad \text{άρα το } Q_2 \text{ βρίσκεται στο pinch off.}$$

Για είσοδο Low το Q_1 είναι στην αποκοπή

Η έξοδος να πρέπει να είναι μηδέν γιατί αυτή θα είναι είσοδος για κάποιο άλλο CMOS το οποίο πρέπει να δέχεται μηδενικό ρεύμα. Άρα αφού το Q_1 είναι στην αποκοπή το Q_2 είναι στην τριόδα με μηδενικό ρεύμα.

Για έξοδο High έχουν και τα Q_1 ή Q_2

(Εκεί που λέει Q_2 στην βερίδα ή είναι Q_1)

1η ερώτηση 15%

Όταν έχω n -bit address bus έχω μνήμη 2^n bit.

Χρήσιμα προφορές χρειάζονται για την προφορά των γραμμών του κοσμοσίου που θα φτιάξω.

Αποδοτική Ενέργεια • αναπαράσταση πιο εύκολα είναι $high$ και πιο χαμηλά και αντιστοιχεί σε δυναμικά που αναπαράγονται ο επεξεργαστής.

1,8V — Ενέργεια → 5V
μνήμη — επεξεργαστής

Access time → χρόνος που κάνει το δεδομένο από τη συχνότητα του επεξεργαστή στη μνήμη μέχρι το δεδομένο να έχει στην έξοδο της μνήμης.

→ Η πληροφορία αποθηκεύεται εύκολα πυκνωτή με τη μορφή φορτίου. Στο πυκνωτή υπάρχει ένα ρεύμα διαφοράς με αποτέλεσμα να χρειάζεται να γίνεται συνεχώς ανανέωση των αποθηκευμένων.

α) Κοσμοσίου DRAM.

Υπάρχει ένα κοσμοσίου που το C_1 συνδέεται στο W_L . Για να ενεργοποιηθεί το κοσμοσίου αεριοποιεί το W_L του $gate$ ~~gate~~ ^{στο κοσμοσίου} μπαίνει σε αγωγή (όταν $W_L = 1$), γίνεται βραχυκύκλωμα και η πληροφορία μπαίνει στο πυκνωτή (δεν είναι παθητικός) C_2 . Ο πυκνωτής C_2 δεν μπαίνει από ένα αλφά αυτό αντιστοιχεί στη παθητική χωρητικότητα της γραμμής B_L .

β) Αν αυξηθεί η παθητική χωρητικότητα C_2 θα καθυστερούσε να κάνουμε τη μνήμη πιο αργή, γιατί θα γίνεται πολύ πιο αργά η μεταβολή από 0 στο 1.

ii) Μικρότερη καταναπόληση

1) Χώρος και κόστος. Αν ενώ ηταν Σημάτω θα είχαμε 2 ηρώα κόστος
2 ηρώα κόστος.

Όταν $Wk=1$ τότε το γράδιο που υπάρχει στο πυκνωτή πλεονέχει
α 3h γιατί στο capacitor έχουμε βραχυκύκλωση.

Όταν $Wk=0$ τότε το γράδιο που υπάρχει στο πυκνωτή παραμένει
χρειάζεται όμως να κάνουμε refresh γιατί στο capacitor
χουμε ανοικτόκύκλωμα.

Οργάνωση μνήμης DRAM

Παράδειγμα: Έστω ότι θέλουμε να εσείσουμε μια 16-bit διεύθυνση
ένα address bus των 8-bit. Αρχικά εσείνουμε τα 8-bit (πιο
φθηνά) στο πρώτο κύκλο ρολογιού και τα άλλα 8-bit στον
επόμενο κύκλο.

$\overline{RAS} \rightarrow$ Όταν είναι ενεργό ($\overline{RAS}=0$) αγοράζει την επιλογή γραμμής

$\overline{CAS} \rightarrow$ Όταν είναι ενεργό ($\overline{CAS}=0$) αγοράζει την επιλογή στήλης.

Επειδή πρώτα πρέπει να γίνει η επιλογή γραμμής το πρώτο σήμα
υ έρχεται είναι το \overline{RAS} . Δεν γίνεται να είναι ενεργοποιημένα
μετάχρονα και τα 2 σήματα \overline{RAS} και \overline{CAS} .

Για μνήμη 14 γραμμών με 16 στήλες. Το address bus είναι
5 bit.

Επιλέγω τα γραμμή με 4 bit και τα στήλη με 3 bit. Αν
πρω να κάνω παράδειγμα τότε χρειαζόμαστε 4 bit address γιατί
πρέπει στο πρώτο κύκλο ρολογιού να γίνει επιλογή γραμμής.

Για μνήμη με 64 γραμμών x 6 στήλες

Επιλέγω γραμμή με 6 bit $= 2^6 = 64$ και 3 bit για τα στήλη
να χρειαζόμαστε 6 bit address bus.

* The Endocrine System: Hormones and the Brain

* Τι συμβαίνει κάπου μπήκε αν βάλω ένα 50 σε B)

Διάρεξη 192

18/1/2021

Τρία 5-7 απορίες

1) Πώς από μια λογική συνάρτηση φτιάχνουμε τη συνάρτηση με τρανζίστορ; Επίσης, πώς κάνουμε διαθεσιμότητα; "SOS" "50"

Διαθεσιμότητα: Πρέπει να έχουμε ίσους χρόνους ανόδου ίσους χρόνους καθόδου.

Κινητικότητα των ηλεκτρονίων είναι 2,5 μεγαλύτερη απ' αυτή των οπών.

Το καλύτερο κέρδος β τον πάροχο 50 αν δεν μας δίνεται.

SOS → Έννοια παραρτηρίσμου } Είναι τεχνικές βελτιστοποίησης
Έννοια buffering (διοχέτευση) } της απόδοσης του κυκλώματος

"SOS" Ερώτηση: Τι είναι παραρτηρίσμος; Τι είναι buffering;

Ποια τα πλεονεκτήματα; Ποια είναι τα μειονεκτήματα;

Vinout High: Είναι η χαμηλότερη τιμή της τάσης εισόδου που θεωρείται high.

Noise margin: Είναι περίπου 10% (παιρνά πάντα το μικρότερο)

2) Λογική σφικών κατασκευών.

Το enable το χρησιμοποιούμε και για Low Power κατασκευές.

* Τη διαδικασία κίνησης μνήμης συζητάμε αναφορικά με Β)

Διάλεξη 19^η

18/1/2011

Τρίτη 5-7 απορίες

1) Πώς από μια λογική συνάρτηση φτιάχνουμε τη συνάρτηση με τρανζίστορ; Επίσης, πώς κάνουμε διασυστοιχισμό; "SOS" "SO"

Διασυστοιχισμένη: Πρέπει να έχουμε ίσους χρόνους ανόδου / ίσους χρόνους καθόδου.

Κινητικότητα των ηλεκτρονίων είναι 2,5 μεγαλύτερη απ' αυτή των οπών.

Το συστηματικό κέρδος β τον πόνομε 50 αν δεν μας δίνεται.

SOS → Έννοια παραβητισμού { Είναι τεχνικές βελτιστοποίησης
Έννοια ~~low~~ power ring (διοχέτευση) της απόδοσης του κυκλώματος

"SOS" Ερώτηση: Τι είναι παραβητισμός; Τι είναι power ring;

Ποια τα πλεονεκτήματα; Ποια είναι τα μειονεκτήματα;

Vinout High: Είναι η χαμηλότερη τιμή της τάσης εισόδου που θεωρείται high.

Noise margin: Είναι πηλίκο ρεύματος (παιρνά πάντα το μικρότερο)

2) Λογική οργάνων κατασκευών.

Το Enable τα χρησιμοποιούμε και για Low Power κατασκευές.

Ανάστροφη ενεργός περιοχή

$$\beta_R = 0.02$$

3) 2^η κ' 3^η εστ ασκήσεων

Δε θα μπει θέμα αλλά πρέπει να τα διαβάσεις

4) Βασικό κύκλωμα πυλής TTL

(βιβλίο από Παπασιωπίου που είναι στο internet)

Βασική αρχή λειτουργίας

T_1 ή έχει ή είναι στην αναστροφη ενεργό

Αν έχω είσοδο high είναι αναστροφη ενεργό αν έχω low κόρο

Η R_E υπάρχει για να έχουμε γρήγορη απόσυρση φορτίου. Για το T_4

δεν υπάρχει R_E γιατί το T_4 είναι συνεχώς στην ενεργό περιοχή

Η ύπαρξη της διόδου ανεβάει τον τάση για να είναι ένα ηλεκτρικά ενεργό τα τρανζίστορ T_4 και T_3 .

Πολύ μικρό αναστροφο ρεύμα από το T_1 μπορεί να καταστεί ικανό να κάνει το T_2 να έχει

$\frac{I_C}{I_B} \begin{cases} \rightarrow \text{αν είναι ίσο με το } \beta \text{ τότε είναι στην ενεργό περιοχή} \\ \rightarrow \text{αν είναι μικρότερο του } \beta \text{ τότε είναι στον κόρο} \end{cases}$

ΣΟΣ "TTL" όλα τα κυκλώματα

"Οι Schottky TTL είναι πιο γρήγορες από τις απλές TTL"

Το αν έχει το κρατάμε στο ίδιο της ενεργό.

LS TTL ΣΟΣ

Ποια είναι γενικό σεση αρχή; T_1 γίνεται με τις αναστροφές; T_1 κάνει τα χαρακτηριστικά ταχύτητα;

Ανάστροφη ενεργός περιοχή

$$\beta_R = 0.02$$

3) 2^ο κ' 3^ο βετ. ασκήσεων

Δε θα μπει θέμα αλλα πρέπει να τα διαβάσουμε

4) Βασικά κυκλώματα τύπου TTL

(βιβλίο από Παπασιωπίου που είναι στο internet)

Βασική αρχή λειτουργίας

Τι ή έχει ή είναι στην ανάστροφη ενεργό

Αν έχω είσοδο high είναι ανάστροφη ενεργό αν έχω low κόρο

Η R_E υπάρχει για να έχουμε γρήγορη απόσυρση φορτίου Για το T₄ δεν υπάρχει R_E γιατί το T₄ είναι συσχετισμένο στην ενεργή περιοχή

Η ύπαρξη της διόδου ανεβάσει την τάση για να είναι εναλλακτικά ενεργά τα τρανζίστορ T₄ και T₃.

Πολύ μικρά ανάστροφα ρεύματα από το T₁ μπορεί να καταστεί ικανά να κάνει το T₂ να έχει

$\frac{I_C}{I_B}$ $\left\{ \begin{array}{l} \rightarrow \text{αν είναι ίσο με } \beta \text{ τότε είναι στην ενεργή περιοχή} \\ \rightarrow \text{αν είναι μικρότερο του } \beta \text{ τότε είναι στον κόρο} \end{array} \right.$

ΣΟΣ "TTL" όλα τα κυκλώματα

"Οι Schottky TTL είναι πιο γρήγορες από τις απλές TTL"
Το αν έχει το κρατάμε στο ίδιο της ενεργό.

LS TTL ΣΟΣ

Ποια είναι γενικότερη αρχή; Τι γίνεται με τις αντιστάσεις; Τι κάνουν τα γραμφοεκκασμένα τμήματα;

Όσα θυμάσαι μας δίνει να κάνουμε είναι σε σχέση με το συβόλαιο TTL.

Βασικό κυκλώμα πυλός ECL (OR/NOR) "SOS"

Μας δίνεσαι ένα κύκλωμα με CMOS και μας φέρεις να βρεις ποσέ margins

CMOS αντιστροφέας "SOS" Το είχε βάλει πέφτει απλά και γέρας
εκέφτεσαι να το βάλει

Δυναμική λογική { Προεκτίμηση, μειονεκσία
Ψευδο-CMOS

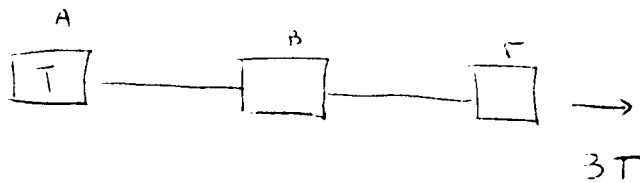
Λογική με πύλες διάδοσης (δεν έχουμε κώρι)

Μνήμες

1) Registers → Τι είναι; Που χρησιμοποιούνται;

2)

Διαχείριση: Όταν έχω μια μεγάλη επεξεργαστική διαδικασία, που κατ'από ένα αρχό πορτί.



Μας δίνει ένα εγχειρίδιο για επεξεργασία. Όταν περιμένει η επεξεργασία A παύει στο B και το A έχει μείνει κενό.

Εφαρμόζουμε κώδια φρέιβινγκ. Βάζουμε καταχωρητές ανάμεσα σε εσάδια.

Όταν τα κυκλώματα είναι απασχολημένα απασχολημένα.

Κώδικας → αρχή περιόδου αρίκων (registers)

Σταμάτα να φέρεις

Περιμένει καταχώριση/Αντικείμενο πορτί/Διαχείριση

Οα συγκρίσεις μας δίνει να κάνουμε είναι σε σχέση με το
απόδοση TTL.

Βασικό κύκλωμα πυλός ECL (OR/NOR) "SOS"

Μας δίνεται ένα κύκλωμα με CMOS και μας ζητείται να βρούμε
τα noise margins

CMOS αντιστροφέας "SOS" Το είχε δώσει πέρυσι αλλα και θέλει
ελέγξεσαι να το βάλει

Δυναμική ροπή & Πρεσβετήματα, μειονεκτήματα
Ψευδο-CMOS

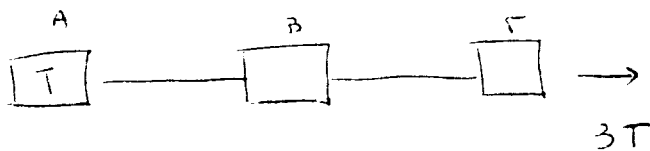
Λογική με πυλές διάδοσης (δεν έχουμε κώδικα)

Μηνες

1) Registers → Τι είναι; Που χρησιμοποιούνται;

2)

Διοχέτευση: Όταν έχω μια μεγάλη επεξεργαστική διαδικασία, που καί
από ένα αρχό ρολόι.



Μπορεί να είναι για επεξεργασία. Όταν σβήνει η επεξεργασία
από A πάλι στο B και στο A έχει μείνει κενό.

Εφαρμόζουμε ουσία ριζοβολία. Βάζουμε καταχωρητές ανάμεσα
στα δίκτυα.

Όλα τα κυκλώματα είναι συνεχώς απασχολημένα.

Κώδικας → χρήση περιθωσίων υλικών (registers) ↓

Ταχύτητα αυξάνεται

Περιθώρια κατανάλωσης / Αποζημιώνη παρατηρήσεις

πώς δεδομένα βγαίνει σε 3T και τα επόμενα ανά T

σεχυνή ringing μπορεί να χρησιμοποιηθεί για σεχυνή low-power
απὸ ὅταν απομονώνουμε ἓνα φήμα, κερδίζουμε ἐνέργεια
που δὲν χρειαζόμαστε.

συμπεριφορὰς ἢ καθε μὴν;

για τὴν χρῆση τοῦ Sense Amplifier;

ἐνική ἀνάπτυξη τοῦ πῶς λειτουργεῖ ἢ καθε μὴν.

πρώτο δεδομένο δίνει GE 3T και τα επόμενα ανά T

σεχική $\rho_{\text{ref}}(k)$ μπορεί να χρησιμοποιηθεί για σεχική low-power
εί όταν απομονώσουμε ένα φήμα, κερδίζουμε ενέργεια
που δεν χρειαζόμαστε.

να χρησιμοποιείται η κάθε μνήμη;
να η χρήση του Sense Amplifier;
νική ανάλυση του πώς λειτουργεί η κάθε μνήμη.