

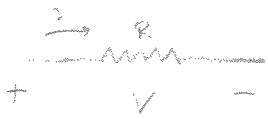
ΨΗΦΙΑΚΑ

ΗΛΕΚΤΡΟΝΙΚΑ



1 ΕΙΣΑΓΩΓΗ

1.1 Νόμος Ohm



- Το ρεύμα ρέει από το + στο -
- Ισχύει $V = I \cdot R$
- Η τάση V είναι μία διαφορά δυναμικού

1.2 Κυκλώματα

- Σε ένα κύκλωμα δεν γίνεται να υπάρχει τάση μεγαλύτερη της πηγής και τάση μικρότερη της γείωσης. Τάση αναφοράς είναι συνήθως η γείωση και έχει τιμή 0 Volt.

- Συμβολίζουμε $\uparrow = \text{πηγή}$. Για παράδειγμα



- Με \odot αφοδηλώνουν την εναρμονισμένη τάση

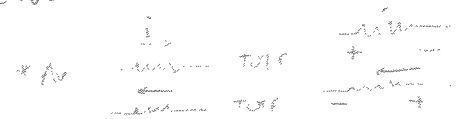
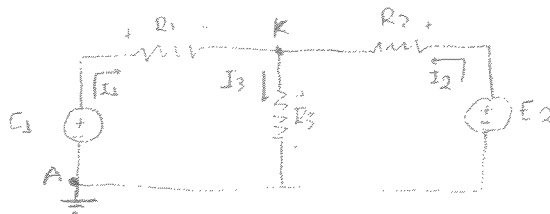
- Ο ρυθμός μεταβολής ενέργειας $\frac{dw}{dt} = \frac{dw}{dq} \frac{dq}{dt} = V \cdot i$

1.3 Κανόνες Kirchhoff

- KCL Το άθροισμα των ρευμάτων που μπαίνουν σε έναν κόμβο ισούται με το άθροισμα των ρευμάτων που βγαίνουν από τον κόμβο αυτόν.

- KVL Το άθροισμα των τάσεων σε κλειστή διαδρομή είναι 0

π.χ.



! Το ρεύμα πάντα βγαίνει από το + της πηγής και μπαίνει προς το -

Από ΚΚΛ στο Κ έχω $I_1 + I_2 = I_3 \Leftrightarrow I_1 + I_2 - I_3 = 0$

! Στον ΚVL βάζω το αδιάθετο πρόσημο από αριστερά που βγαίνει και το έρθω

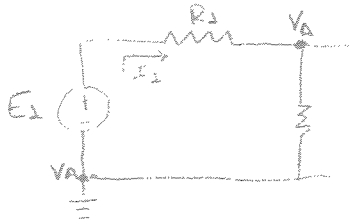
Αρχ $E_1 - V_1 - V_3 = 0 \Leftrightarrow E_1 - I_1 R_1 - I_3 R_3 = 0$

$E_2 - V_2 - V_3 = 0 \Leftrightarrow E_2 - I_2 R_2 - I_3 R_3 = 0$

$E_1 - I_1 R_1 + I_2 R_2 - E_2 = 0$

• Μέγιστος Κανόνας Kirchhoff

Ίδιος με τον KVL με την διαφορά πως δεν χρειάζεται κλειστή διαδρομή.



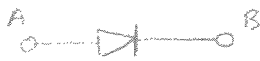
Για παράδειγμα, εδώ ξέρω πως $V_A = 0$ και βρίσκω την V_A

$$\text{Από Μ.Κ.Κ: } V_A + E_1 - I_1 R_1 = V_A$$

ωστόσο, ανεξάρτητα της διαδρομής, υπερχρησιόσι.

1.4 Δίοδος

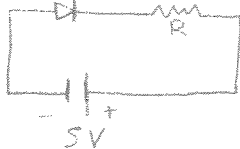
Η δίοδος είναι ένα σταθερό με πολικότητα, δηλαδή έχει διαφορετική συμπεριφορά ανάλογα με την τάση που της εφαρμόζεται.



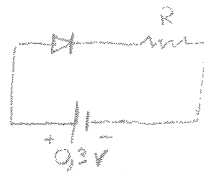
Αν $V_{AB} \geq 0,7$ η δίοδος αγεί και παρατηρείται πάλι της με πτώση τάσης $V_B = -0,7V$

- $V_{AB} = 0,6$ τότε οριάζει αγεί
- $V_{AB} < 0,6$ τότε δεν αγεί και συμπεριφέρεται ως ανοικτό κυκλώμα.

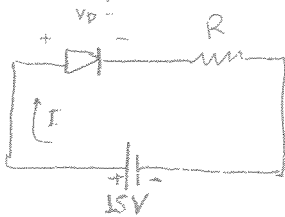
π x



Η δίοδος δεν αγεί γιατί έχει αρνητική τάση & είναι ανοικτό κυκλώμα



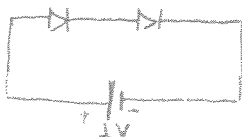
Η δίοδος δεν αγεί γιατί έχει μικρή τάση



Εδώ αγεί. Από KVL $15 - V_D - IR = 0$

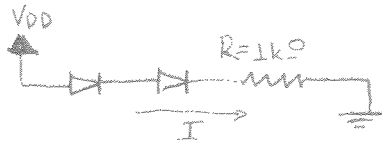
$$\Leftrightarrow 15 - 0,7 - IR = 0$$

$$\Leftrightarrow IR = 14,3V$$



Εδώ η πρώτη δίοδος αγεί αλλά η δεύτερη όχι. Άρα, συνολικά, το μονοπάτι δεν αγεί

Ασκ 1.1



Αν $V_{DD} = 2V$ τότε $I = ?$

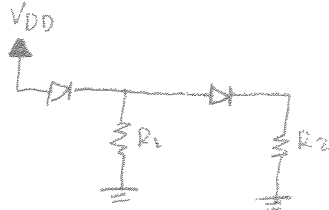
Αν: Έχω $V_{DD} = 2$ και λόγω των 2 διοδών χρειαζόμαστε 1.4.

Άρα $V_{DD} - V_D - V_D - IR = 0 \Rightarrow IR = 0.6 \Rightarrow I = \frac{0.6}{R}$

Μεθοδολογία

- 1) Αγνοώ κατά προσέγγιση
- 2) Βρίσκω κατά προσέγγιση
- 3) Πάω σε κτλ για να απαλοχιστώ από τα λάθη;

Ασκ 1.2

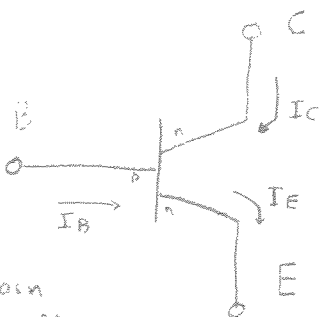


Τι συμβαίνει αν $V_{DD} = 1V$ και αν $V_{DD} = 2V$

Αν: Αν $V_{DD} = 1V$ γρήγορα το πρώτο βρονόφι

Αν $V_{DD} = 2V$ τότε αγνοώ και τα δύο βρονόφια

1.5 BJT Transistor



Τα τρανζίστορ είναι μία βαθμίδα ρεφιντος που ελεγχεται στο αμλο
Είναι ωω να βτιοχεται από 2 διοδους.

Εχουμε 3 καταστάσεις, που θα τις δούμε παρακάτω

B = Base, βασισ
C = Collector, συλλέκτης
E = Emitter, εκπομπός

1) Αν $V_{BE} < 0,6V$ τότε το τρανζίστορ είναι σε **ΑΠΟΚΟΠΗ**

Αυτο σημαίνει πως η BE δώ "θραύ", άρα $i_B = i_E = i_C = 0$.

2) Αν $V_{BE} \geq 0,7V$ τότε είναι αχτίφο και:

α) Αν $V_{CB} > 0 \Rightarrow V_C > V_B$

τότε το τρανζίστορ βρίσκεται στην ενεργό περιοχή:

Εδώ ισχύει $V_{BE} = 0,7V$ και $I_C = \beta I_B$, όπου $\beta = 50$

και $I_E = I_B + I_C = (\beta + 1) I_B$

β) Αν $V_{CB} < 0 \Rightarrow V_C < V_B$

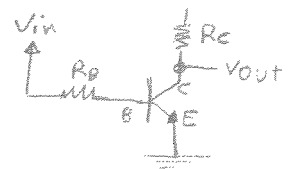
Εδώ έχουμε $V_{BE} = 0,7$ ή $0,8$ (βαλά σαν κοπό)

$V_{CE} = 0,2$ ή $0,1$

τότε βρίσκεται στον **ΚΟΠΟ**

και το $i_C = i_C, \text{max}$ είναι ορίκκι σταθερό

As δοσε τωρα μερικα ηρωματα για τα BST



• Όταν $V_{BE} < 0,6 \Leftrightarrow V_i < 0,6$ τότε αποκλινει.

Εφαρμόζοντας μερικα Κιρχhoff $V_{CC} - I_C R_C = V_{out} \Leftrightarrow V_{CC} = V_{out}$

• Όταν $V_{BE} > 0,7 \Leftrightarrow V_i > 0,7$ τότε

απο Μ.Κ.Κ. $V_{in} - I_B R_B - V_{BE} = 0 \Leftrightarrow V_{in} - 0,7 = I_B R_B \Leftrightarrow I_B = \frac{V_{in} - 0,7}{R_B}$

Μπορω να προσδιοριω το $I_C = \beta I_B$

Αρα τωρα απο Μ.Κ.Κ. $V_{CC} - I_C R_C = V_{out}$

Συνεπως οσο αυξανα το V_{in} , αυξανα το I_B , αυξανα το I_C , μειωνεται το V_{out}

• Όταν συνεχισω να αυξανω το V_{in} τοτε σε μια σημει φτανω σε οριακη κατασταση, δηλαδη στην μεταβαση απο την ενεργο περιοκη στο κορο.

Εδω το I_C δει μεγαλωνει αλλο. Στην οριακη αυτη περιπτωση ισχυουσ και οι ερωσεις αυτ ενεργου και τω κορο. Αρα εκω:

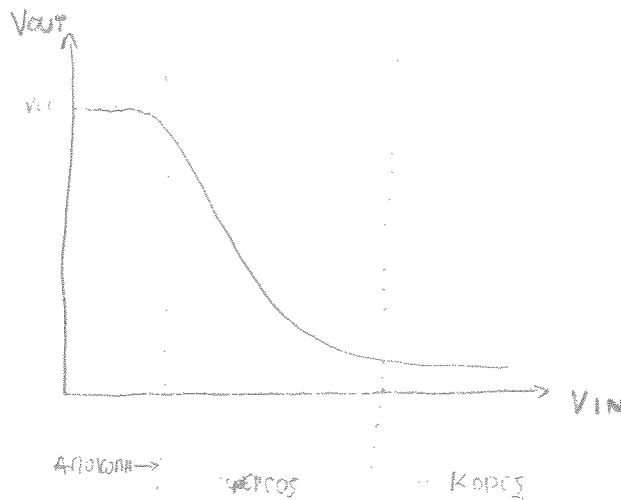
Κορο $V_{CE} = V_{CE, SAT} = 0,2 \text{ V}$

Ενεργος $I_C = \beta I_B$

Όταν προσε πιο βαθυ του κορο η $I_C = \beta I_B$ σταταστικα ισχυει, οτω η V_{CE} παραμενει σχεδω σταθερη

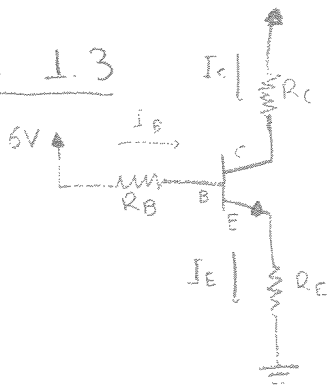
Απο Μ.Κ.Κ. ισχυει $V_{out} - V_{CE} = 0 \Leftrightarrow V_{out} = V_{CE, SAT} = 0,2$

Αρα τωρα μπορω να δωω το διαγραμμα $V_{in} - V_{out}$



Ασκ 1.3

$$R_B = 1 \text{ k}\Omega, R_C = 4,7 \text{ k}\Omega, R_E = 3,3 \text{ k}\Omega, \beta = 50$$



Σε τι κατάσταση βρίσκεται το τρανζίστορ;

Υπόθεση (1)

Αν ξεκινήσουμε την να δώσω ως το τρανζίστορ άγει ή όχι. Υποθέτω πως άγει, συνεπώς $V_{BE} = 0,7$. Από εκκωτικό ΜΚΚ $6 - I_B R_B - V_{BE} - I_E R_E = 0$ (1)

Εδώ έχω 2 αγνώστους I_B, I_E . Από χροίση και άλλες σχέσεις:

Υπόθεση (2)

Υποθέτω πως το τρανζίστορ βρίσκεται στην ενεργό περιοχή:

$$\text{Γόχως } I_C = \beta I_B, \text{ άρα } I_E = I_B + I_C = (\beta + 1) I_B \quad (2)$$

$$\text{Άρα } \left. \begin{array}{l} (1) \\ (2) \end{array} \right\} \Rightarrow \dots \text{ λύσω σύστημα } \dots \Rightarrow \begin{array}{l} I_B = 0,031 \text{ mA} \\ I_E = 1,581 \text{ mA} \\ I_C = 1,55 \text{ mA} \end{array}$$

! Αν το I_B μας έδινε αρνητικό, τότε η Υπόθεση 1 ήταν λάθος και το τρανζίστορ βρίσκεται στην απόκοπή.

Συμφωνή με τα πρώτα που βρήκατε υπολογίσατε τώρα:

$$V_B = 6 - I_B R_B \leftarrow V_B = 5,969 \text{ V}$$

$$V_C = 10 - I_C R_C \leftarrow V_C = 2,715 \text{ V}$$

Άρα $V_C < V_B$, συνεπώς η Υπόθεση (2) είναι λάθος και βρισκόμαστε στο κόρο.

Στον κόρο είχαμε πως το $I_C = I_{C, \text{max}}$, ~~από~~ σταθερό κ' ανεξαρτήτου του I_B

Οπ διαλέξαμε στην οριακή στιγμή που γίνεται η μεταβολή από ενεργό \rightarrow κόρο.

$$\text{Γόχως } I_{C, \text{max}} = \beta I_B \text{ (χω ενεργό)} \quad V_{CE} = V_{CE, \text{SAT}} = 0,2 \text{ (2ος κόρος)}$$

$$\left. \begin{array}{l} \text{ΜΚΚ: } 10 - I_C R_C - 0,2 - I_C R_E = 0 \\ \text{ΜΚΚ: } 6 - I_B R_B - 0,7 - I_C R_E = 0 \end{array} \right\} \begin{array}{l} I_C = \beta I_B = 50 I_B \\ \Rightarrow \end{array}$$

$$\rightarrow I_B = 0,019 \text{ mA}$$

$$I_C = I_{C, \text{max}} = 0,95 \text{ mA}$$

$$I_E = 0,969 \text{ mA}$$

2 ΛΟΓΙΚΕΣ ΜΕ ΤΡΑΝΣΙΣΤΟΡ

2.1 Εισαγωγικά

Noise Margins

Τα κωρυφαία/πόδια της Θ παίρνουν εφόδους και θα είναι εφόδους υπο των κορφών τάσεων. Για να ελαχιστοποιήσουμε την επίδραση του θορύβου,

ορίζουμε: $V_{O,H}$ = την τάση που βγαίνει ως εφόδο High η πύλη μας

$V_{I,H}$ = την τάση που αναγνωρίζεται ως εφόδο High η πύλη μας

$V_{I,L}$ = την ταχιστάτη τάση που αναγνωρίζεται ως εφόδο Low η πύλη μας

$V_{O,L}$ = την τάση που βγαίνει ως εφόδο Low η πύλη μας



Αρα έχουμε περιθώριο θορύβου $NM_H = V_{O,H} - V_{I,H}$

$$NM_L = V_{I,L} - V_{O,L}$$

Οι τάσεις $V \in \{V_{I,L}, V_{I,H}\}$ είναι λοιπόν θορύβος και δεν αναγνωρίζεται ούτε ως 0 ούτε ως 1.

Fan Out

Πόσες πύλες μπορεί να οδηγήσει η πύλη μας.

Ορίζεται ως $FO_H = \frac{I_{O,H}}{I_{I,H}}$, $FO_L = \frac{I_{O,L}}{I_{I,L}}$ και $FO = \min\{FO_H, FO_L\}$

Ανατροπή Ενέργειας Περιοχή

$$\text{Αν } V_B < V_E \Rightarrow V_{BE} < 0$$

Μια επιπλέον περιοχή του τρανζιστορ όπου λειτουργεί σαν την ενεργό, αλλά ο εκπομπός και ο συλλεκτης αλλάζουν ρόλους. Ισχύει $I_E = \beta_R I_B$, $\beta_R = 1/50$

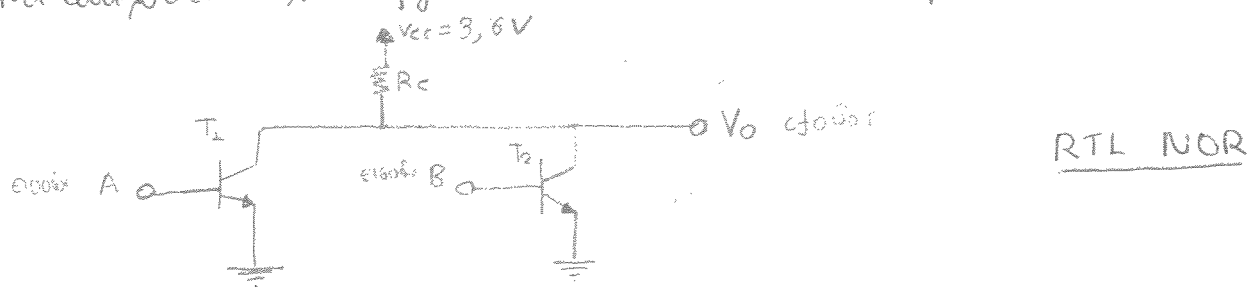
CUT-IN

Η οριακή κατάσταση όπου το τρανζιστορ αρχίζει να ηγείται από την αποκλειστική ενεργό, αλλά ακόμα $I_B = 0$. Ισχύει τότε $V_{BE, \text{cut-in}} = 0,5 \text{ V}$

ON Η απροσδοκώμενη οριακή περίπτωση όπου το τρανζιστορ αρχίζει να ηγείται από τον κορμό στην ενεργό περιοχή. Ισχύει $V_{BE, \text{on}} = 0,7 \text{ ή } 0,8 \text{ V}$

2.2 RTL (Resistor-Transistor Logic)

Να αναλυθεί η λειτουργία της νόδης RTL που παρουσιάζεται



Αν: $A = B = 0\text{ V}$, δηλαδή οδηγούσε με χαμηλή τάση.

Τότε τα T_1, T_2 δεν αγούν.

Άρα από Μ.Ν.Κ.: $V_{CC} - I_C R_C = V_o \iff V_o = V_{CC}$

Άρα ως εξόδo έχουμε το λογικό 1

Αν $B = 1$ (λογικό), τότε το T_2 αγεί

Το T_2 δεν έχει αντίσταση για να κυριολόγησε το ρεύμα, άρα έλ έχει εξόδo πρώτο, άρα ολ οδηγείται στον κορo.

Έχει, $V_{CE} = 0,2\text{ V}$. Άπο Μ.Ν.Κ.: $V_o - V_{CC} = 0 \iff V_o = 0,2\text{ V}$

Άρα ως εξόδo έχουμε το λογικό 0

Αν $A = 1$, ή $A = B = 1$ τότε κω ελw έχουμε $V_o = 0$

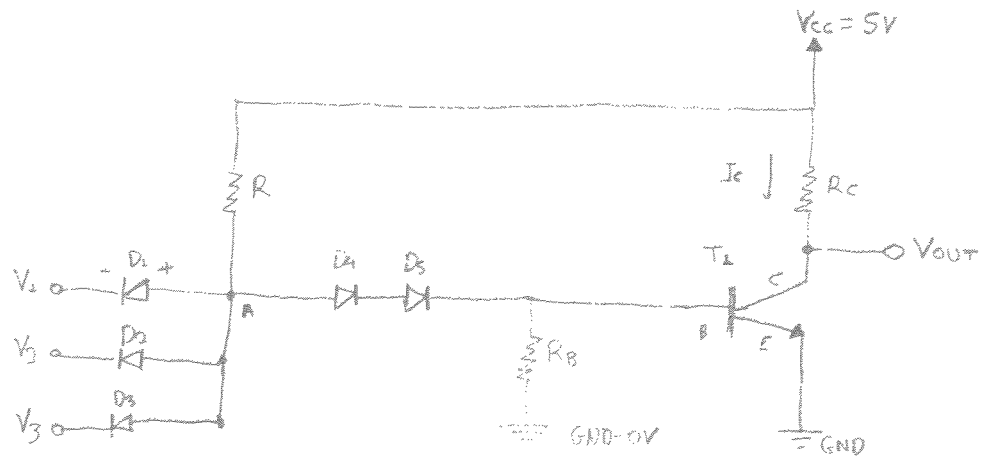
Άρα βλέπω πως

A	B	V_o
0	0	1
0	1	0
1	0	0
1	1	0

Συνεπώς η νόδη είναι NOR

2.3 DTL (Diode-Transistor Logic)

• Να αναλυθεί η λειτουργία της παρακάτω DTL πύλης.



DTL NAND

• Αν τουλάχιστον ένας εισόδος είναι LOW (0,2V ή και λιγότερα, π.χ 0V)

Εστω η $V_1 \approx 0,2V$. Τότε ~~πύλη~~ ο εισόδος D_1 θα αγει και από ΜΑΝΚ

$$\text{έχω } V_1 + D_1 = V_A \Leftrightarrow V_A = 0,9V$$

Αυτή η τάση δεν αρκεί για να γίνει αγώγιμο το πυκνωτήρι $D_4 \rightarrow D_5 \rightarrow T_1$, άρα το T_1 είναι σε απόκοπή.

Συνεπώς από ΜΑΝΚ: $V_{CC} - I_C R_C = V_{OUT} \Leftrightarrow V_{OUT} = 5V$

• Αν $V_1 = V_2 = V_3 = \text{HIGH} = 5V$

Τότε οι D_1, D_2, D_3 δεν αγωγούν. Η τάση όπως V_{CC} αρκεί για να γίνει το πυκνωτήρι $D_4 \rightarrow D_5 \rightarrow T_1$ αγώγιμο όλο, και το T_1 οδηγείται σε κορυφή.

Άρα έχω $V_A - V_{D_4} - V_{D_5} - V_{BE} = 0 \Leftrightarrow V_A = 2,2V$

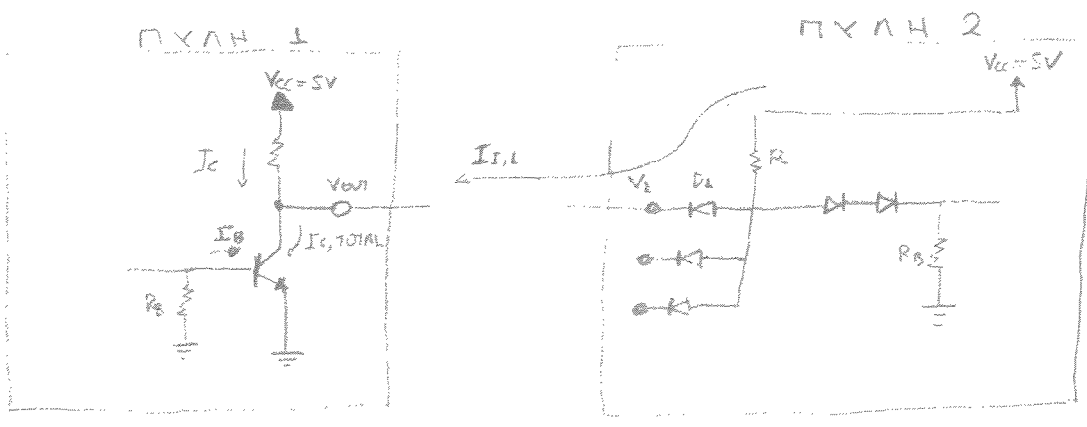
Επίσης $V_{CE} = V_{CE, SAT} = 0,2V \Leftrightarrow V_{OUT} = 0,2V$

Άρα η πύλη λειτουργεί

V_1	V_2	V_3	V_{OUT}
0	1	1	0
else			1

η οποία είναι η αληθινή NAND

Θα εξετάσουμε τώρα την οδηγιακή ικανότητα της NAND πύλης:



- Αν $V_{out} = HIGH = 5V$ τότε το D1 δεν αγει και δεν υπάρχει κάποιο ρεύμα. Συνεπώς δεν υπάρχει $I_{i,L}$ και μπορούν θεωρητικά να οδηγηθούν όλα τα πύλες NAND
- Αν $V_{out} = LOW = 0,2V$ τότε το D1 αγει, αρα υπάρχει ρεύμα $I_{i,L}$ που ηγείται απο την V_i στην V_{out} .

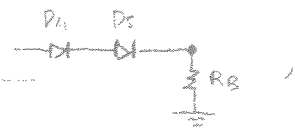
Αρα $I_{c,TOTAL} = I_{c,SAT} + N \cdot I_{i,L}$, οπου N είναι ο αριθμος πύλων που οδηγει η πύλη 1 (εφ LOW)

Για να ανακίθει οπως το τρανζιστορ της πύλης 1 να βρισκεται στο κορο, πρεπει $\beta I_B \geq I_{c,TOTAL} = I_{c,SAT} + N I_{i,L}$

$\Leftrightarrow N \leq \dots$ και ετσι βρισκωμε το F_{LOW}

Συνεπως $F_0 = \min \{ \infty, F_{LOW} \} = F_{LOW}$

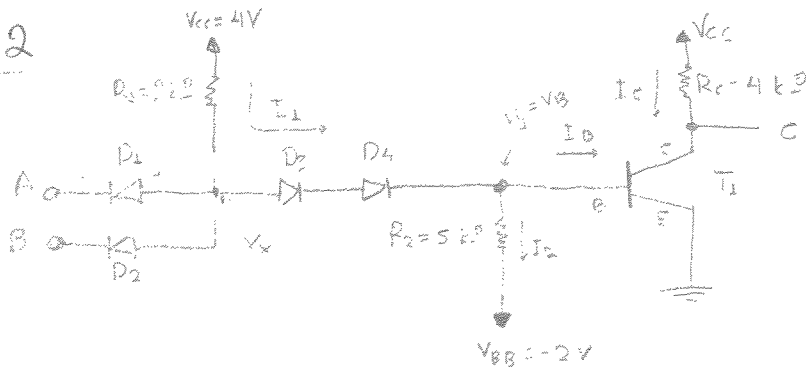
• Ποιος ο ρολος του μονοπατιου



Το μονοπατι αφο δεν επηρεαζι την λειτουργια του κυκλωματος. Αντιθετα, καθοριζι την ταχοτητα, το F_0 και γενικωτα χαρακτηριςτικω της πύλης.

Ασκ 1, σει 2

† Ασκ. 2



Ανάλυτε την λειτουργία της πύλης.

Αν:

- Αν $A = LOW$ ή $B = LOW = 0V$ → αν $V_{A0} = 0,2V$, $V_X = 0,9V$ αντίθετα

Εάν $V_A = 0V$. Τότε η D_1 αγει $V_X - V_A = 0,7V \Rightarrow V_X = 0,7V$ ή τανι
αση δει αρκεί για να γίνει αγόιστο το μονοπάτι $D_3 \rightarrow D_4 \rightarrow \bar{1}$, αρα το T_1
ειναι σε αποκοπή Συνηως $V_C = V_{CC} = 4V \rightarrow HIGH$

* Αρα $0,7 - V_{D3} - V_{D4} = V_Y \Rightarrow V_Y = -0,7 = V_B \Rightarrow αποκοπή$

- Αν $A = B = HIGH = 4V$

Τότε οι D_1, D_2 δει αγου. Τωρα τα D_3, D_4 δει αγου και υποθετω πως το
 T_1 ειναι στον κορο. Αρα ΜΚΚ: $V_X - V_{D3} - V_{D4} - V_{BE, SAT} = 0 \Rightarrow V_X = 2,1V$

$$\left. \begin{aligned} \text{Αρα τωρα } I_1 &= \frac{V_{CC} - V_X}{R_1} = \frac{4 - 2,1}{2k} = 0,95mA \\ I_2 &= \frac{V_B - V_{BB}}{R_2} = \frac{0,7 + 2}{5k} = 0,54mA \end{aligned} \right\} I_B = I_1 - I_2 \Rightarrow I_B = 0,41mA$$

Οπως αυφανερε, η υποθεση πως το T_1 αγει ειναι σωστη, αρα εκωρετα βαιου.

Οι δει τωρα αν ειναι οτως στον κορο. Αν οτως ειναι, τότε $V_{CE} = 0,2V$ και

οωσως $I_{C, SAT} = \frac{V_{CC} - V_{CE, SAT}}{R_C} = \frac{4 - 0,2}{4k} \approx 1mA$

Συνηως $\beta I_B = 50 \cdot 0,41 = 20,5mA > 1mA = I_{C, SAT}$, αρα οτως το T_1
βρισκεται στον κορο.

Συνηως $V_{CC} - V_{CE, SAT} = 0,2$ αρα $V_{out} = 0,2 = LOW$

Αρα το κυκλωμα υλοποιει την
συμπεριβη NAND

A	B	C
0	1	1
0	0	1
1	0	1
1	1	0

Ασκ 3, set 2 Για την προηγούμενη λύση βρείτε τω πρώτη καταπόνηση ισχύος

Απ: Είναι $P = IV/I$, άρα εδώ $P = P_{CC1} + P_{CC2} + P_{BB}$

• Όταν $V_{out} = LOW$ υπολογισμός $I_{L1} = 0,95 mA$, $I_{L2} = 0,54 mA$, $I_C = 1 mA$

$$\text{Άρα } P_{LOW} = 4(0,95 + 1) + (+2) 0,54 = 8,78 mW$$

• Όταν $V_{out} = HIGH$

αφού $V_X = 0,7$ τότε $I_{R1} = \frac{4 - 0,7}{2k} = 1,65 mA$

$V_B = -0,7$ άρα $I_{R2} = \frac{-0,7 - (-2)}{5k} = 0,26 mA$

Άρα $P_{HIGH} = 4 \cdot 1,65 + 2 \cdot 0,26 = 7,12 mW$

Άρα $P = \frac{P_{LOW} + P_{HIGH}}{2} = 7,95 mW$

Ασκ 5, set 2 Για την προηγούμενη λύση να προσδιορίσω τα Nominal margins και το FO

Απ: Από την μέχρι τώρα ανάλυση βρήκαμε πως $V_{OH} = 4 V$ και $V_{OL} = 0,1 V$
(βασικά στον κορμό)

• Υπολογισμός $V_{I,L}$

Η ελάχιστη τιμή στην είσοδο που γίνεται αποδεκτή ως είσοδος LOW, και συνεπώς στην είσοδο να έχω HIGH. Άφου έχω HIGH στην είσοδο, το T_1 είναι σε αποκοπή. Όταν το T_2 πάει να φύγει από την αποκοπή και να αρχίσει να ημιάγει στην ενεργό, τότε η είσοδος θα αρχίσει να ημιάγει από HIGH σε LOW.

Στην οριακή αυτή κατάσταση, που αναφέρεται CUT-IN, ισχύει $V_{BE, CUT-IN} = 0,5 V$

Συνεπώς ΜΚΚ: $V_A + V_{D1} - V_{D2} - V_{D3} - V_{D4} - V_{BE, CUT-IN} = 0 \Rightarrow V_A = 1,2 V = V_{I,L}$

• Υπολογισμός $V_{I,H}$

Η ελάχιστη τιμή που εφαρμόζεται ως είσοδος HIGH, και συνεπώς στην είσοδο LOW.

Άρα εδώ είμαστε στην οριακή περίπτωση όπου οι D_3, D_4, T_1 ^{κατάσταση ON} είναι και η D_1 αρχίζει να αμείοριακός.

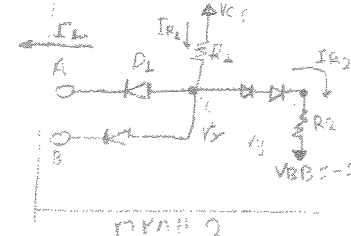
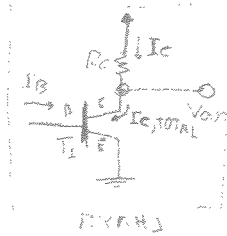
Άρα $V_A + V_{D1} - V_{D2} - V_{D3} - V_{BE, ON} = 0 \Rightarrow V_A = 1,4 = V_{I,H}$

Άρα $NM_H = 4 - 1,4 = 2,6 V$

$NM_L = 1,2 - 0,1 = 1,1 V$

• Υπολογισμός F_{OH}

Όταν $V_{out} = HIGH = 4V$, τότε η D_1 δαμάζει.
 Συνεπώς, δεν υπάρχει καμία ροή ρεύματος
 αναφερόμενη στις 2 πύλες, οπότε $F_{OH} = +\infty$



• Υπολογισμός F_{OL}

Εδώ $V_{out} = LOW = 0,1V$, άρα η D_1 αγει και $V_X - V_{D1} = V_A \Rightarrow V_X = 0,7 + 0,1 = 0,8V$

Άρα $I_{R1} = \frac{4 - 0,8}{2k} = 1,65mA$, και $V_X - V_{D3} - V_{D4} = V_Y \Rightarrow V_Y = -0,6V$
 $I_{R2} = \frac{-0,6 + 2}{5k} = 0,2mA$, } $\Rightarrow I_E = I_{R1} - I_{R2} = 1,39mA$

Άρα το T_1 είναι στον κορμό άρα $I_C = I_{C,SAT} = \frac{4 - 0,2}{4k} \approx 1mA$

Άρα αν η πύλη 1 οδηγεί N πύλες, ισχύει $I_{C,TOTAL} = I_{C,SAT} + N I_E$

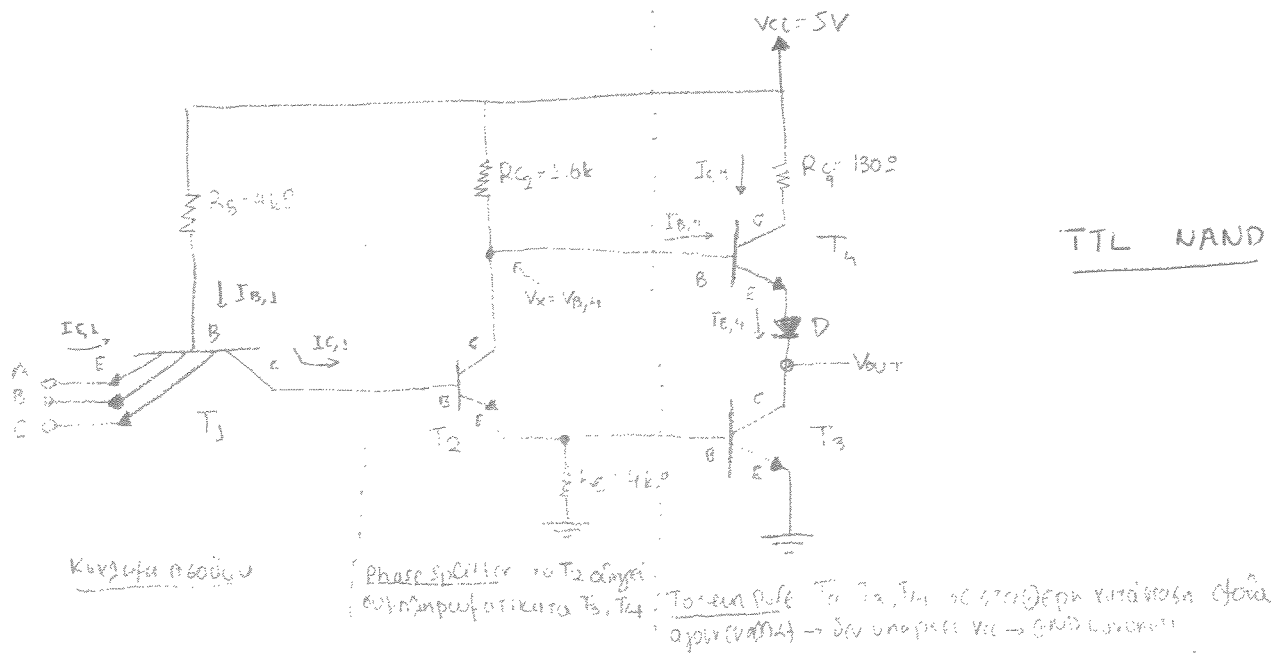
Για να είναι οφώς το T_1 στον κορμό, πρέπει $b I_B \geq I_{C,TOTAL} \Rightarrow \dots N \leq 8$

Άρα $F_{OL} = 8$

Συνεπώς $F_O = \min\{F_{OH}, F_{OL}\} = 8$

2.4 TTL (Transistor - Transistor Logic)

Να αναλυθεί η λειτουργία της πύλης TTL που παρουσιάζεται.



• Αν A ή B ή C = LOW = 0,2V

Τότε το T1 αγει και οδηγείται στον κορο. Συνεπώς $V_{CE,1} = 0,2$ που δίνει αρκετά για το T2. Άρα το T2 βρίσκεται σε ανοικτή. Το T3 οδηγείται επίσης προφανώς σε ανοικτή.

Υπάρχει αρκετή τάση ώστε το T4 και η D να βιώσουν οριακά και να αρκίσει να υπάρχει ρεύμα $I_{B,4}$, $I_{C,4}$ και $I_{E,4} = I_{B,4} + I_{C,4}$. Ομως αφού το V_{out} είναι χαμηλό και T3 σε ανοικτή, πρέπει $I_{E,4} \approx 0 \Rightarrow I_{B,4} = I_{C,4} \approx 0$.

Άρα από ΜΩΚ: $V_{CC} - I_{B,4} R_{C2} - V_{BE} - V_D = V_{out}$

$\Rightarrow V_{out} = 3,8V$, αφού $V_{BE,4}$, V_D σε οριακή αγωγή, ελέτο T4 είναι στην ενεργή περιοχή, αμέσως μετά την ανοικτή.

• Αν A=B=C = HIGH = 3,8V

Τότε το T1 υπερχειλά στην αντίστροφη ενεργή περιοχή, όπως E και C ανταλλάζουν ρόλους. Τοκωει $I_{E,1} = \beta R I_{B,1}$, $\beta R = 1/50$ και $V_{CE,1} = 0,7V$

Το $I_{C,1}$ αρκεί να φέρει σε κορεσμό το T2, και το $I_{E,2}$ αντίστοιχα να φέρει σε κορεσμό το T3. Άρα αφού T3 σε κορεσμό, $V_{CE,3} = V_{CE,sat} = 0,2$, άρα $V_{out} = 0,2V = LOW$

Για την τάση στην βάση του T4 έχουμε $V_x - V_{CE,2} - V_{BE,3} = 0 \Rightarrow V_{B,4} = 0,9V$
 Λογω όμως της D διασώζει το δυνατάτι T4 \rightarrow D σπρώχνει $V_{B,4} \geq 1,4V$, άρα το δυνατάτι δεν αγει και το T4 είναι σε ανοικτή.

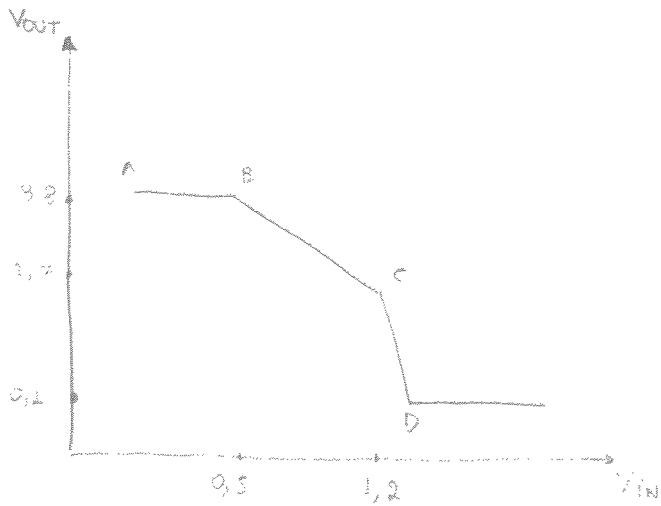
• Στοιχεία αχθώντες αποδοχών

Η $R_{C4} = 130\Omega \rightarrow$ πω άφο επιτρέπει ώστε το T4 να μεταβεί πιο γρήγορα από την ενεργή περιοχή στην ανοικτή, και έτσι η πύλη να γίνεται πιο γρήγορη.

Η R_E υπαρκεί για να εκφορτίζει γρήγορα το T3, και να πλημμυρίζει με κορο \rightarrow ανοικτό.

Η βύθος D αω δώ σπρώχνει τα $V_{B,4}$ σε ήταις γρηγο \rightarrow φορμάτω $V_{CC} \rightarrow V_{out} \rightarrow$ κακο αγω.

Χαρακτηριστική
~~Noise Margin~~ της TTL



Περίοχη Α-Β

Κατά τις αλλαγές LOW, T₁ κερδίζει, T₂, T₃: Ανοικτά

T₄ (αρχικά και τώρα) ανοικτά. Άρα V_{out} = 3,2

Σημείο Β

Εδώ V_{in} = 0,5 → V_{B,2} = 0,5 + V_{BE1,sat} = 0,5 + 0,2 = 0,7

Άρα το T₂ αρχίζει να κλείνει

Περίοχη Β-Γ

It V_{B,3} αρχίζει αλκοκί κλείνει

Σημείο C

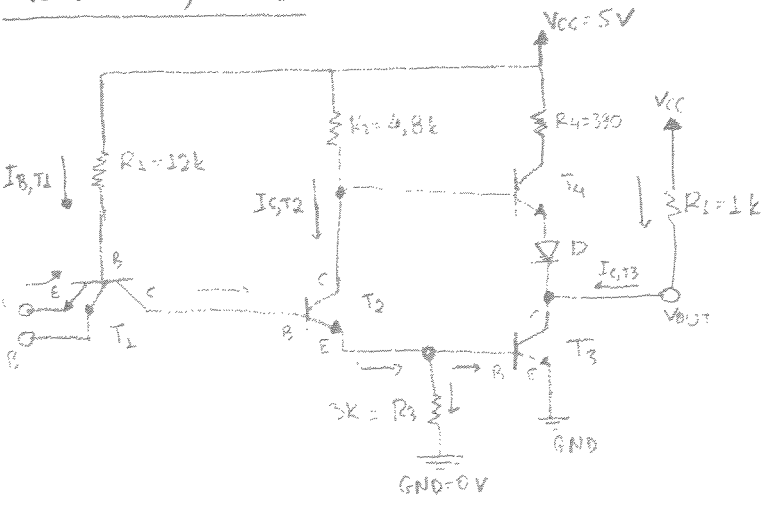
Εδώ V_{in} = 1,2 → V_{B,3} = 1,2 + 0,2 = 0,7 = 0,7 άρα

αρχίζει να κλείνει και το T₃

Σημείο D

Εδώ ανοικτά το T₄ και κλείνει V_{out} = V_{CE,sat} = 0,1

Άσκηση 6, σελ 2



Για εύκολο ψηλά, υπολογίστε τα βέλτιστα/πρώτατα κοίλων κττ.

$b = 30$ $b_R = 1/100$ $V_{BE} = 0,7V$

Απ: $V_A = V_B = HIGH \Rightarrow V_{BE} < 0 \rightarrow T_1$ αωατροφά κωλωμένο \rightarrow $V_{BC, T1} = 0,7V$
 $I_{E, T1} = b_R I_{B, T1}$
 $I_{C, T1} = (b_R + 1) I_{B, T1}$ (1)

Υποθέτω πως τα T_2, T_3 είναι στον κορο.

Αρα $V_{B, T1} - V_{BC, T1} - V_{BE, T2} - V_{BE, T3} = 0 \Leftrightarrow V_{B, T1} = 2,1V$

Τωρα $I_{B, T1} = \frac{V_{CC} - V_{B, T1}}{R_1} = \frac{5 - 2,1}{12k} = 0,24mA$

(1) $\Rightarrow I_{C, T1} = I_{B, T2} = (b_R + 1) I_{B, T1} = 1,01 \cdot 0,24 \approx 0,24mA$

Υποθέτω πως το T_2 είναι βεβωά στον κορο, αρα $V_{CE, T2} = 0,1V$

Εχω τωρα $V_{C, T2} - V_{CE, T2} - V_{BE, T3} = 0 \Leftrightarrow V_{C, T2} = 0,8V$ \rightarrow Σεσ απει για το όριφο $T_4 \rightarrow D$ αρα το T_4 βεβωά στον κορο

Αρα $I_{C, T2} = \frac{V_{CC} - V_{C, T2}}{R_2} = \frac{5 - 0,8}{4,8k} = 0,875mA$

* Πρηνται το T_2 είναι βεβωά στον κορο, αρα $b_F \cdot I_{B, T2} > I_{C, T2}$

Τωρα υπολογίω $I_{E, T2} = I_{C, T2} + I_{B, T2} = 0,24 + 0,875 = 1,115mA$

Υποθέτω πως το T_3 είναι στον κορο, αρα $V_{B, T3} = 0,7V$

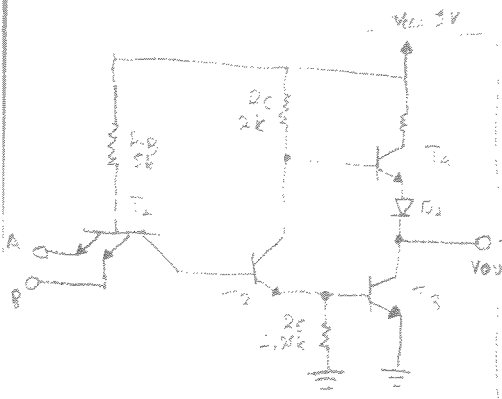
Αρα $I_{R3} = \frac{0,7}{5} = 0,23mA$ και $I_{B, T3} = I_{E, T2} - I_{R3} = 0,885mA$

Υποθέτω πως το T_3 είναι βεβωά στον κορο, αρα $V_{CE, T3} = 0,1V$

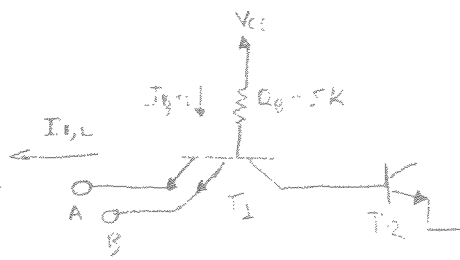
\rightarrow αρα τα T_2, T_3 και T_4 ηωα βεβωά στον κορο

Συνεως: $V_{CC} - I_{C, T3} R_L - V_{CE, T3} = 0 \Leftrightarrow I_{C, T3} = \frac{5 - 0,1}{1k} = 4,9mA$

Ασκηση 8, set 2



ΕΥΚΛΗ 1 (G1)



ΕΥΚΛΗ 2 (G2)

Να βρεθεί το FO της πύλης.

Αν:

- FOH Αν $V_{out} = HIGH$, τότε (υποθέτουμε πως όλοι οι κόμβοι της πύλης 2 είναι HIGH) το T_2 της πύλης 2 βρίσκεται στην αναστροφή ενεργία. Άρα το ρεύμα εκπομπής του T_1 , $I_{E,T1}$ εισέρχεται στην G2, το οποίο δεν επηρεάζει ποτέ το πρώτο κομμάτι. Άρα θεωρούμε $FOH = \infty$

- FO L Τώρα το T_1 της πύλης 2 είναι στο κορ. $V_{D,T1} = 0,9$

Στην πύλη 2 ισχύει:

$$I_{B,T1} = \frac{V_{CC} - V_{D,T1}}{R_B} = \frac{5 - 0,9}{5k} = 0,82 \text{ mA}$$

Άρα το T_2 της G2 σε ανοικτή, $I_{E,T1} = 0$

Άρα $I_{E,T1} = I_{B,T1} = 0,82 \text{ mA}$

Συνεπώς $I_{i,L} = 0,82 \text{ mA}$

- Στην πύλη 1: έχω T_3 και T_2 στο κορ και T_1 στην αναστροφή ενεργία. Με ανάλογη όπως σε προηγούμενες ασκήσεις μπορεί εύκολα να βρω $I_{B,T3} = 1,977 \text{ mA}$

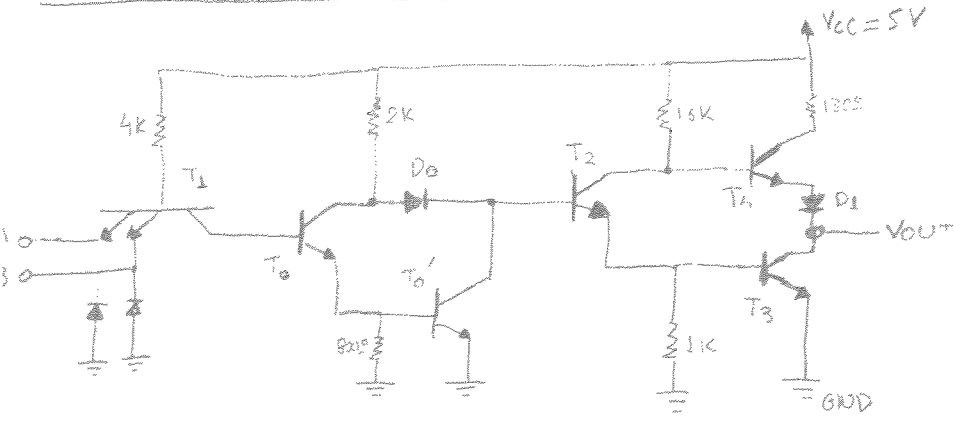
Στον ακριβέστερο T_3 , αν οδηγώτε N πύλες G2 εισέρχεται ρεύμα $N \cdot I_{i,L}$.

Άρα το T_3 πρέπει να βρίσκεται στο κορ, πρέπει $\beta_F I_{B,T3} \geq I_{E,T3}$

$$\Leftrightarrow \beta_F I_{B,T3} \geq N I_{i,L} \Leftrightarrow N \leq \dots = 48$$

Άρα το $FO = 48$

• Να προεβλεφθεί η λειτουργία των παρακάτω κυκλωμάτων.



TTL AND

• Αν A ή B = LOW

Τότε T1 στον κορμό. Άρα το $I_{C,T1}$ σιφικνέται πρὸς τὸ T1 σὲρα τὸ T2 στὴν ἀποκοπή.

Άρα τὸ T2' στὴν ἀποκοπή.

Υπάρχουν τώρα οἱ συνδέσεις καὶ γίνεται $V_{CC} \rightarrow D_0 \rightarrow T_2 \rightarrow T_3 \rightarrow GND$ αἰχμή.

Άρα D0 σὴνει, T2 στὸν κορμό, T3 στὸν κορμό.

Άρα T3 στὸν κορμό, $V_{CE,T3} = 0,2 \Rightarrow V_{out} = 0,2V = LOW$

Απὸ ΜΝΚ αἰω: $V_{C,T2} - V_{BE,T2} - V_{BE,T3} = 0 \Rightarrow V_{C,T2} = 0,9$. Άρα $V_{B,T4} = 0,9$.

Ὅπως αἰω δὲσ ἀρτὴ γὰνὰ σὴνέει T4 καὶ D1. Άρα τὸ T4 στὴν ἀποκοπή.

• Αν A = B = HIGH

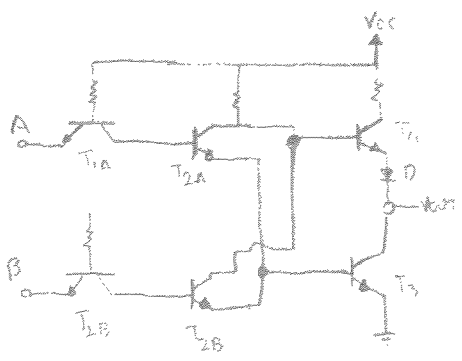
T1 στὴν ἀναστρόφι ενεργία. Άρα $I_{C,T1}$ εἰσέρχεται αἰω τὸ T1. Άρα T2, T2' στὸν κορμό,

Άρα T2' στὸν κορμό, $V_{C,T2} = 0,2 = V_{B,T2}$. Άρα T2 ἀποκοπή, Άρα T3 ἀποκοπή.

Τὸ T4, ὡπως καὶ στὴν NAND αἰω ὀρτὰκι. Απὸ ΜΝΚ: $V_{CC} - I_{B,T4} \cdot 1,6k - V_{BE,T4} - V_{D1} = V_a$

$\Rightarrow V_{out} = 3,8 = HIGH$

Άρα ἡ πύλη φέρει ἀποκοπή εἰς τὴν λογικὴ συνάρτηση AND

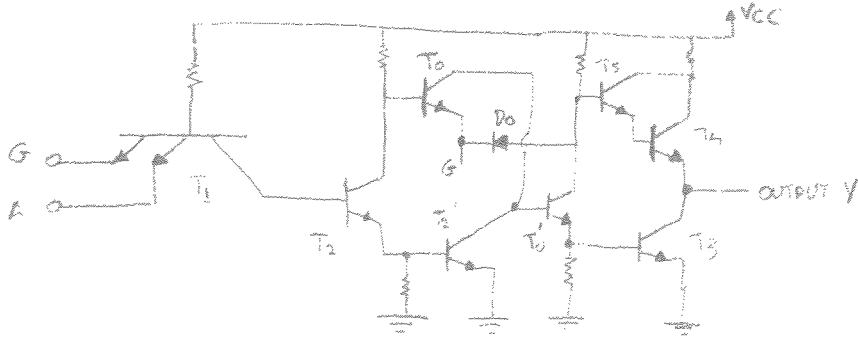


• Αν A ή B = HIGH Ἐἰτω ἡ A. τότε T1A στὴν ἀναστρόφι ενεργία. Άρα T2A στὸν κορμό. Άρα T3 στὴν ενεργία. Άρα ὡπως καὶ πρὶν, δὲσ ὑπάρχει ἀρτὴ ταβὴ γὰνὰ σὴνέει τὸ T4 $\rightarrow D$ καὶ δὲσ τὸν κορμό τοῦ T3, $V_{out} = 0,2V = LOW$

• Αν A = B = LOW Τότε T1A, T1B στὸν κορμό. Άρα T2A, T2B στὴν ἀποκοπή. Άρα T3 στὴν ἀποκοπή. Τὸ T4 ὡπως καὶ πρὶν αἰω ὀρτὰκι καὶ ὅθενως $V_{out} = 3,8 = HIGH$

Άρα ἡ πύλη φέρει ἀποκοπή τὴν NOR

• Να προεβλεφτεί η λειτουργία της παρακάτω κυκλώματος:



3-STATE TTL

Το G εδώ λειτουργεί ως control signal. Έχουμε:

Αν G = LOW τότε T_1 κορός. Άρα T_2, T_2' στην ανοικτή. Το T_0 είναι στον κορό, άρα I_C το εφορξεται, άρα το T_0 είναι στην ανοικτή. Αφού $G = LOW$, το μονοπάτι $V_{CC} \rightarrow D_0 \rightarrow G$ αγει, η διόδος βράζει, άρα $V_{B, T_5} = 0, T_{10, 2} = 0, 9$. Αυτή η τάση οφείλει να αραιώνεται επάνω στα T_5, T_4 , άρα T_5, T_4 σε ανοικτή. Συνεπώς η εφορξή είναι σε ανοικτή, άρα δεν οδηγείται ούτε σε LOW, ούτε σε HIGH. Αυτή την κατάσταση την αναφέρουμε υψηλή εφνεδία (HIGH-Z).

Αν G = HIGH και A = HIGH

Τότε T_1 στην αναστροφή ενέργια. Άρα T_2, T_2' κορός. Άρα και T_3 στην ανοικτή. Αφού $G = HIGH$ η διόδος D_0 δεν βράζει. Το μονοπάτι $V_{CC} \rightarrow T_5 \rightarrow T_4$ είναι τώρα σε θέση να αγει οριζικά, άρα $V_{BE, T_5} = V_{BE, T_4} = 0, 6$, συνεπώς $V_{out} = 3, 8 = HIGH$

Το T_0 είναι στην αναστροφή ενέργια. Άρα I_C εφορξεται, αλλά το απορροφά από το T_2' . Αφού T_2' στον κορό, T_0 στην ανοικτή.

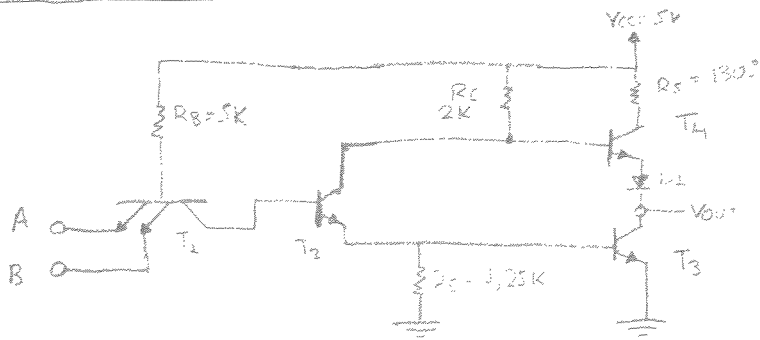
Αν G = HIGH και A = LOW

Το T_1 στον κορό. Άρα T_2, T_2' στην ανοικτή. Το T_0 στην αναστροφή ενέργια, το οποίο σε αυτή την περίπτωση οδηγεί το T_0 στον κορό. Άρα και το T_3 στον κορό. Αφού T_0 στον κορό $V_{C, T_0} = V_{B, T_5} = 0, 2 \rightarrow T_5, T_4$ ανοικτή. Άρα T_3 στον κορό $V_{out} = 0, 2 = LOW$

Άρα

A	G	Y
x	0	HIGH Z
0	1	0
1	1	1

Άσκηση 2, set 3



Να υπολογιστούν τα V_{OH} , V_{OL} , V_{IH} , V_{IL}
 και τα NM_L , NM_H , α

$V_{DS,ON} = V_{D,ON} = 0,6$

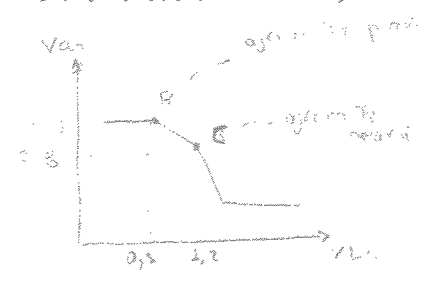
$V_{BE,SAT} = 0,8$

Απ: • V_{OL} Όταν $A = B = HIGH$ τότε T_1 αναστρέφει, T_2, T_3 βεβαιώνω κορο. \rightarrow T_4 ανασκοπεί
 Άρα $V_{OL} = 0,1V$

• V_{OH} Όταν A ή $B = LOW$ τότε T_1 κορο, T_2, T_3 ανοικτοί, $T_4 \rightarrow D_2$ just on
 Άρα $V_{out} = 5 - I_c R_c - V_{BE,SAT,T4} - V_{D_2,ON} = 3,8V$ Άρα $V_{OH} = 3,8$

• V_{IL} Προσδιορίζεται από τον τύπο όπου το ~~πρώτο~~ ^{κρίσιμο} αρχίζει για πρώτη φορά να δίνει σφάλμα HIGH. Άρα το T_3 έχει οριακά περάσει στην ανοικτοί, οπότε $V_{BE,T3} < 0,7$ και μπορούμε να πούμε πως $V_{BE,T3} = V_{BE,ON} = 0,6V$. Το T_2 συνεχίζει να έχει κλειστά, άρα $V_{BE,T2} = 0,7V$. Επίσης το T_1 έχει οδηγηθεί στο κορο, οπότε $V_{ce} = 0,2V$
 Άρα από ΜΑΚ: $V_{IL} + V_{ce,T1} - V_{BE,T2} - V_{BE,T3} = 0 \Rightarrow V_{IL} = 0,6 + 0,8 - 0,2 = 1,2V$

↑ Τα παραπάνω αν θεωρήσω πως το V_{IL} δίνεται όταν το T_3 περνά στην ανοικτοί
 Αν θεωρήσω πως το V_{IL} δίνεται όταν το T_2 περνά στην ανοικτοί (το T_3 είναι ήδη ανοικτοί)
 τότε $V_A + V_{ce,SAT,T1} - V_{BE,T2,ON} = 0 \Rightarrow V_A = 0,6 - 0,1 = 0,5 = V_{IL}$



Η 1^η περίπτωση (T_3 θεωρητικά ανοικτοί) αντικατοπτρίζεται σε σφάλμα C ενώ η 2^η (T_3 σε ανοικτοί, T_2 θεωρητικά ανοικτοί) " " " " B

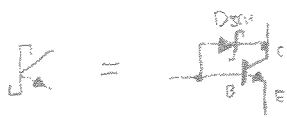
Η πιο σωστή λύση είναι να θεωρήσουμε το V_{IL} στο μέσο των $\{1,2, 0,5\}$
 Άρα το βέλτο $V_{IL} = 0,85V$

• V_{IH} Την πρώτη στιγμή που η είσοδος γίνεται LOW, το T_3 είναι στο κορο, το T_2 στο κορο και το T_1 στην αναστροφή κορο.

Άρα $V_A + V_{ce,T1} - V_{BE,T2} - V_{BE,T3} = 0 \Rightarrow V_A = 0,6 + 0,8 - 0,1 = 1,3 \Rightarrow V_{IH} = 1,5V$

Άρα $NM_L = 0,8 - 0,1 = 0,7$
 $NM_H = 1,3 - 1,5 = 2,3$

2.5 Schottky TTL

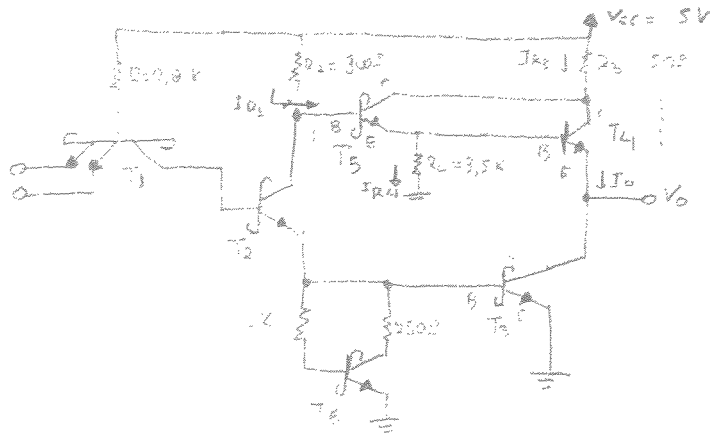


Βαζάμε μια διαδρομή Schottky μεταξύ Β και C. Όταν πωθούμε την ορδή, έχουμε $D_{sch} = 0,5 V$, άρα $V_B - V_C = V_{BC} = 0,5 V$

Αφού όπως $V_{BE, sat} = 0,8$, έχουμε $V_{CE, sch, sat} = 0,3 V$

- + ποτεύτων κερδο → τοκυλίμα
- κατώτατων

Ασκ 4, set 3



$V_{BE, sat} = 0,8$

Αν: $A = B = HIGH$ T_1 κλοπ(υρος), T_2, T_3 ανοκονη

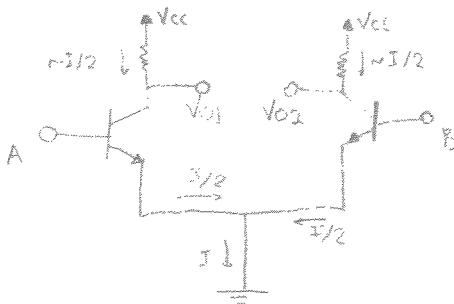
Ο διαφορος $V_{cc} \rightarrow T_3 \rightarrow T_1 \rightarrow V_o$ γίνεται αγρηγοτος. Απο ΜΝΚ: $V_{B, T1} = 0,8$

Απο ΜΝΚ: $V_{C, T1} = V_{CE, T1, sch} + V_{D, T3} = 1,1$

Τωρα μποροουμε να υπολογισουμε τα ρευματα, $I_o = I_{E3} + I_{R1} - I_{R4}$

$A = B = HIGH$ Οπως (αει ραδου νοιπερα το set 3)

2.6 ECL (Emitter Coupled Logic)



Ος εδοιο παρνωμε το $\Delta V = V_{01} - V_{02}$

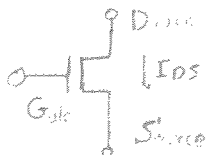
Ος υπορταρα ο διαφορος εφελιτρεται (οσω αδηγατε με το ιλιο σιταω Α, Β)

3 CMOS

3.1 MOSFET ΕΙΣΑΓΩΓΗ

Είναι transistor που βασίζονται στην τεχνολογία CMOS.

• NMOS



Gate = Πύλη
Drain = Κατακόρυφο
Source = Πηγή

Στο D θετική (αβήκη) τάση
στο S αρνητική (αβήκη) τάση

- Από τον κατακόρυφο δίνεται τάση $V_T > 0$
- Αν η $V_{GS} \geq V_T$ τότε το τρανζίστορ έχει και φαινόμενο πάντα I_{DS}

Πάντα $I_G = 0$

Αν έχει, όχι $V_{GS} \geq V_T$ τότε.

a) Αν $V_{GS} - V_{DS} = V_{GD} \leq V_T$, τότε $I_{DS} = k(V_{GS} - V_T)^2$

το FET είναι τότε στην περιοχή κορρέλας (pinch off), και υπερπεριφέρεται ως μημη ρεύματος ελεγχόμενα από την V_G

b) Αν $V_{GD} > V_T$, τότε $I_{DS} = k[2V_{DS}(V_{GS} - V_T) - V_{DS}^2]$

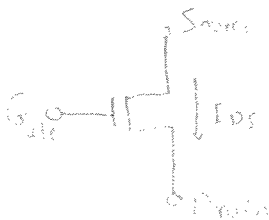
το FET είναι τώρα στην τρίοδο, όπως υπερπεριφέρεται σαν αντίσταση

Αν $V_{GS} < V_T$ τότε $I_{DS} = 0$ και το NMOS βρίσκεται σε Αποκοπή όπως υπερπεριφέρεται ως ανοικτό κύκλωμα

Από ΠΑΝΤΕ ΑΠΟΚΟΠΗ → pinch-off → τρίοδος

• PMOS

Εδώ τα S, D αναλόγως ρόλους και ισχύουν τα αντίστροφα από τα NMOS. Έκουμε.



Στο Source αρνητική τάση

Στο Drain + αρνητική τάση

- $V_T < 0$
- Αν $V_{GS} > V_T$ τότε ΑΠΟΚΟΠΗ
- Αν $V_{GS} < V_T$ τότε έχει και:

a) Αν $V_{GD} < V_T$ τότε τρίοδος, $I_{DS} = [2V_{DS}(V_{GS} - V_T) - V_{DS}^2]$

b) Αν $V_{GD} > V_T$ τότε pinch-off, $I_{DS} = k(V_{GS} - V_T)^2$

• Επειδή το NMOS αναπτύχθηκε θετικά για ^{στην πόλη} να έχει και το PMOS αρνητική, οφείλουν



• Η σταθερά $k = \frac{1}{2} \mu_n C_{ox}$ εξαρτάται

• Επειδή $\mu_n = 2,5 \mu_p$, τα NMOS είναι πιο γρήγορα από τα PMOS → εξ το άνω σε σχέση με τα κάτω

• Τα MOSFET ως πύλες διαόδου



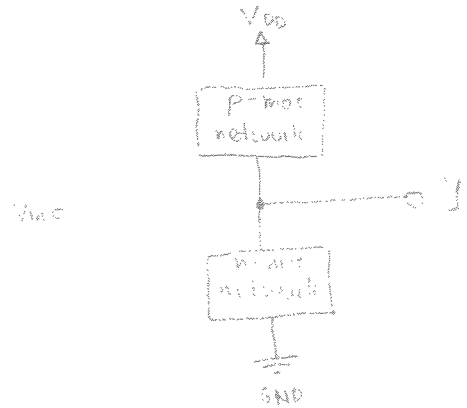
Αν $V_{in} = LOW$ τότε ότι και να βάλουμε στην V_{in} , θα είναι $V_{GS} < V_T \Rightarrow$ ανοικτή \rightarrow δεν μεταδίδεται τίποτ στην V_{out}

Αν $V_{in} = HIGH$ τότε

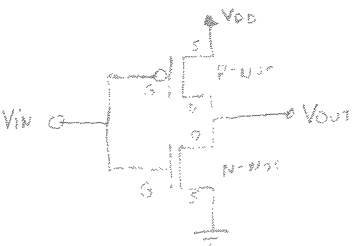
- Αν $V_{in} = LOW$, τότε σβεί, το NMOS λειτουργεί περίπου ως βραχυκύκλωμα και συνεπώς παίρνει $V_{out} = LOW$ ✓
- Αν $V_{in} = HIGH$ τότε παίρνει αλυσωμένη την έξοδο HIGH

❗ Τα NMOS μεταδίδουν καλά το LOW αλλά όχι καλά το HIGH
 Το PMOS, λειτουργώντας συμπληρωματικά, και μπορεί να μεταδώσει καλά το High αλλά όχι καλά το LOW

Αρα έχουμε δύο δίκτυα που ελεγχούν την ίδια συνάρτηση. Όταν έχουμε την έξοδο Y να είναι LOW, ανοίγει το NMOS δίκτυο, ενώ όταν την έχουμε HIGH, ανοίγει το PMOS δίκτυο



• Ο αμιγώς CMOS Αντιστροφή

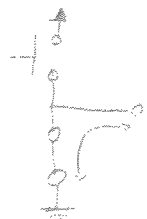


Αν $V_{in} = LOW$ τότε $V_{GS,P} < V_T \rightarrow$ αμ. περιφερειακή ως βραχυκύκλωμα
 τότε $V_{GS,N} > V_T \rightarrow$ αμ. περιφερειακή ως ανοικτός κύκλος

Αρα $V_{out} = V_{DD} = HIGH$

Αν $V_{in} = HIGH$ τότε $V_{GS,P} > V_T \rightarrow$ ανοικτός κύκλος
 τότε $V_{GS,N} > V_T \rightarrow$ βραχυκύκλωμα

Αρα $V_{out} \approx GND = LOW$



Αρα μπορούμε πως λειτουργεί η παραπάνω λογική.

☞ Κάθε φορά υπάρχει ανίχνευση, αφού το ελάχιστο δίκτυο είναι ότι σβεί συμπληρωματικά ως μια μικρή ανίχνευση και όχι αλλιώς, ως βραχυκύκλωμα

3.2 Υλοποίηση Λογικών Συναρτήσεων

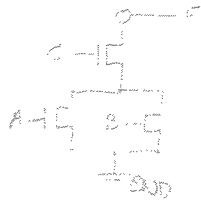
• Να υλοποιηθεί η $F = \overline{(A+B) \cdot C}$

Είναι σε μορφή $F = \overline{(\quad)}$ άρα υλοποιείται εύκολα.

Δουλεύω με την $\overline{F} = (A+B) \cdot C$

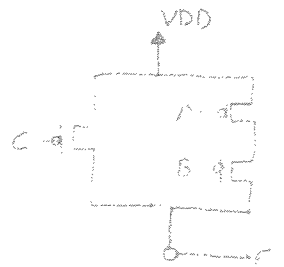
Το NMOS δικτύωμα είναι:

AND σειριακά
OR παράλληλα

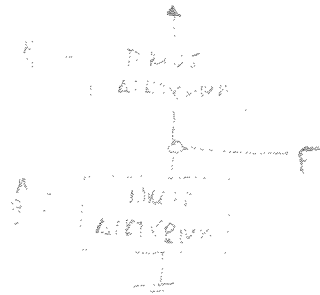


Το PMOS δικτύωμα είναι:

AND παράλληλα
OR σειριακά



Συνέπως το τελικό κύκλωμα έχει μορφή



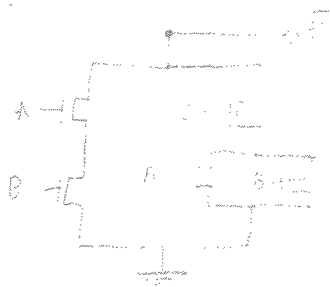
• Να υλοποιηθεί η $F = AB + C(A+B)$

Η CMOS λογική υλοποιεί μόνο complementary συναρτήσεις, άρα

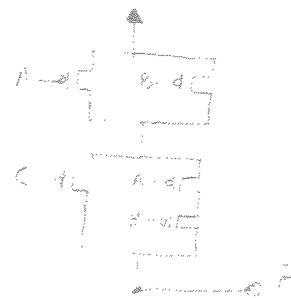
θα υλοποιήσω την $\overline{F} = \overline{AB + C(A+B)}$ και θα κοιτάζω έναν αντιστροφή στο τέλος.

Όπως πριν έχω:

NMOS



PMOS



Άρα τελικά



$$F = \overline{AB + C(A+B)}$$

NMOS

PMOS

3.3 Διαστασιοποίηση

Μεχρι τώρα θεωρούμε πως τα transistor στον αχου λειτουργούν ως βραχυκύκλωτα.

Στην πραγματικότητα όμως λειτουργούν ως αντιστάσι, με τιμή R_{on} , R_{op} αντιστοίχα.

- Θέλουμε $R_{on} = R_{op}$, έτσι ώστε να έχουμε επιθυμία ως περιφερειακή αντιστάσι κωδών του κονητάτος μας.

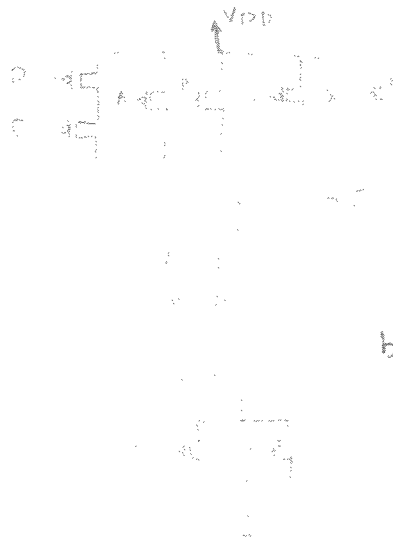
$$\text{Ισχύει } R_{on, P3, INV} = \frac{1}{b_{en, P3} (V_{DD} - V_t)} \quad , \quad b_{en, P3} = \mu_{en, P3} \frac{\epsilon}{t_{ox}} \left(\frac{W}{L} \right)_{en, P3}$$

όπου $\mu_n = 2,5 \mu_p$ ανήδως, W, L οι διαστάσεις των τρανζίστορ.

Ας δαμε σε παραδείηα:

- Να κατασκευαστεί κωνα διαστασιοποίηση η $F = (D+E)ABCX$

Αη: Σημνηρωματική ανάρτηση, άρα κωτα τα γνωστά φτιάκωμε:



α) Βρούω χειρότερος βρούος.

Για το PMOS το χειρότερο βρούος είναι το $D \rightarrow E$ που έχει 2 transistor, άρα έχει αντιστάσι $2R_p$

Για το NMOS, ανήδως είναι το $A \rightarrow B \rightarrow C \rightarrow X \rightarrow D$ (ή E)

Άρα έχει αντιστάσι $5R_n$

β) Κωνα διαστασιοποίηση

Θέλω $R_{p-NET} = R_{n-NET}$

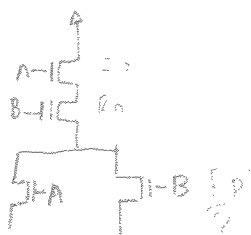
$$\Rightarrow 2R_p = 5R_n \quad \leftarrow \text{κωνητάσι } 2 \frac{1}{b_p(V_{DD} - V_t)} = 5 \frac{1}{b_n(V_{DD} - V_t)}$$

$$\Rightarrow 2 \frac{1}{b_p} = 5 \frac{1}{b_n}$$

$$\Rightarrow 2b_n = 5b_p \Rightarrow 2 \mu_n \left(\frac{W}{L} \right)_n = 5 \mu_p \left(\frac{W}{L} \right)_p$$

$$\mu_n = 2,5 \mu_p \Rightarrow \left(\frac{W}{L} \right)_n = \left(\frac{W}{L} \right)_p$$

! Έχομε την ειηή ανήδκή περίπτωση



Οι δύο πρώτες ανήδφέρου $2R_p$ στην αντιστάσι χειρότερος περίπτωσης.

Όμως τότε κωτα δύο παράλληλα ανήδφέρου DMOS αχου

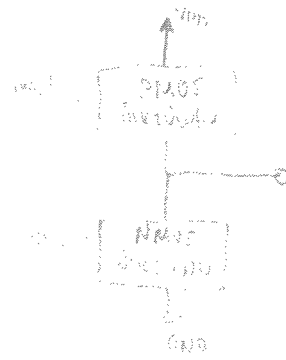
$$\text{Άρα κω } \frac{1}{R_{on}} = \frac{1}{R_p} + \frac{1}{R_p} \Leftrightarrow R_{on} = \frac{R_p}{2} \text{ για το παράλληλο τρανζίστρη}$$

Άρα συνολικά $2,5R_p$

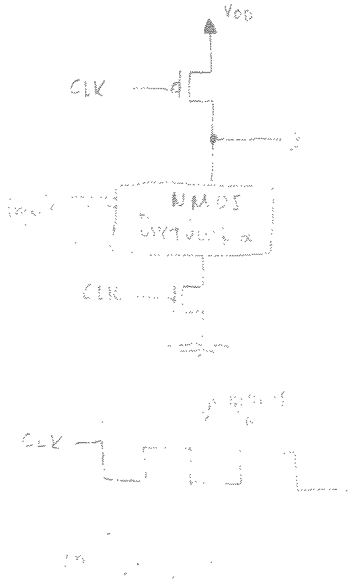
3.4 Δυναμικές Λογικές CMOS

Μέχρι τώρα είδαμε την πιο απλή δομή:

Τώρα θα δούμε και κάποιες αλλαγές



• Προφόρτωση



Στην φάση της προφόρτωσης ($CLK = Low$)

Το PMOS αγει και $Y = HIGH = V_{DD}$ (φυσί, όπως οι παραδοτικές χωρητικότητες της Y) - Το NMOS δεν αγει

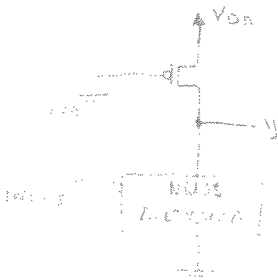
Στην φάση του υπολογισμού ($CLK = HIGH$)

Το PMOS αποκονί, το NMOS αγει.

Αν διηλωρηθεί αγωγός ύψους $Y = GND$, τότε η παραδοτική χωρητικότητα που είχε το Y λόγω της προφόρτωσης εκφορτίζεται και $Y = GND = Low$. Άλλιως παραμένει $Y = HIGH$.

- ⊕ Γλυτώνουμε το PMOS δικτύωμα \rightarrow μικρότερες παρασιτικές \rightarrow μεγάλη ταχύτητα
- ⊕ Το NMOS είναι faster από το PMOS \rightarrow ταχύτητα $\times 2$ ή 3
- ⊕ Μεγάλη καταναλωση ισχύος
- ⊕ Χρειαζόμαστε πάντα προφόρτωση
- ⊕ Χρειαζόμαστε 2 σήματα ρολογιού

• Ψεύδο NMOS



Εδώ το PMOS είναι πάντα σε αγωγή.

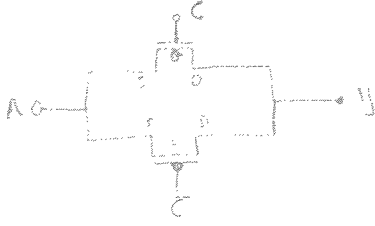
Όταν στο NMOS-δίκτυωμα δεν υπάρχει αγωγό φορτίου, τότε $Y = HIGH = V_{DD}$

Όταν το NMOS-δίκτυωμα αγει, τότε η είσοδος προκαλεί ψευδώς αναγνώσιμη (ratched logic)

- ⊕ Λίγα transistor
- ⊕ Μεγάλη καταναλωση ισχύος, και στατική ισχύος

• Με πύλες διαδοχικά

• Αν δώσει το αμο κίνηση



Αρα η πύλη διαδοχικά υλοποιείται $F = AC$

Αν $A = HIGH, C = HIGH$

Από το NMOS δεν παρουν πινακι
Από το PMOS αδω σήμα $\bar{C} = LOW$ έχω βραχυκύκλωμα
και $Y = HIGH$

$A = HIGH, C = LOW$

και τα δύο βραχυκυκλώματα $\rightarrow Y = LOW$

$A = LOW, C = LOW$

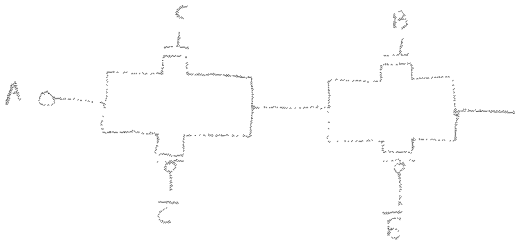
και τα δύο βραχυκυκλώματα $\rightarrow Y = LOW$

$A = LOW, C = HIGH$

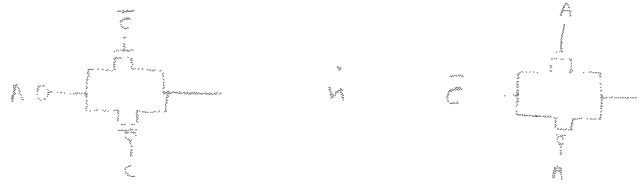
Το PMOS βε σήμα κίνηση.

Το NMOS αφέ \rightarrow βραχυκύκλωμα \rightarrow σήμα στο LOW, $Y = LOW$

• Αν είχε $F = ACB$ τότε αντί

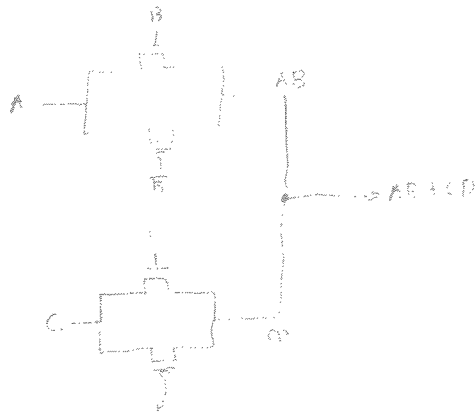


• Αν είχε $F = AC\bar{C}$ τότε αντί αλληλοαπόδο



Για τους OR όπως αναρωτώ περιγράψω.

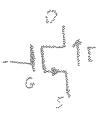
π.χ. $F = AB + CD$



⊕ Οι στατικές καταστάσεις ισχύος.


Γράψουμε εδώ τους τύπους συγκεντρωμένους για ευκολία:

n-mos $V_T > 0$



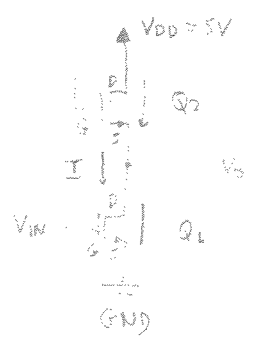
Αν $V_{GS} > V_T$ ανοικτή
 1) Αν $V_{GD} > V_T$ τριόδος, δραστήρια
 2) Αν $V_{GD} < V_T$ pinch-off
 Αν $V_{GS} < V_T$ κλειστή

p-mos $V_T < 0$



Αν $V_{GS} > V_T$ ανοικτή
 Αν $V_{GS} < V_T$ κλειστή
 1) Αν $V_{SD} < |V_T|$ τριόδος
 2) Αν $V_{SD} > |V_T|$ pinch-off

Άσκ 5, set 3



Δίνεται το κώλυμα $V_{T,Q1} = V_{T,Q2} = 1V$
 $(\frac{W}{L})_{Q2} = 3$, $(\frac{W}{L})_{Q1} = 1/3$ $\mu_n \cdot C_{ox} = \mu_p \cdot \frac{\epsilon}{t_{ox}} = 20 \mu A/V$

- a) Να βρεθούν τα noise margins
- b) Να βρεθεί το ρεύμα των αντιστροφών και στις δύο περιπτώσεις και να προσδιοριστεί η στατική μεταβολή ισχύος

Απ: Πρώτα θα δοθεί η λειτουργία του κυκλώματος.

Το Q_2 πάντα έχει $V_G = 5V$ και ανεξάρτητα αν το Q_1 αμν ή όχι, $V_{GS} > V_T$
 Επίσης $V_{GD} = 0 < V_T \rightarrow$ το Q_2 είναι στο pinch-off.

VIL Για το Q_1 ισχύει:

Για να μην αμν πρέπει $V_{GS,Q1} < V_T \Rightarrow V_{IN} < V_T \leftarrow V_{IN} < 1V$

Άρα η τιμή $V_{IN} = 1V$ είναι η τελευταία τιμή για την οποία δεν αμν το Q_1 ,

αρα η τελευταία τιμή που $V_O = HIGH$, άρα η τελευταία τιμή που $V_{IN} = LOW$

Άρα $V_{IL} = 1V$

VOL Για να εκχωρηθεί $V_O = HIGH$ πρέπει: Q_1 : ανοικτή Q_2 : pinch-off

Στο pinch off ισχύει $I_{DS,Q2} = k_2 \cdot (V_{GS,Q2} - V_{T,Q2})$

Όπως αμν Q_2 ανοικτή, $I = 0 \Rightarrow I_{DS,Q2} = 0 \Rightarrow V_{GS,Q2} = V_{T,Q2} \leftarrow V_{S,Q2} = 5 - 1 = 4V$

Άρα $V_O = V_{S,Q2} = 4V$ αρα $V_{OH} = 4V$

VOL Το Q_2 είναι στο pinch-off κλειστό. Άρα $I_{DS,Q2} = k_2 \cdot (V_{GS,Q2} - V_{T,Q2})$ (1)

Στο Q_1 πρέπει να κω $V_S = HIGH$, $V_D = LOW \Rightarrow V_{GD} > V_T \rightarrow$ υποθέτω πως το Q_1 λειτουργεί στην τριόδου.

Άρα $I_{DS,Q1} = k_1 \cdot (2 \cdot (V_{GS,Q1} - V_{T,Q1}) \cdot V_{DS,Q1} - V_{DS,Q1}^2)$ (2)

\rightarrow ΣΚΕΨΗ 3

Άρα $I_{DS,Q2} = I_{DS,Q1} \Rightarrow k_2 (V_{GS,Q2} - V_{T,Q2}) = k_1 \cdot (2(V_{GS,Q1} - V_{T,Q1}) \cdot V_{DS,Q1} - V_{DS,Q1}^2)$

$V_{OH} = 4 = V_{G,Q1}$

$V_{S,Q2} = V_{OL}$

$k_2 ((5 - V_{OL}) - 1) = k_1 \cdot (2((4 - 0) - 1) V_{OL} - V_{OL}^2)$

$(\frac{W}{L})_{Q2} = 9 (\frac{W}{L})_{Q1} \Rightarrow L_1 \cdot 9k_1 \Rightarrow \dots V_{OL} = 0,3V$

V_{IH} Το Q_2 πάνω ρινη off. Άρα $I_{D5,42} = k_2$

Άρα όπως το V_{IH} ορθωτική χαρακτηριστική για την οποία έχω ~~low~~ low state είναι
Άρα το Q_2 είναι στο ορθωτικό τριπόλο.

Άρα κινώ V_{OH} η σχέση 3 με τω V_{OH}

• ~~Αν~~ Αν κινώ το V_O (εναντίως low V_{OH} τριπόλο)
α) κινώ προς $V_O =$

• ισχύει $\frac{dV_O}{dV_I} = -1$